



## CONTRIBUIÇÕES PARA ANÁLISE DE PERDAS EM CONVERSORES DE POTÊNCIA COM MOSFET

Luiz Eduardo Altoé Lirio

Dissertação de Mestrado apresentada ao Programa de Pós-graduação em Engenharia Elétrica, COPPE, da Universidade Federal do Rio de Janeiro, como parte dos requisitos necessários à obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Maurício Aredes

Rio de Janeiro  
Setembro de 2013

CONTRIBUIÇÕES PARA ANÁLISE DE PERDAS EM CONVERSORES DE  
POTÊNCIA COM MOSFET

Luiz Eduardo Altoé Lirio

DISSERTAÇÃO SUBMETIDA AO CORPO DOCENTE DO INSTITUTO ALBERTO  
LUIZ COIMBRA DE PÓS-GRADUAÇÃO E PESQUISA DE ENGENHARIA  
(COPPE) DA UNIVERSIDADE FEDERAL DO RIO DE JANEIRO COMO PARTE  
DOS REQUISITOS NECESSÁRIOS PARA A OBTENÇÃO DO GRAU DE MESTRE  
EM CIÊNCIAS EM ENGENHARIA ELÉTRICA.

Examinada por:

---

Prof. Maurício Aredes, Dr.-Ing

---

Prof. Walter Issamu Suemitsu, Dr. Ing

---

Prof. Domingos Sávio Lyrio Simonetti, Dr. Ing

RIO DE JANEIRO, RJ – BRASIL  
SETEMBRO DE 2013

Lirio, Luiz Eduardo Altoé

Contribuições para Análise de Perdas em Conversores de Potência com MOSFET/ Luiz Eduardo Altoé Lirio. – Rio de Janeiro: UFRJ/COPPE, 2013.

XVI, 123 p.: il.; 29,7 cm.

Orientador: Maurício Aredes

Dissertação (mestrado) – UFRJ/ COPPE/ Programa de Engenharia Elétrica, 2013.

Referências Bibliográficas: p. 108-110.

1. MOSFET. 2. Perdas por chaveamento. 3. Perdas por condução. I. Aredes, Maurício. II. Universidade Federal do Rio de Janeiro, COPPE, Programa de Engenharia Elétrica. III. Título.

# Dedicatória

*Dedico esse trabalho as 3 pessoas muito importantes  
em minha vida: Rita, Roberta e Patrícia*

# Agradecimentos

*Em primeiro lugar, agradeço a Deus, por te me dado forças para lutar e superar tantos desafios nessa vida.*

*Agradeço a todos os amigos que fiz ao longo desses anos no LEMT, em especial, Caicedo, Eduardo Leandro, Emanuel, Gabriela Chaves, Karolina, Leon, Livia, Lucas, Mamour, Rodrigo, Thiago Americano, Turino, Vítor Lemos.*

*Agradeço ao grande amigo Mauro Reis pelo tempo dispensado, contribuindo com muitas sugestões que foram significativas para esse trabalho.*

*Registro meu agradecimento especial ao Prof. João Moor, que tanto tem se empenhado com co-orientações e contribuições que enriqueceram esse trabalho. Mesmo sabendo que seu nome não estaria formalizado no papel de co-orientador junto a COPPE, mostrou que tem valor e é um grande ser humano.*

*Ao Prof. Aredes, também, registro meus agradecimentos pela orientação e a oportunidade que me concedeu para que eu pudesse desenvolver esse trabalho junto ao LEMT.*

*Não posso deixar de citar minha família, que vem me dando apoio e carinho. A minha namorada, Patrícia, por estar o tempo todo ao meu lado ao longo desses anos e por todo amor que tem dedicado a mim. Em especial, agradeço a minha mãe, Rita, e minha irmã, Roberta, que mesmo diante de todas as dificuldades que temos passado ao longo dessa vida, sempre estivemos unidos, e sem elas, eu nada seria.*

Resumo da Dissertação apresentada à COPPE/UFRJ como parte dos requisitos necessários para a obtenção do grau de Mestre em Ciências (M.Sc.)

## CONTRIBUIÇÕES PARA ANÁLISE DE PERDAS EM CONVERSORES DE POTÊNCIA COM MOSFET

Luiz Eduardo Altoé Lirio

Setembro/2013

Orientador: Maurício Aredes

Programa: Engenharia Elétrica

Este trabalho apresenta as metodologias para o cálculo das perdas por dissipação no MOSFET. Basicamente ela se divide em perdas por condução e por chaveamento. A perda por condução depende da corrente, em que o MOSFET está conduzindo, e de sua resistência. No entanto, as perdas devido ao chaveamento são difíceis de serem estimadas, devido a não linearidade presente nas capacitâncias parasitas do MOSFET, sendo que diversas metodologias foram propostas na literatura. Assim, essas metodologias foram analisadas e seus resultados foram comparados com os da simulação no ORCAD/PSPICE. Além disso, é importante salientar que também foi proposta uma otimização da metodologia para o cálculo das perdas por chaveamento. Ressalta-se que esta apresentou menor erro, quando seus resultados foram comparados com os da simulação no ORCAD/PSPICE, notando que essa metodologia ainda necessita ser aperfeiçoada. A fim de demonstrar a importância da ferramenta de análise de perdas, no final desse trabalho foi simulado um projeto de um conversor monofásico-trifásico, onde foi possível verificar o MOSFET adequado, bem como, a melhor topologia.

Abstract of Dissertation presented to COPPE/UFRJ as a partial fulfillment of the requirements for the degree of Master of Science (M.Sc.)

## CONTRIBUTIONS TO LOSSES ANALYSIS IN POWER CONVERTERS WITH MOSFET

Luiz Eduardo Altoé Lirio

September/2013

Advisors: Maurício Aredes

Department: Electrical Engineering

This work presents different methodologies for estimation of power losses on MOSFETs. Basically, these losses can be divided into conduction losses and switching losses. The conduction losses are dependent on the current passing through the MOSFET and its resistance. On the other hand, the switching losses are hard to estimate due to the non-linearities involving the MOSFET stray capacitances, with several known methodologies concerning this subject. Therefore, those methodologies have been analyzed and its results were compared with a batch of PSPICE/ORCAD simulations. Besides, this work also proposes an optimization for the methodology of switching losses estimation. It is important to highlight that new methodology presented fewer discrepancies when comparing it to PSPICE simulation results. In order to demonstrate the importance of this analytical tool, at the end of this work a single-phase to three-phase converter was simulated. Utilizing the set of tools proposed in this work, it was possible to achieve the best converter topology and identify the appropriate MOSFET for it.

# Sumário

Lista de Figuras .....	xi
Lista de Tabelas .....	xvi
1. Introdução.....	1
2. Fundamentos Teóricos.....	6
2.1 MOSFET de Potência .....	6
2.2 Potência Dissipada pelo MOSFET .....	12
2.3 Modelo de Circuito do MOSFET .....	16
2.4 Análise do Chaveamento para Ligar.....	17
2.4.1 Cálculo de $t_1$ .....	20
2.4.2 Cálculo de $t_2$ .....	21
2.4.3 Cálculo de $t_3$ .....	22
2.4.4 Cálculo de $t_4$ .....	24
2.4.5 Cálculo de $P_{SW(ON)}$ .....	24
2.5 Análise do Chaveamento para Desligar.....	25
2.5.1 Cálculo de $t_5$ .....	26
2.5.2 Cálculo de $t_6$ .....	28
2.5.3 Cálculo de $t_7$ .....	29
2.5.4 Cálculo de $t_8$ .....	30
2.5.5 Cálculo de $P_{SW(OFF)}$ .....	30
2.6 Cálculo de $P_{SW}$ Baseado no Artigo da Infineon [4] .....	31
2.7 Cálculo de $P_{SW}$ Baseado no Artigo de Jess Brown [5] .....	33
2.8 Capacitâncias Parasitas MOSFET .....	34
2.9 Cálculo da Transcondutância $g_m$ .....	36
2.10 Conclusões .....	37
3. Análise de Perdas através de Simulações no ORCAD/PSPICE.....	39



3.1	Análise Numérica das Perdas .....	40
3.1.1	Cálculo de $P_{SW(ON)}$ .....	42
3.1.2	Cálculo de $P_{SW(OFF)}$ .....	48
3.1.3	Resumo da Proposta de Otimização do Cálculo de $P_{SW}$ .....	52
3.2	Análise de $P_{SW}$ em Função de $V_{DS}$ .....	55
3.2.1	Análise de $P_{SW(ON)} \times V_{DS}$ .....	56
3.2.2	Análise de $P_{SW(OFF)} \times V_{DS}$ .....	59
3.3	Análise de $P_{SW}$ em Função de $I_{DS}$ .....	61
3.3.1	Análise de $P_{SW(ON)} \times I_{DS}$ .....	61
3.3.2	Análise de $P_{SW(OFF)} \times I_{DS}$ .....	63
3.4	Análise de $P_{SW}$ em Função de $f_{SW}$ .....	65
3.4.1	Análise de $P_{SW(ON)} \times f_{SW}$ .....	65
3.4.2	Análise de $P_{SW(OFF)} \times f_{SW}$ .....	67
3.5	Interpretação dos Resultados .....	69
3.6	Perdas com Chaveamento PWM .....	72
3.6.1	Inversor Monofásico.....	72
3.6.2	Perda por Condução no MOSFET.....	77
3.6.3	$P_{SW}$ no MOSFET quando Submetido ao Chaveamento PWM.....	79
3.6.4	Perda por Condução no Diodo .....	79
3.7	Conclusões .....	81
4.	Implementação da Modelagem de Perdas no PSCAD .....	84
4.1	Simulação de um Inversor no ORCAD/PSPICE .....	84
4.2	Implementação das Equações de Perdas no PSCAD.....	89
4.3	Análise de Perdas em Conversores Monofásico-Trifásico .....	94
4.3.1	Cálculo das Perdas na Topologia Enjeti .....	95
4.3.2	Cálculo das Perdas na Topologia Convencional .....	100
4.4	Conclusões .....	102

5.	Conclusões e Trabalhos Futuros.....	105
5.1	Conclusões.....	105
5.2	Trabalhos Futuros.....	107
6.	Referências Bibliográficas.....	108
A.	Anexo.....	111
A.	1 Código em C para Calcular a Perda por Condução.....	111
A.	2 Código em C para Calcular a Perda por Chaveamento.....	113

# Lista de Figuras

Figura 1.1: Dados do consumo energético brasileiro apresentado por setores. [1].....	1
Figura 2.1: (a) MOSFET de estrutura lateral com tensão $V_{GS}=0$ e (b) $V_{GS}>V_{Th}$ . ....	7
Figura 2.2: MOSFET de estrutura vertical. ....	8
Figura 2.3: Estrutura do MOSFET vertical com canal induzido por $V_{GS}$ . ....	8
Figura 2.4: Símbolo do MOSFET (a) Canal N e (b) Canal P.....	9
Figura 2.5: Curva de operação do MOSFET $I_{DS} \times V_{DS}$ em função de $V_{GS}$ . ....	10
Figura 2.6 Em (a) é mostrado o circuito para análise de perdas no MOSFET e (b) as curvas de tensão, corrente e potência. ....	14
Figura 2.7: Em (a) é mostrado o circuito para análise de perdas no MOSFET e (b) as curvas de tensão, corrente e potência. ....	15
Figura 2.8: Modelo do MOSFET (a) operando na região de saturação e (b) operando na região de triodo (ohmic). ....	17
Figura 2.9: Curvas de operação $i_{DS} \times v_{DS}$ para diferentes valores de $v_{GS}$ . ....	17
Figura 2.10: Carga vista pelos terminais de $V_{Driver}$ . ....	18
Figura 2.11: Curvas de transiente ao ligar o MOSFET. ....	19
Figura 2.12: Curvas de transiente ao desligar o MOSFET. ....	26
Figura 2.13: Folha de dados do MOSFET SPP20N60S5 [8]. ....	32
Figura 2.14: Capacitância Lida do <i>Datasheet</i> do Fabricante [8]. ....	35
Figura 2.15: Capacitâncias (a) de entrada $C_{iss}$ (b) transferência reversa $C_{rss}$ e (c) de saída $C_{oss}$ . ....	35
Figura 2.16: Curva $i_{DS} \times v_{GS}$ e $g_m$ [8]. ....	37
Figura 3.1: Circuito esquematizado no ORCAD/PSPICE para análise de perdas no MOSFET SPP20N60S5. ....	40
Figura 3.2: Curvas de $V_{DS}$ , $I_{DS}$ e $V_{GS}$ . ....	41
Figura 3.3: Curvas $V_{DS}$ , $V_{GS}$ e $I_{DS}$ no intervalo de tempo em que a chave é ligada. ....	43
Figura 3.4: $v_{DS}$ durante a transição de 100V para 1,9V no intervalo de $t_2$ a $t_3$ . ....	44
Figura 3.5: $p_{SW(ON)}$ instantânea durante o chaveamento em que o MOSFET é ligado. ....	46
Figura 3.6: Potência $p_{SW(ON)}$ instantânea. ....	47
Figura 3.7: Curvas $V_{DS}$ , $V_{GS}$ e $I_{DS}$ no intervalo de tempo em que a chave é desligada. ....	48
Figura 3.8: $v_{DS}$ durante a transição de 1.9V para 100V no interval de $t_5$ a $t_6$ . ....	50

Figura 3.9: $p_{SW(OFF)}$ instantânea durante o chaveamento em que o MOSFET é desligado. .....	51
Figura 3.10 Potência $p_{SW(OFF)}$ instantânea durante o ligamento do MOSFET obtida no ORCAD/PSPICE.....	52
Figura 3.11: Circuito esquematizado no ORCAD/PSPICE para análise da perda nos MOSFET's (a) SPP20N60S5 (b) STP30N65M5 e (c) FCA20N60F. ....	56
Figura 3.12: $P_{SW(ON)} \times V_{DS}$ do MOSFET SPP20N60S5. Metodologia com $t_{3-1}$ calculado através de $C_{GD}$ constante em (a) e (b); cálculo de $t_3$ com $C_{GD}$ médio, em (a); cálculo de $t_3$ com $C_{GD}$ máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ....	57
Figura 3.13: $P_{SW(ON)} \times V_{DS}$ do MOSFET STP30N65M5. Metodologia com $t_{3-1}$ calculado através de $C_{GD}$ constante em (a) e (b); cálculo de $t_3$ com $C_{GD}$ médio, em (a); cálculo de $t_3$ com $C_{GD}$ máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ....	58
Figura 3.14: $P_{SW(ON)} \times V_{DS}$ do MOSFET FCA20N60F. Metodologia com $t_{3-1}$ calculado através de $C_{GD}$ constante em (a) e (b); cálculo de $t_3$ com $C_{GD}$ médio, em (a); cálculo de $t_3$ com $C_{GD}$ máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ....	58
Figura 3.15: $P_{SW(OFF)} \times V_{DS}$ do MOSFET SPP20N60S5. Metodologia com $t_6$ calculado através de $C_{GD}$ constante em (a) e (b); cálculo de $t_{6-1}$ com $C_{GD}$ médio, em (a); cálculo de $t_{6-1}$ com $C_{GD}$ máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ....	60
Figura 3.16: $P_{SW(OFF)} \times V_{DS}$ do MOSFET STP30N65M5. Metodologia com $t_6$ calculado através de $C_{GD}$ constante em (a) e (b); cálculo de $t_{6-1}$ com $C_{GD}$ médio, em (a); cálculo de $t_{6-1}$ com $C_{GD}$ máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ....	60
Figura 3.17: $P_{SW(OFF)} \times V_{DS}$ do MOSFET FCA20N60F. Metodologia com $t_6$ calculado através de $C_{GD}$ constante em (a) e (b); cálculo de $t_{6-1}$ com $C_{GD}$ médio, em (a); cálculo de $t_{6-1}$ com $C_{GD}$ máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ....	61
Figura 3.18: $P_{SW(ON)} \times I_{DS}$ do MOSFET SPP20N60S5. Metodologia com $t_{3-1}$ calculado através de $C_{GD}$ constante em (a) e (b); cálculo de $t_3$ com $C_{GD}$ médio, em (a); cálculo de $t_3$ com $C_{GD}$ máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ....	62

Figura 3.19:  $P_{SW(ON)} \times I_{DS}$  do MOSFET STP30N65M5. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ..... 62

Figura 3.20:  $P_{SW(ON)} \times I_{DS}$  do MOSFET FCA20N60F. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ..... 63

Figura 3.21:  $P_{SW(OFF)} \times I_{DS}$  do MOSFET SPP20N60S5. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ..... 64

Figura 3.22:  $P_{SW(OFF)} \times I_{DS}$  do MOSFET STP30N65M5. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ..... 64

Figura 3.23:  $P_{SW(OFF)} \times I_{DS}$  do MOSFET FCA20N60F. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ..... 65

Figura 3.24:  $P_{SW(ON)} \times f_{SW}$  do MOSFET SPP20N60S5. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ..... 66

Figura 3.25:  $P_{SW(ON)} \times f_{SW}$  do MOSFET STP30N65M5. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ..... 66

Figura 3.26:  $P_{SW(ON)} \times f_{SW}$  do MOSFET FCA20N60F. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). ..... 67

Figura 3.27:  $P_{SW(OFF)} \times f_{SW}$  do MOSFET SPP20N60S5. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de

$t_{6-1}$ com $C_{GD}$ máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). .....	68
Figura 3.28: $P_{SW(OFF)} \times f_{SW}$ do MOSFET STP30N65M5. Metodologia com $t_6$ calculado através de $C_{GD}$ constante em (a) e (b); cálculo de $t_{6-1}$ com $C_{GD}$ médio, em (a); cálculo de $t_{6-1}$ com $C_{GD}$ máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). .....	68
Figura 3.29: $P_{SW(OFF)} \times f_{SW}$ do MOSFET FCA20N60F. Metodologia com $t_6$ calculado através de $C_{GD}$ constante em (a) e (b); cálculo de $t_{6-1}$ com $C_{GD}$ médio, em (a); cálculo de $t_{6-1}$ com $C_{GD}$ máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d). .....	69
Figura 3.30: Estrutura física do MOSFET com diodo em antiparalelo. ....	73
Figura 3.31: MOSFET com um diodo externo. ....	73
Figura 3.32: Inversor monofásico, ponte completa. ....	74
Figura 3.33: Triangular e senoide comparadas em (a) para gerar o sinal de controle PWM em (b). ....	75
Figura 3.34: Tensão e corrente na carga em função do tempo. ....	76
Figura 3.35: Corrente na carga, $M_1$ e $M_4$ , $D_2$ e $D_3$ . ....	76
Figura 4.1: Conversor CC-CA simulado no ORCAD/PSPICE e PSCAD. ....	85
Figura 4.2: Circuito de Controle PWM do Conversor implementado no ORCAD/PSPICE. ....	86
Figura 4.3: Sinais PWM, Senoidal e Triangular. ....	87
Figura 4.4: Sinais gerados pelo circuito do tempo morto. ....	88
Figura 4.5: Corrente sintetizada na carga através da simulação no ORCAD/PSPICE... ..	89
Figura 4.6: Interface para o cálculo da perda por condução no MOSFET e no Diodo implementado no PSCAD. O código desse bloco se encontra no Anexo A.1. ....	91
Figura 4.7: Interface para o cálculo da perda por chaveamento, $P_{sw\_on}$ e $P_{sw\_off}$ , no MOSFET implementado no PSCAD. O código desse bloco se encontra no Anexo A.2. ....	92
Figura 4.8: Corrente sintetizada na carga através da simulação no PSCAD. ....	93
Figura 4.9: Conversor Monofásico para Trifásico, (a) topologia convencional e (b) topologia Enjeti. ....	95
Figura 4.10: (a) Corrente e tensão na rede monofásica e (b) Corrente nas três fases do motor. ....	97

Figura 4.11: (a) Corrente e tensão na rede monofásica e (b) Corrente nas três fases do motor..... 101

# Lista de Tabelas

Tabela 3.1: Dados do Circuito simulado no ORCAD/PSPICE. ....	41
Tabela 3.2: Resumo das equações para o cálculo do tempo correspondente ao transitório em que o MOSFET é ligado. ....	44
Tabela 3.3: Resumo das equações para o cálculo do tempo correspondente ao transiente em que o MOSFET é desligado. ....	49
Tabela 3.4: Tabela de erro da $P_{SW(ON)}$ das curvas apresentadas nos gráficos das seções 3.2, 3.3 e 3.4. ....	71
Tabela 3.5: Tabela de erro da $P_{SW(OFF)}$ das curvas apresentadas nos gráficos das seções 3.2, 3.3 e 3.4. ....	71
Tabela 4.1: Perdas do Conversor CC-CA calculadas obtidas por simulação no PSCAD. ....	93
Tabela 4.2: Valores Base em PU adotados na simulação do conversor Enjeti. ....	96
Tabela 4.3: Potência dissipada, por MOSFET, no Retificador. ....	98
Tabela 4.4: Resumo das características elétricas dos MOSFET's. ....	99
Tabela 4.5: Potência dissipada, por MOSFET, no Inversor. ....	99
Tabela 4.6: Potência total dissipada pelo conversor monofásico para trifásico Enjeti. ....	100
Tabela 4.7: Potência dissipada, por MOSFET, no Retificador. ....	101
Tabela 4.8: Potência dissipada, por MOSFET, no Inversor. ....	102
Tabela 4.9: Potência total dissipada pelo conversor monofásico para trifásico Convencional. ....	102



# 1.Introdução

No cenário nacional, o setor industrial é responsável pelo consumo de quase metade da energia elétrica brasileira, seguido pelos setores residencial, comercial, repartição pública, agropecuário e energético, respectivamente, como pode ser visto na Figura 1.1. Esses dados fazem parte do relatório do Ministério de Minas e Energia [1], e nele destaca-se que os motores são responsáveis pelo consumo energético de 68%, na indústria, 18%, no setor público, 33% no setor comercial e 34% no setor residencial.

Nesse mesmo relatório, consta que há espaço para melhoria da eficiência energética, para cargas motoras e algumas soluções são sugeridas, tais como: uso de motores de alto rendimento; adequação do motor a carga, e uso de inversores de frequência.

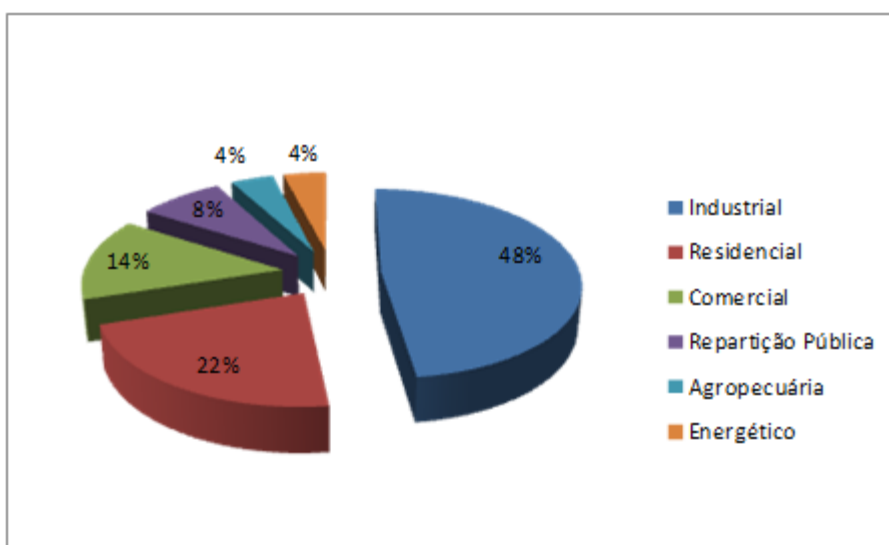


Figura 1.1: Dados do consumo energético brasileiro apresentado por setores. [1]

No que tange o universo dos consumidores: residencial, comercial, repartição pública e agropecuária, estão os usuários que fazem uso de motores monofásicos através de cargas como, geladeiras, freezers, condicionadores de ar, bombas, etc. Para esse tipo de carga há um potencial de economia energética de 8%, nos setores público e comercial e 14,3% para o setor residencial [1].

Nesse contexto da eficiência energética foi estabelecido o projeto MONOTRI-MOTOR em parceria com o laboratório LEMT/COPPE-AMPLA, onde o objeto de

estudo é desenvolver um conversor que possibilite o uso de motores trifásicos de potência fracionária, em redes monofásicas. Os motores trifásicos apresentam uma série de vantagens quando comparados com seu equivalente monofásico, tais como: maior rendimento, menor volume, menor custo e maior robustez.

Apesar de a motivação desse trabalho ter sido oriunda do projeto de um conversor monofásico-trifásico, a análise aqui feita é válida para qualquer conversor do tipo CC-CC, CC-CA e CA-CC.

Diante desse desafio de projetar um conversor monofásico para trifásico, motivou-se o estudo de análise de dissipação de potência em conversores que consiste em analisar a potência dissipada nos semicondutores nele presente.

O conhecimento adequado dessa potência dissipada pelos dispositivos semicondutores de potência do conversor é fundamental para escolha da chave, bem como, do seu dissipador de calor, quando necessário.

Dentre os semicondutores de potência existentes no mercado, destaca-se o MOSFET e o IGBT. Neste trabalho foi escolhido o MOSFET para estudo, pois ele é capaz de trabalhar com frequência bem maior que a do IGBT, e isso implica em uma série de vantagens, tais como:

- Menor conteúdo harmônico gerado pelo conversor;
- Especificação de um indutor de alisamento menor;
- Redução das perdas por calor, no motor, causado pelos harmônicos.

Um dos parâmetros relacionados ao custo do MOSFET é a potência que ele é capaz de dissipar, e quanto maior for essa potência, maior será seu custo. Quando o MOSFET passa a operar dissipando uma potência bem maior que a sua potência nominal, resulta em uma considerável redução em sua vida útil.

Portanto, o cálculo adequado dessa potência justifica-se na escolha apropriada da chave para o conversor, bem como do seu dissipador de calor, quando necessário.

O primeiro MOSFET de potência foi desenvolvido pela International Rectifier, em 1970, sua estrutura era de silício e ele não suportava tensão maior que 100V. Na década de 80, foi desenvolvido, na Universidade da Carolina do Norte (NCSU) o MOSFET com tecnologia de carboneto de silício e seus primeiros dispositivos foram comercializados pela CREE, e, a partir dessa tecnologia, foi possível ultrapassar a barreira dos 1000V de tensão [2].

A potência dissipada pelo MOSFET pode ser dividida em: dissipação de potência por condução e dissipação de potência por chaveamento. A dissipação de potência devido à condução é calculada tanto para o MOSFET, propriamente, quanto pelo diodo que existe em antiparalelo a ele, enquanto a dissipação de potência devido ao chaveamento, no MOSFET, acontece durante a transição de desligado para ligado e vice versa.

Neste trabalho o esforço foi concentrado na análise da dissipação de potência por chaveamento, pois seu cálculo não é trivial devido as não linearidades presentes, principalmente nas capacitâncias parasitas, o que leva a dificuldades em dimensioná-las de forma adequada.

O objetivo desse trabalho é discutir os aspectos gerais relacionados à potência dissipada pelos MOSFET's, sendo que o intuito é que o projetista possa dimensionar essa potência a partir de informações contidas nas folhas de dados dos fabricantes e de informações operacionais do conversor, tais como tensão, corrente e frequência de chaveamento.

Difícilmente o projetista conseguirá chegar a essa informação com precisão, porém é desejável que ele possa ter essa informação de forma confiável e rápida, sem a necessidade de se obter medidas em bancada de teste.

Neste trabalho não são levados em consideração os efeitos da temperatura, das indutâncias parasitas e da indutância de carga sobre as perdas por chaveamento. A modelagem das indutâncias parasitas dentro do cálculo dessas perdas eleva a complexidade do mesmo, não sendo relevante em fenômenos de baixa frequência, onde entende-se baixa frequência quando se pode desprezar os fenômenos oscilatórios durante o chaveamento devido ao acoplamento LC, das indutâncias e capacitâncias parasitas.

Para verificar a eficácia de modelos matemáticos analisados neste trabalho a fim de estimar a dissipação de potência no MOSFET, é necessário comparar os resultados obtidos através desses modelos com os resultados de bancada ou de simuladores numéricos como o ORCAD/PSPICE.

Porém, existem dificuldades em se mensurar a dissipação de potência em bancada com precisão, pois é necessário minimizar os efeitos das indutâncias presentes no circuito entre o *gate* e o *driver*, bem como fixar a temperatura ambiente para que essa não venha influenciar nos resultados e contaminar as medidas. Portanto, devido às dificuldades em se isolar as contribuições externas para caracterização da dissipação de

potência no MOSFET, neste trabalho adotou-se a análise dos resultados por meio do simulador numérico ORCAD/PSPICE, ao invés da bancada.

No capítulo 2 é apresentada uma revisão de como a literatura trata o cálculo da dissipação de potência por condução e chaveamento, sendo uma atenção maior dada a este último. O cálculo da perda por chaveamento consiste, basicamente, em estimar o tempo de subida da corrente e o tempo de decaimento da tensão, quando o MOSFET é ligado, e do tempo de decaimento da corrente e de subida da tensão, quando o MOSFET é desligado.

Além disso, a característica da carga, se ela é indutiva ou resistiva, também é um fator importante nesse cálculo, como apresentado na seção 2.2. Nas seções 2.4 a 2.7 são apresentados às análises para o cálculo da dissipação de potência por chaveamento, tanto para ligar quanto para desligar o MOSFET, conforme apresentado nas referências [2][3][4][5]. Nas seções 2.8 e 2.9 é apresentada a folha de dados do fabricante, para que o leitor possa fazer a interpretação correta do mesmo, finalizando o capítulo com uma conclusão apresentada na seção 2.10.

No capítulo 3 é apresentado um estudo de caso de MOSFET's de diferentes fabricantes ligado a uma carga indutiva, e a partir das informações contidas no capítulo 2 é efetuado o cálculo da dissipação de potência por chaveamento e o resultado é comparado com a simulação no ORCAD/PSPICE.

Na seção 3.1 é apresentado o passo a passo para o cálculo da dissipação de potência por chaveamento, e nessa seção é verificada a influência da capacitância entre os terminais do MOSFET *gate* e dreno ( $C_{GD}$ ) na dinâmica da tensão sobre os terminais do dreno e *source* do MOSFET e uma proposta de otimização para o cálculo da dissipação de potência por chaveamento é apresentada, baseada em 2 pontos da curva de  $C_{GD}$ , contida na folha de dados do fabricante.

Nas seções 3.2 a 3.4 são verificadas a relação da dissipação de potência por chaveamento com as diferentes metodologias para seu cálculo, em função da tensão e corrente entre os terminais dreno e *source* do MOSFET,  $v_{DS}$  e  $i_{DS}$  respectivamente, e da frequência de chaveamento  $f_{sw}$ .

Na seção 3.5 é apresentada a análise de erro gerado pelos gráficos apresentados nas seções 3.2 a 3.4.

Na seção 3.6 uma abordagem de como é calculado a dissipação de potência no MOSFET, quando este é submetido ao chaveamento PWM, sendo que um estudo de

caso é apresentado a partir de um inversor monofásico com lógica de chaveamento PWM bipolar. Esse capítulo é finalizado com uma conclusão na seção 3.7.

Devido às dificuldades de simular no ORCAD/PSPICE, uma proposta de implementação no PSCAD das equações de perdas, que foram desenvolvidas nos capítulos 2 e 3, é apresentado no capítulo 4 com intuito de comparar os resultados gerados por ambos simuladores.

Diferentemente do ORCAD/PSPICE onde existe um modelo de descrição do comportamento físico do MOSFET, o qual é normalmente disponibilizado nos sites dos próprios fabricantes, no PSCAD, a chave eletrônica é vista como um dispositivo que permite ou bloqueia a condução de corrente.

Na seção 4.1 é apresentado o resultado da potência média dissipada pelo MOSFET, em um ciclo de 60Hz, quando simulado no ORCAD/PSPICE.

A seção 4.2 apresenta os resultados do mesmo caso de estudo da seção 4.1, com diferentes metodologias de análise de dissipação de potência por chaveamento, através da simulação no PSCAD para efeito de comparação dos resultados.

Na seção 4.3 é apresentado um estudo de caso do conversor monofásico-trifásico com duas topologias diferentes, onde o objetivo é mostrar a importância da análise da dissipação de potência para escolha da chave, bem como da topologia adequada para o projeto.

Essa dissertação é finalizada com uma conclusão e propostas de continuidade de estudos apresentadas no capítulo 5.

## 2. Fundamentos Teóricos

Esse capítulo tem como objetivo apresentar ao leitor a análise da potência dissipada no MOSFET, segundo consenso na literatura.

Na seção 2.1 discute-se a estrutura física do MOSFET de potência e suas características elétricas. Em 2.2 é apresentada a subdivisão da potência dissipada no MOSFET e a influência da carga, a ser controlada, no cálculo dessa potência. Na seção 2.3 é apresentado o modelo simplificado de circuito do MOSFET, para que o leitor possa compreender a dissipação da potência por chaveamento, tanto para ligá-lo quanto para desligá-lo, descritas nas seções 2.4 e 2.5. Em 2.6 e 2.7 são demonstradas as metodologias de análise de dissipação de potência adotadas pelas seguintes referências [4] e [5], respectivamente.

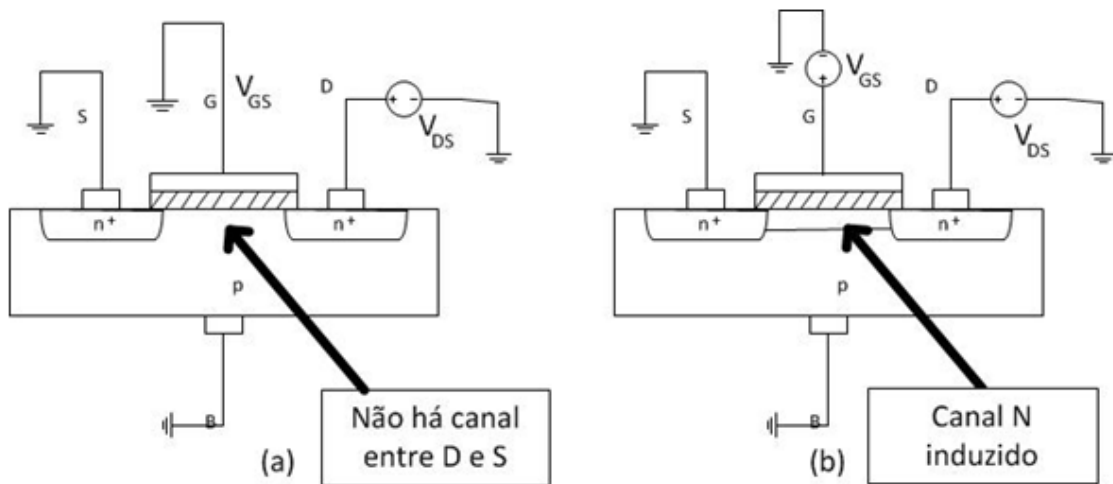
Nas seções 2.8 e 2.9 são apresentados os meios para se obter as informações das capacitâncias parasitas e transcondutância a partir das folhas de dados dos fabricantes (*datasheet*), e uma conclusão desse capítulo é apresentada na seção 2.10.

### 2.1 MOSFET de Potência

O MOSFET de estrutura lateral e de canal N é apresentado na Figura 2.1, onde se veem três contatos externos: *drain* (dreno D), *source* (fonte S) e *gate* (porta G), além de um contato na superfície inferior *body* (corpo B). Normalmente, o fabricante fornece esse dispositivo com o *body* (B) ligado ao *source* (S), restando 3 contatos externos disponíveis ao usuário, que são: S, D e G. Os MOSFET's canal N são constituídos de semicondutores, normalmente de silício, dopados com impurezas que acarretam excesso de elétrons (n), e impurezas que acarretam falta de elétrons (p) [6] [7].

Observa-se na Figura 2.1, que os MOSFET's de canal N são constituídos de semicondutores  $n^+$  depositados sobre o substrato p, onde o silício constituído de impureza  $n^+$  é interligado externamente, através de um contato metálico, formando os canais S e D. O canal G, responsável por controlar o fluxo de elétrons entre S e D, é interligado externamente através de um contato metálico ligado a um isolante, constituído, normalmente, de um óxido.

O terminal D é interligado ao circuito na região de maior potencial em relação a S, e o fluxo de carga entre D e S existe, somente, quando há uma tensão positiva entre G e S ( $v_{GS}$ ) maior que a tensão de limiar (ou tensão de *threshold*). A Figura 2.1 (a) e (b) ilustra os casos em que  $v_{GS}$  é igual a zero e  $v_{GS}$  maior que a tensão de limiar, respectivamente, onde vê-se na Figura 2.1 (b) a indução do canal interligando D e S.



O MOSFET de estrutura lateral é comumente usado em eletrônica de baixa potência, o qual dificilmente é encontrado em dispositivos de eletrônica de potência, devido a sua estrutura que favorece o estrangulamento do canal D e S, quando esses terminais são submetidos a um diferencial elevado de tensão ele é danificado [7].

A estrutura do MOSFET usada em eletrônica de potência é do tipo vertical, conforme ilustrado na Figura 2.2. Os contatos fonte (S) e dreno (D) estão em superfícies opostas, enquanto o *gate* (G) está na mesma superfície de S. Observe que o *body* (B) é a estrutura de substrato p, que separa os semicondutores  $n^+$  de  $n^-$  [2] [3] [7].

Diferente da estrutura lateral, a estrutura vertical contém uma camada a mais de semicondutor, do tipo  $n^-$ , que proporciona ao MOSFET maior capacidade de suportar tensões elevadas entre os canais D e S. A notação  $n^-$  significa que esse semicondutor está fracamente dopado de cargas negativas, diferente de  $n^+$ , que é fortemente dopado de cargas negativas [2].

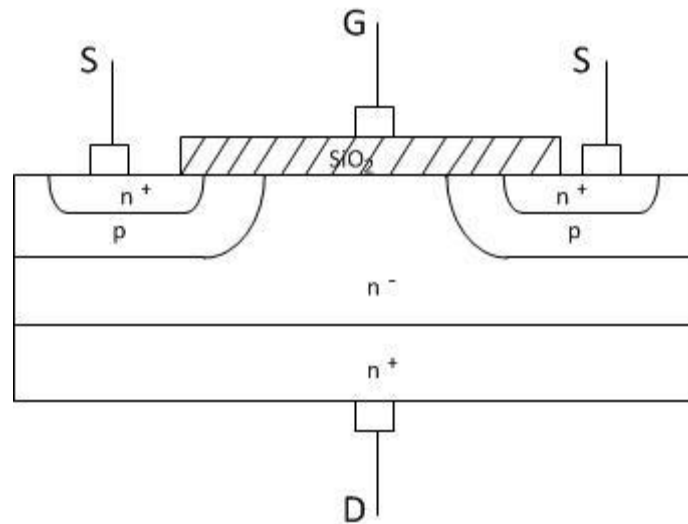


Figura 2.2: MOSFET de estrutura vertical.

Assim que uma tensão  $v_{GS}$  positiva e maior que a tensão de limiar  $V_{Th}$  é aplicada, um canal é induzido entre os terminais D e S, possibilitando a condução de corrente, conforme ilustrado na Figura 2.3 [2].

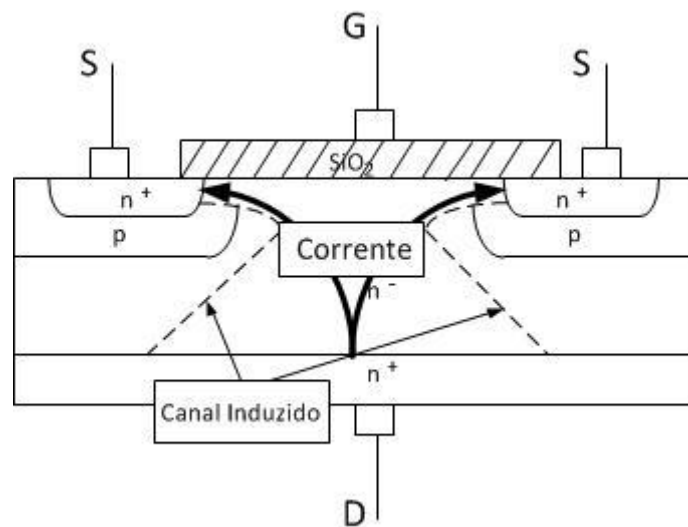


Figura 2.3: Estrutura do MOSFET vertical com canal induzido por  $V_{GS}$ .

Além do MOSFET de canal N, existe o de canal P com estrutura semelhante ao do canal N, porém com a desvantagem de apresentar uma resistência de condução de, aproximadamente, três vezes maior que o MOSFET canal N [2]. O MOSFET canal P apresenta vantagem em circuitos onde ele possa ser usado como par complementar do canal N [7].



A Figura 2.4 mostra o símbolo do MOSFET canal N (a) e canal P (b), sendo que no MOSFET canal P, o S encontra-se em maior potencial em relação a D, diferentemente do MOSFET canal N.

Devido a desvantagem de apresentar uma resistência de condução maior, o MOSFET canal P deve ser evitado sempre que possível, sendo o MOSFET canal N preferido em aplicações de eletrônica de potência. Portanto, ao longo do texto, toda vez que for mencionada a palavra MOSFET, entende-se como MOSFET de canal N. Salvo contrário, será especificado que o MOSFET é o de canal P.

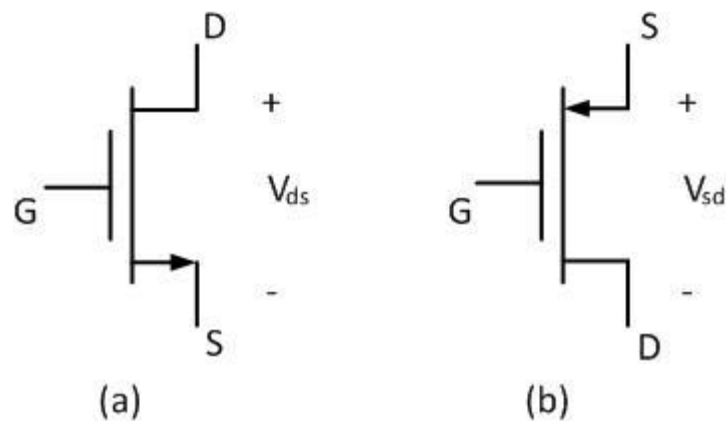


Figura 2.4: Símbolo do MOSFET (a) Canal N e (b) Canal P.

Conforme discutido anteriormente, o *gate* (G) é responsável por controlar o fluxo de corrente através do canal induzido entre D e S, como pode ser visualizado na Figura 2.5, onde são mostradas as curvas de  $i_{DS} \times v_{DS}$  com diferentes valores de  $v_{GS}$ .

Nessa figura visualiza-se que  $v_{GS}$  é dado em função de  $V_{Th}$ . Para  $v_{GS} < V_{Th}$  o MOSFET se encontra na região de corte, e para  $V_{GS} > V_{Th}$  há duas regiões de operação, que depende de  $v_{DS}$ . Com  $v_{DS} < v_{GS} - V_{Th}$  o MOSFET opera na região de triodo, ou região ôhmica. Com  $v_{DS} \geq v_{GS} - V_{Th}$ , o MOSFET passa a operar na região de saturação, ou linear. Nesta região a corrente sofre pouca variação com  $v_{DS}$ , sendo controlada por  $v_{GS}$ . Essa região recebe o nome de linear, pois nela,  $i_{DS}$  apresenta uma relação linear com  $v_{GS}$ . [2][3][6][7].

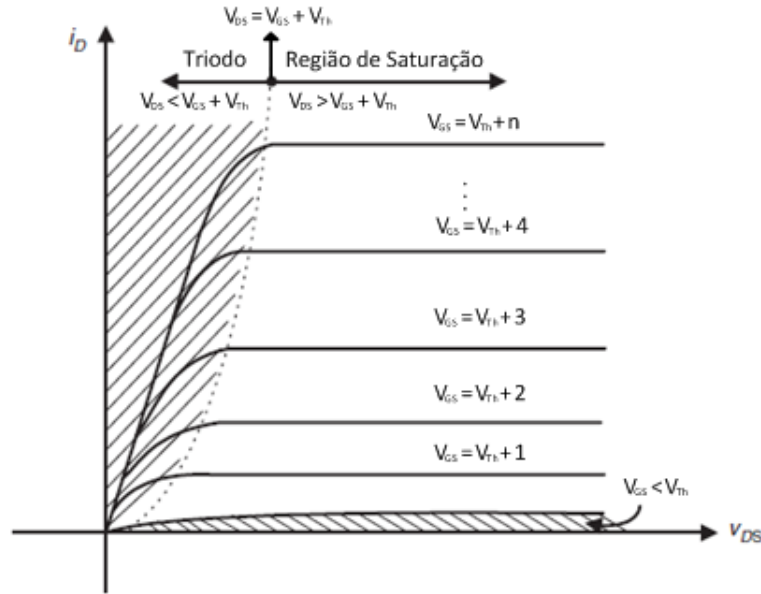


Figura 2.5: Curva de operação do MOSFET  $i_{DS} \times V_{DS}$  em função de  $V_{GS}$ .

Em cada região do MOSFET existe uma aplicação típica, por exemplo, a região de saturação (ou linear) é usada em amplificadores de áudio, enquanto as regiões de triodo (ou ôhmica) e a região de corte são usadas em circuitos onde necessita ligá-lo e desligá-lo, o que faz com que o MOSFET opere como uma “chave” eletrônica, sendo o termo chave muitas vezes usado, na literatura, como um termo genérico em substituição à palavra MOSFET ou a outro semiconductor que opere com essas características.

As curvas de  $i_{DS} \times V_{DS}$  em função de  $V_{GS}$  são mostradas na Figura 2.5, e  $i_{DS}$  pode ser obtido pela seguinte equação [2][6]:

$$i_{DS} = \mu_e \frac{w}{l_{Ch}} C_{OX} \left[ (v_{GS} - V_{Th})v_{DS} - \frac{1}{2}v_{DS}^2 \right] \quad (2.1)$$

Onde  $w$  é a largura do MOSFET e  $l_{Ch}$  é o comprimento do canal, ambos com dimensão em m no SI (Sistema Internacional de medidas),  $\mu_e$  é a mobilidade dos elétrons dada em  $m^2/(Vs)$  e  $C_{OX}$  é a capacitância por unidade de área do oxido localizado no *gate* dada em  $F/m^2$ .

Algumas simplificações podem ser feitas dependendo da região em que o MOSFET está operando, porém questiona-se como definir o limite de separação entre as regiões de triodo e saturação.

É consenso na literatura [2] [6] [7] que o limiar de separação acontece quando:

$$v_{DS} = v_{GS} - V_{Th} \quad (2.2)$$

Para  $v_{DS} > v_{GS} - V_{Th}$  uma aproximação válida mostra que a corrente no MOSFET não apresenta significativa variação, então, para região de saturação, a corrente  $i_{DS}$ , dada na equação (2.1), pode ser obtida substituindo  $v_{DS}$  pela equação (2.2), que resulta em:

$$i_{DS} = \frac{1}{2} \mu_e \frac{w}{l_{Ch}} C_{OX} \left[ (v_{GS} - V_{Th})^2 \right] \quad (2.3)$$

Na região de triodo, quando  $v_{DS} \ll v_{GS} - V_{Th}$ , o termo quadrático de  $v_{DS}$  na equação (2.1), pode ser desprezado resultando em:

$$i_{DS} = \mu_e \frac{w}{l_{Ch}} C_{OX} \left[ (v_{GS} - V_{Th}) v_{DS} \right] \quad (2.4)$$

Observe na equação (2.4), que, há uma relação linear entre  $i_{DS}$  e  $v_{DS}$  o que caracteriza a existência de uma resistência  $R_{DS}$ , vista na região de triodo dada por:

$$R_{DS} = \frac{l_{Ch}}{\mu_e w C_{OX} \left[ (v_{GS} - V_{Th}) \right]} \quad (2.5)$$

Com  $R_{DS}$  dado em  $\Omega$ . O fabricante normalmente fornece o valor máximo dessa resistência em sua folha de dados (como pode ser visto na referência [8]).

Na região de saturação  $i_{DS}$  apresenta uma relação linear com  $v_{GS}$ , porém essa relação não é tão simples de ser obtida através da equação (2.3), devido a dificuldade de encontrar os parâmetros relacionados ao semiconductor na folha de dados do fabricante, como o comprimento e a largura do canal, a mobilidade dos elétrons e  $C_{OX}$ . No entanto, o fabricante normalmente fornece um parâmetro chamado transcondutância, que é definido como a taxa de variação da corrente  $i_{DS}$  em função de  $v_{GS}$ , e é dada por [6]:

$$g_m = \frac{\partial i_{DS}}{\partial v_{GS}} = \mu_e \frac{w}{l_{ch}} C_{OX} [(v_{GS} - V_{Th})] \quad (2.6)$$

Onde  $g_m$  é a transcondutância dada em S (Siemens ou  $1/\Omega$ ). A corrente  $i_{DS}$ , operando na região de saturação, pode ser simplificada conforme seguinte relação [2] [3] [6] [7]:

$$i_{DS}(t) = g_m (V_{GS} - V_{Th}) \quad (2.7)$$

## 2.2 Potência Dissipada pelo MOSFET

Nessa seção é analisada a potência dissipada no MOSFET, e ela pode ser dividida em três partes: potência dissipada durante o bloqueio  $P_B$  (desligado), potência dissipada durante a condução  $P_C$  e potência dissipada durante o chaveamento  $P_{SW}$  (transição entre ligado e desligado e vice versa), conforme a equação seguinte [4]:

$$P = P_B + P_C + P_{SW} \quad (2.8)$$

Onde  $P$  é a potência média dissipada, em W. A potência dissipada durante o bloqueio normalmente é desprezada conforme [2][3][4][7], reduzindo a equação (2.8) em potência dissipada durante a condução e o chaveamento:

$$P = P_C + P_{SW} \quad (2.9)$$

Tendo em vista a associação da potência dissipada em perdas por calor no semicondutor, os termos adotados ao longo do texto para referenciar a potência dissipada por condução e por chaveamento serão, respectivamente, perdas por condução e por chaveamento.

A perda por condução depende da resistência  $R_{DS(ON)}$ , que pode ser obtida da folha de dados do fabricante, da corrente  $I_{DS}$  que passa pelos terminais D e S da chave e do ciclo de trabalho  $D$ , conforme a seguinte equação [2][3][4][7]:

$$P_C = D \cdot R_{DS(ON)} \cdot I_{DS}^2 \quad (2.10)$$

Onde o ciclo de trabalho  $D$  (ou *duty cycle*) é adimensional e está compreendido entre 0 e 1.

A perda por chaveamento  $P_{SW}$  se subdivide em duas partes: perdas por chaveamento *ON* ( $P_{SW(ON)}$ ) e perda por chaveamento *OFF* ( $P_{SW(OFF)}$ ), que são as perdas relacionadas ao intervalo em que a chave é ligada e desligada, respectivamente. Então  $P_{SW}$  pode ser escrita da seguinte forma [2][3][4][7]:

$$P_{SW} = P_{SW(ON)} + P_{SW(OFF)} \quad (2.11)$$

O cálculo da perda por chaveamento não é tão simples de ser computado, pois depende de características intrínsecas ao MOSFET, como resistência do *gate*, das capacitâncias parasitas e das características da carga, que pode ser resistiva ou indutiva.

Para ilustrar a influência da carga nas perdas por chaveamento, a Figura 2.6 (a) mostra o circuito com uma carga resistiva ligada ao dreno do MOSFET e a Figura 2.6 (b) mostra as curvas de  $v_{DS}$ ,  $i_{DS}$  e  $p_{SW}$  desse circuito [7].

Assim que o MOSFET é acionado, uma corrente  $i_{DS}(t)$  começa a aparecer de forma linear e, conseqüentemente, a tensão  $v_{DS}(t)$  sobre o MOSFET começa a decair linearmente em função da corrente. A partir da Figura 2.6 (b), obtém-se as equações da corrente, tensão e potência que descrevem o circuito, que são [7]:

$$i_{DS} = \frac{V_0 t}{R \tau_{ON}} \quad (2.12)$$

$$v_{DS} = V_0 - R \cdot i_{DS} = V_0 \left( 1 - \frac{t}{\tau_{ON}} \right) \quad (2.13)$$

$$p_{SW} = v_{DS} i_{DS} = \frac{V_0^2}{R \tau_{ON}} \left( 1 - \frac{t}{\tau_{ON}} \right) t \quad (2.14)$$

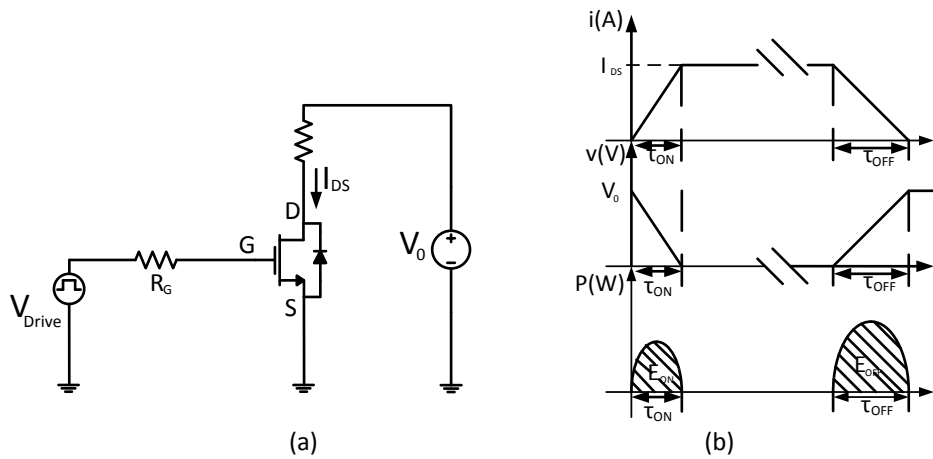


Figura 2.6 Em (a) é mostrado o circuito para análise de perdas no MOSFET e (b) as curvas de tensão, corrente e potência.

Observe que a curva de  $p_{sw}(t)$  apresenta o comportamento de uma função quadrática, conforme Figura 2.6 (b), e a energia dissipada é dada pela área hachurada da figura. A soma da energia dissipada durante um ciclo é dado pela seguinte equação [7]:

$$E_{ON} + E_{OFF} = \frac{1}{6}(\tau_{ON} + \tau_{OFF})V_0I_{DS} \quad (2.15)$$

Onde  $E_{ON}$  e  $E_{OFF}$  são as energias dissipadas durante o intervalo de tempo em que a chave é ligada e desligada, respectivamente, sendo a energia dada em J no SI.  $\tau_{ON}$  e  $\tau_{OFF}$  são os tempos de comutação da chave para ligar e desligar, respectivamente, dado em s, no SI.

A potência média dissipada por ciclo de chaveamento é calculada multiplicando a equação (2.15) pela frequência de operação do circuito como mostra a equação seguinte:

$$P_{Média} = (E_{ON} + E_{OFF}) \cdot f \quad (2.16)$$

Outro caso extremo acontece no circuito com indutor grampeado a diodo, operando como uma fonte de corrente, sendo esse circuito ilustrado na Figura 2.7 (a). A Figura 2.7 (b) mostra uma aproximação das curvas  $v_{DS}$ ,  $i_{DS}$  e  $p_{sw}$  [2][3][4][7].

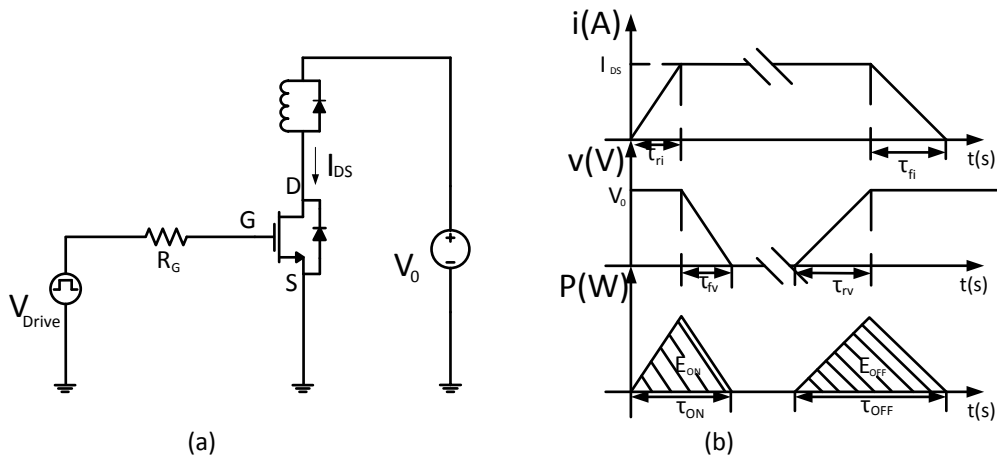


Figura 2.7: Em (a) é mostrado o circuito para análise de perdas no MOSFET e (b) as curvas de tensão, corrente e potência.

Diferentemente do circuito com carga resistiva, o circuito com indutor grampeado a diodo (que opera como se fosse uma fonte de corrente), é ligado em série ao MOSFET e apresenta a curva de  $p_{sw}(t)$  em forma de uma triangular em função do tempo, conforme visto na Figura 2.7 (b). Isso acontece porque ao ligar a chave, a corrente  $i_{DS}(t)$  cresce até atingir a corrente do indutor e só então o diodo roda livre bloqueia, podendo a tensão do MOSFET transitar a um valor próximo de zero. Ao desligar, a tensão do MOSFET sobe até polarizar o diodo de roda livre, e só então a corrente é transferida do MOSFET ao diodo [2][3][4][7].

Assim como foi abordado em [7], esse é um caso particular da perda por chaveamento, porém comumente usado na literatura de eletrônica de potência, pois normalmente as cargas a serem controladas são motores, os quais apresentam características de natureza indutiva.

A Figura 2.7 (b) mostra a curva de potência instantânea em formato triangular, e a energia dissipada por ciclo de chaveamento é calculada através da soma das áreas da potência. A partir dessa figura é observável que a energia total dissipada durante o chaveamento é dada por:

$$E_{ON} + E_{OFF} = \frac{1}{2}(\tau_{ON} + \tau_{OFF})V_0I_{DS} \quad (2.17)$$

Onde  $\tau_{ON}$  e  $\tau_{OFF}$  podem ser interpretados como sendo derivações das seguintes relações:

$$\tau_{ON} = \tau_{ri} + \tau_{fv} \quad (2.18)$$

$$\tau_{OFF} = \tau_{rv} + \tau_{fi} \quad (2.19)$$

Onde  $\tau_{ri}$  e  $\tau_{fv}$  são os tempos em que  $i_{DS}(t)$  e  $v_{DS}(t)$  levam para atingir seus valores de regime quando o MOSFET é ligado, enquanto  $\tau_{fi}$  e  $\tau_{rv}$  são os tempos em que  $i_{DS}(t)$  e  $v_{DS}(t)$  levam para atingir o valor de regime quando o MOSFET é desligado.

A energia média dissipada por ciclo de chaveamento no circuito da Figura 2.7 (a) é calculada através da equação (2.17), e ela foi deduzida com ajuda do gráfico ilustrado na Figura 2.7 (b).

Essa análise preliminar consiste em ilustrar a dificuldade no cálculo das perdas de chaveamento no MOSFET, o qual depende também da natureza da carga.

Assim como foi mostrado anteriormente, para calcular a perda por chaveamento torna-se necessário calcular o tempo em que o MOSFET leva para entrar em regime tanto para ligá-lo, quanto para desligá-lo, respectivamente. Porém esse cálculo não é tão trivial como será apresentado nas próximas seções.

## 2.3 Modelo de Circuito do MOSFET

Desprezando as indutâncias parasitas, o MOSFET pode ser modelado conforme Figura 2.8, em função de suas capacitâncias parasitas, resistência de *gate* e fonte de corrente dependente. As variáveis  $R_{Gate}$ ,  $C_{GS}$ ,  $C_{GD}$  e  $C_{DS}$  representam respectivamente a resistência de *gate*, capacitância entre *gate* e fonte, capacitância entre *gate* e dreno e capacitância entre dreno e fonte. A Figura 2.8 (a) apresenta o modelo de MOSFET quando ele está operando na região de saturação (ou linear, ela é chamada de região linear, pois, a corrente é função linear da tensão  $V_{GS}$ ). A Figura 2.8 (b) apresenta o modelo do MOSFET operando na região de triodo (ou região ôhmica). Observa-se que ao invés de uma fonte dependente de corrente entre D e S, existe uma resistência  $R_{DS}$  [2] [3] [6] [9] [10] [11].



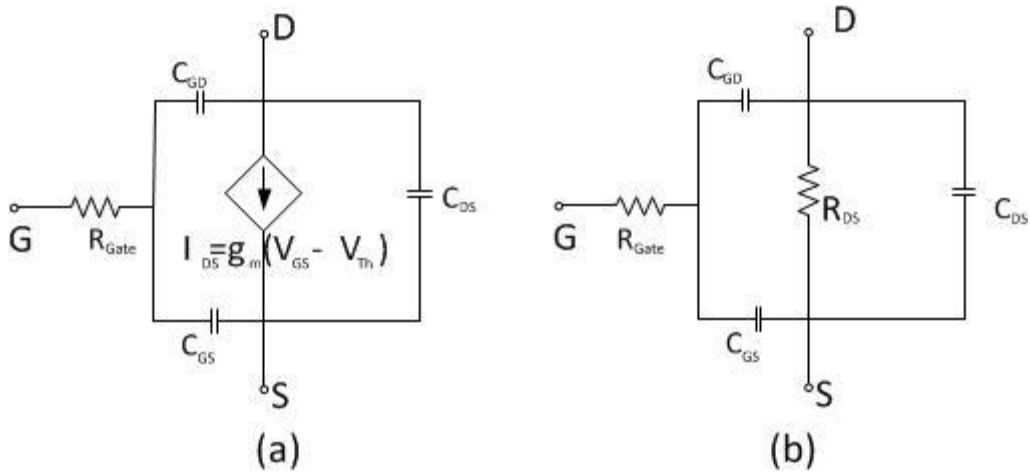


Figura 2.8: Modelo do MOSFET (a) operando na região de saturação e (b) operando na região de triodo (ohmic).

A Figura 2.9 ilustra o processo de chaveamento quando o MOSFET é ligado, através da curva em vermelho. Durante a transição ele sai da região de corte, passa pela região de saturação, até chegar à região de triodo, onde o MOSFET está totalmente ligado. O processo de desligamento segue o caminho inverso das setas.

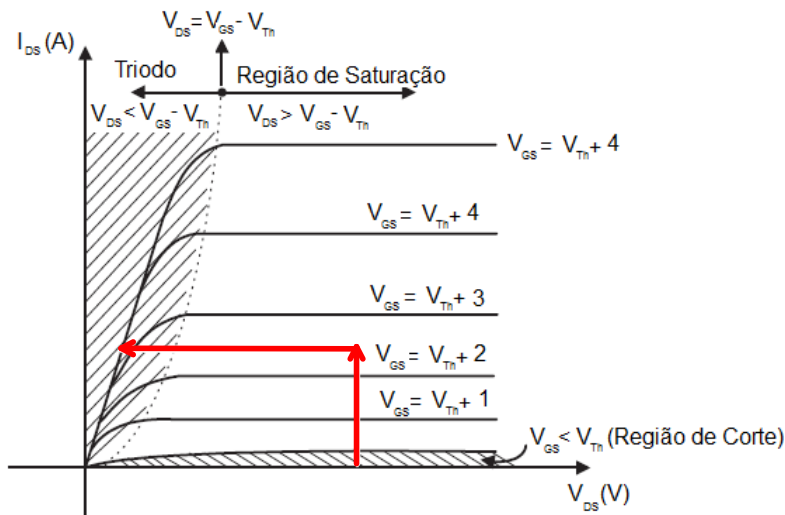


Figura 2.9: Curvas de operação  $i_{DS} \times v_{DS}$  para diferentes valores de  $v_{GS}$ .

## 2.4 Análise do Chaveamento para Ligar

Conforme discutido anteriormente, a perda por chaveamento depende fundamentalmente da tensão  $v_{DS}(t)$ , da corrente  $i_{DS}(t)$ , do tempo de transição de ligado

para desligado e vice-versa. O cálculo desse tempo depende da tensão entre *gate* e fonte, da resistência de *gate* e das capacitâncias intrínsecas ao MOSFET, apresentadas na Figura 2.8. A dificuldade no cálculo do tempo reside no fato das capacitâncias intrínsecas ao MOSFET apresentarem comportamento não linear [2][3][7].

A Figura 2.10 ilustra, de forma simplificada, o MOSFET, com suas capacitâncias parasitas, uma resistência externa ao *gate*  $R_G$ , e a resistência interna ao *gate*  $R_{Gate}$ . Uma fonte é responsável por acioná-lo por meio de um degrau de tensão. Ressalta-se que  $v_{GS}(t)$  não atinge a tensão imposta pela fonte instantaneamente, mas leva um tempo para atingir seu valor de regime, e esse tempo está associado à potência dissipada durante o chaveamento.

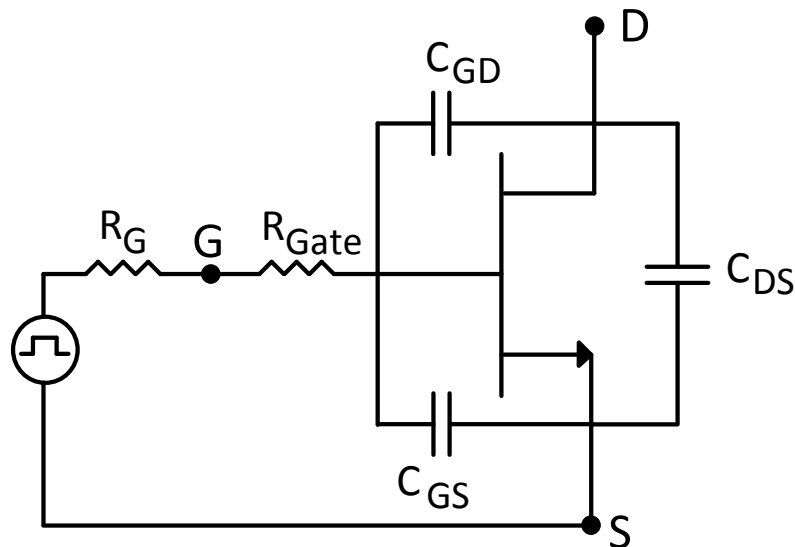


Figura 2.10: Carga vista pelos terminais de  $V_{Driver}$ .

A Figura 2.11 ilustra o comportamento da corrente  $i_{DS}(t)$ , das tensões  $v_{DS}(t)$  e  $v_{GS}(t)$  no MOSFET durante o período transitório em que ele é ligado [2][3][4]. Diversos autores analisam essa divisão do tempo em quatro partes, conforme ilustrado nessa mesma figura, onde [2] [3] [4] [5]

- $t_1$  – é o tempo medido desde o instante em que a fonte aplica um degrau de tensão para ligar o MOSFET, até o instante em que a tensão  $v_{GS}(t)$  atinge a tensão de limiar  $V_{Th}$ . Nesse intervalo de tempo,  $v_{DS}(t)$  é igual a tensão de bloqueio e  $i_{DS}(t)$  é igual a zero;

- $t_2$  – é o tempo em que  $v_{GS}(t)$  atinge a tensão  $V_{Plateau}$ , nesse instante  $i_{DS}(t)$  atinge a corrente de regime  $I_{DS}$ , enquanto  $v_{DS}(t)$  permanece constante e igual a  $V_{DS}$ ;
- $t_3$  – é o tempo em que  $v_{DS}(t)$  atinge seu valor de regime, variando de  $V_0$  até a tensão mínima, que é igual ao produto da corrente  $I_{DS}$  e da resistência  $R_{DS}$ , enquanto  $v_{GS}(t)$  permanece constante e igual a tensão de  $V_{Plateau}$ ;
- $t_4$  – é o instante em que  $v_{GS}(t)$  atinge seu valor de regime, que é igual a  $V_{Drive}$ . Apesar do ciclo de chaveamento terminar em  $t_4$ , o circuito entra em regime em  $t_3$ , pois nesse instante  $v_{DS}(t)$  e  $i_{DS}(t)$  encontram-se em regime.

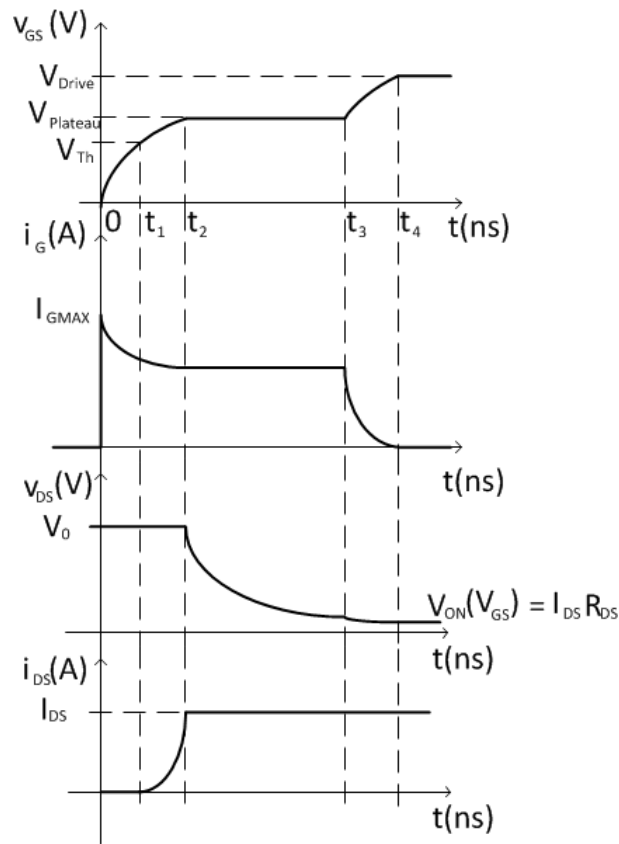


Figura 2.11: Curvas de transiente ao ligar o MOSFET.

As literais  $V_{Th}$ ,  $V_{Plateau}$ ,  $V_0$  e  $I_{DS}$ , representam valores constantes, conforme mostrado na Figura 2.11.

## 2.4.1 Cálculo de $t_1$

O cálculo das perdas é baseado no circuito da Figura 2.7 (a), onde nos terminais do MOSFET há uma fonte CC de tensão  $V_0$  ligada em série a um indutor grampeado a diodo, que pode ser modelado como uma fonte de corrente contínua [3].

Assim que uma tensão  $V_{Drive}$  é aplicada ao *gate* do MOSFET no instante 0, a tensão  $v_{GS}(t)$  é igual a zero e alcança  $V_{Th}$  no final  $t_1$ . Durante esse intervalo de tempo inicia-se a carga de  $C_{GS}$  e  $C_{GD}(v_{DS})$ . Esse intervalo é conhecido como tempo de atraso (*delay time*), pois tanto  $v_{DS}(t)$  quanto  $i_{DS}(t)$  permanecem imutáveis [2] [3] [4] [7] [12].

As equações abaixo levam ao cálculo de  $t_1$  a partir da corrente de *gate*, das capacitâncias  $C_{GD}(v_{DS})$  e  $C_{GS}$  e da tensão  $v_{GS}$ . Com ajuda da Figura 2.10, a corrente no *gate* pode ser deduzida, por meio da seguinte equação:

$$i_G(t) = \frac{V_{Driver} - v_{GS}(t)}{R_G + R_{Gate}} \quad (2.20)$$

Onde  $V_{Driver}$  representa a tensão imposta pela fonte ligada ao *gate*,  $v_{GS}(t)$  é a tensão instantânea nos terminais G e S do MOSFET,  $R_G$  é a resistência externa e  $R_{Gate}$  é a resistência de *gate*.

A corrente de *gate* também pode ser vista como sendo a soma das correntes que alimentam as capacitâncias parasitas, conforme a equação seguinte:

$$i_G(t) = C_{GS} \frac{dv_{GS}(t)}{dt} + C_{GD}(v_{DS}) \frac{dv_{GD}(t)}{dt} \quad (2.21)$$

Observe que  $C_{GD}(v_{DS})$  foi escrito em função de  $v_{DS}$ , pois esse apresenta variação quando a tensão sobre os terminais D e S do MOSFET varia, como é possível ser visualizado nas folhas de dados dos fabricantes [8] [13][14].

Sabendo que  $v_{GD} = v_{GS} - v_{DS}$ , e substituindo-o na equação (2.21), resulta que a derivada de  $v_{DS}$  é nula, pois  $v_{DS}$  é constante nesse intervalo, restando somente o termo diferencial de  $v_{GS}$ :

$$i_g(t) = (C_{GS} + C_{GD}(V_{DS})) \frac{dv_{GS}(t)}{dt} \quad (2.22)$$

Igualando as equações (2.20) e (2.22) obtém-se  $v_{GS}(t)$  igual a:

$$v_{GS}(t) = V_{Drive} \left( 1 - e^{-\frac{t}{\tau}} \right) \quad (2.23)$$

Onde a constante de tempo  $\tau = (R_G + R_{Gate})(C_{GS} + C_{GD}(v_{DS}))$ . O instante  $t_1$  é calculado através das condições de contorno, onde  $v_{GS}(t_1) = V_{Th}$ :

$$t_1 = \tau \ln \left( \frac{V_{Driver}}{V_{Driver} - V_{Th}} \right) \quad (2.24)$$

## 2.4.2 Cálculo de $t_2$

Em  $t_1$ ,  $v_{GS}(t)$  é igual a  $V_{Th}$  e atinge  $V_{Plateau}$  em  $t_2$ . A corrente  $i_G(t)$  ainda continua a diminuir devido à carga dos capacitores  $C_{GS}$  e  $C_{GD}(v_{DS})$ . É nesse intervalo de tempo que começa a condução da chave, já que a tensão de *gate*,  $v_{GS}(t)$ , torna-se maior que a tensão  $V_{Th}$  (veja na curva de  $i_{DS}(t)$  que ele vai de 0, em  $t_1$ , a  $I_{DS}$  em  $t_2$ ). A tensão  $v_{DS}(t)$  ainda permanece estável, e isso pode ser visto na Figura 2.7 (a), pois, o diodo só termina a condução em  $t_2$ .

Alguns autores propuseram diferentes métodos para o cálculo desse tempo. Baliga [2], calcula o tempo de chaveamento através de parâmetros físicos do semiconductor, o que está fora do nosso escopo, já que o objetivo desse trabalho é calcular o tempo de chaveamento usando as informações contidas na folha de dados dos fabricante e parâmetros de circuito, como tensão e corrente.

Grant e Gowar [7] levam em consideração as indutâncias parasitas, porém essas não serão levadas em consideração nesse trabalho. Em [3],  $t_2$  é calculado através da corrente  $i_{DS}(t)$ , descrita pela seguinte equação:

$$i_{DS}(t) = g_m (v_{GS}(t) - V_{Th}) \quad (2.25)$$

Onde  $g_m$  é a transcondutância dada em S (Siemens). Observa-se que, nesse instante, o MOSFET sai da região de corte e entra na região de saturação.

Substituindo  $v_{GS}(t)$ , encontrado na equação (2.23) em (2.25), obtém-se

$$i_{DS}(t) = g_m(V_{Drive} - V_{Th}) - g_m(V_{Drive} - V_{Th})e^{-\frac{(t-t_1)}{\tau}} \quad (2.26)$$

O tempo  $t_2$  corresponde ao instante em que  $i_{DS}(t)$  atinge a corrente de condução  $I_{DS}$ . Assim sendo, solucionando  $t_2$  através das condições de contorno, obtém-se:

$$t_2 = t_1 + \tau \ln \left( \frac{g_m(V_{Driver} - V_{Th})}{g_m(V_{Driver} - V_{Th}) - I_{DS}} \right) \quad (2.27)$$

Há de se ressaltar que alguns autores propuseram diferentes metodologias para o cálculo desse tempo. Em [7] e [12], por exemplo, a análise é feita levando-se em consideração as indutâncias parasitas, o que torna ainda mais complexo o cálculo das perdas. Em [4] a perda por chaveamento é analisada para o pior caso, com o tempo da transição da corrente obtido da folha de dados do fabricante, e esse tempo nem sempre representa o tempo real em que a corrente atinge o regime.

### 2.4.3 Cálculo de $t_3$

De  $t_2$  a  $t_3$  a corrente fornecida pela fonte é responsável, principalmente, pela carga da capacitância  $C_{GD}$  e, assim, facilitar a queda da tensão  $v_{DS}(t)$  conforme mostrado na Figura 2.11, que enquanto a tensão  $v_{DS}(t)$  está decrescendo, a tensão  $v_{GS}(t)$  permanece constante e igual a tensão  $V_{Plateau}$  [3].

Na equação (2.25), substituindo  $i_{DS}(t)$  pelo seu valor de regime  $I_{DS}$ , e  $v_{GS}(t)$  por  $V_{Plateau}$  resulta que esse é igual a [3]:

$$V_{Plateau} = V_{Th} + \frac{I_{DS}}{g_m} \quad (2.28)$$

Com a tensão  $v_{GS}(t)$  constante a corrente de *gate* também é constante e é obtida através da seguinte equação:

$$I_G = \frac{V_{Driver} - V_{Plateau}}{R_G + R_{Gate}} = \frac{V_{Driver} - \left( V_{Th} + \frac{I_{DS}}{g_m} \right)}{R_G + R_{Gate}} \quad (2.29)$$

Na Figura 2.10 observa-se que a corrente de *gate* é igual à soma da corrente nas capacitâncias intrínsecas ao MOSFET,  $C_{GD}(v_{DS})$  e  $C_{GS}$ , dada pela equação (2.21). No entanto a derivada de  $v_{GS}(t)$  é nula, pois nesse intervalo  $v_{GS}(t)$  é constante, restando somente o termo contendo  $v_{GD}(t)$ , o que sintetiza a corrente de *gate* em:

$$I_G = C_{GD}(v_{DS}) \frac{dv_{GD}(t)}{dt} \quad (2.30)$$

A equação (2.30) mostra que a corrente de *gate* é unicamente responsável pela carga da capacitância  $C_{GD}$ . Substituindo  $v_{GD}(t)$  por  $v_{GS}(t) - v_{DS}(t)$  na equação (2.30), e derivando-os, resulta em:

$$I_G = -C_{GD}(v_{DS}) \frac{dv_{DS}(t)}{dt} \quad (2.31)$$

Igualando as equações (2.29) e (2.31), resulta em  $v_{DS}(t)$  igual a:

$$v_{DS}(t) = V_0 - \frac{V_{Driver} - \left( V_{Th} + \frac{I_{DS}}{g_m} \right)}{(R_G + R_{Gate})C_{GD}(v_{DS})} (t - t_2) \quad (2.32)$$

Chama-se a atenção nesse ponto, pois alguns autores propuseram o cálculo de  $t_3$  com  $C_{GD}$  constante, e igual ao seu valor médio [2] [3]. Porém em [15] foi observado que com a variação de  $C_{GD}$ , a tensão  $v_{DS}(t)$  apresenta decaimento em 2 intervalos, e como será mostrado no capítulo 3, o cálculo de  $t_3$ , considerando apenas o valor médio da capacitância resulta em um erro significativo no cálculo das perdas por chaveamento.

Portanto, na equação seguinte onde é obtido  $t_3$ ,  $C_{GD}$  é escrito em função de  $v_{DS}$ , sendo que a influência de  $C_{GD}$  na análise da perda por chaveamento é deixado para o capítulo 3:

$$t_3 = t_2 + \frac{(R_G + R_{Gate})C_{GD}(v_{DS})}{V_{Driver} - \left( V_{Th} + \frac{I_{DS}}{g_m} \right)} (V_0 - I_{DS}R_{DS}) \quad (2.33)$$

## 2.4.4 Cálculo de $t_4$

Entre  $t_3$  e  $t_4$ ,  $v_{GS}(t)$  continua a crescer exponencialmente, com comportamento similar a equação (2.23), dado pela seguinte equação:

$$v_{GS}(t) = V_{Plateau} + V_{Driver} (1 - e^{-\frac{t-t_3}{\tau}}) \quad (2.34)$$

Onde  $\tau = (R_G + R_{Gate})(C_{GS} + C_{GD}(v_{DS}))$ , porém essa constante de tempo é diferente da equação (2.23), que está relacionada ao primeiro intervalo, pois  $C_{GD}$  é função de  $v_{DS}$  e no primeiro intervalo de tempo,  $v_{DS}$  é constante e igual a tensão de bloqueio  $V_0$ . Nesse último intervalo  $v_{DS}$  é bem menor do que  $V_0$  o que altera significativamente a capacitância  $C_{GD}$ , tornando-se bem maior do que no primeiro intervalo e resultando numa diferença significativa na constante de tempo  $\tau$ .

O tempo  $t_4$ , em que  $v_{GS}(t)$  atinge seu valor de regime, que é igual à tensão imposta pelo *driver*, é calculado a partir da equação (2.34), que resulta em:

$$t_4 = t_3 + \tau \ln \left( \frac{V_{Driver}}{V_{Plateau}} \right) \quad (2.35)$$

## 2.4.5 Cálculo de $P_{SW(ON)}$

Conforme descrito pelas equações (2.16), (2.17) e (2.18), a potência média dissipada durante o chaveamento em que o MOSFET é ligado, pode ser calculada pela seguinte equação:

$$P_{SW(ON)} = \frac{(\tau_{ri} + \tau_{fv})}{2} I_{DS} V_0 f_{SW} \quad (2.36)$$



Onde  $\tau_{ri}$  e  $\tau_{fv}$  foi descrito na equação (2.18) e  $f_{sw}$  é a frequência de chaveamento com unidade no SI em Hz.

Apesar de a chave levar quatro unidades de tempo para ligar, os tempos que são levados em conta na análise da perda são os tempos em que a corrente e a tensão levam para atingir seus valores de regime que são, respectivamente,  $\tau_{ri}$  e  $\tau_{fv}$ . Os tempos  $\tau_{ri}$  e  $\tau_{fv}$  são calculados, com ajuda da Figura 2.11, e resulta em:

$$\tau_{ri} = t_2 - t_1 \quad (2.37)$$

$$\tau_{fv} = t_3 - t_2 \quad (2.38)$$

Onde  $t_1$ ,  $t_2$  e  $t_3$  são dadas pelas respectivas equações (2.24), (2.27) e (2.33). Substituindo as equações (2.37) e (2.38) em (2.36), obtém-se [2] [3] [16]:

$$P_{sw(on)} = \frac{(t_3 - t_1)}{2} I_{DS} V_0 f_{sw} \quad (2.39)$$

## 2.5 Análise do Chaveamento para Desligar

Assim como há uma perda associada ao ligar o MOSFET, também existe uma perda associada ao desligá-lo. Esse fenômeno está relacionado, principalmente, a transição de  $v_{DS}$  e  $i_{DS}$  para seus respectivos valores de bloqueio.

Dando continuidade à análise do circuito da Figura 2.7 (a), com o MOSFET acionado por uma fonte, conforme ilustrado na Figura 2.10, a perda por chaveamento associada ao seu desligamento é analisada através da Figura 2.12.

Assim como foi feito na análise para ligá-lo, os tempos correspondentes para desligá-los pode ser dividido em quatro partes, conforme referências [2] à [5] e [7] à [11]:

- $t_5$  –é o tempo medido desde o instante em que a fonte impõe uma tensão para desligar o MOSFET até o instante em que a tensão  $v_{GS}(t)$  atinge a tensão  $V_{plateau}$ . Nesse intervalo,  $v_{DS}(t)$  e  $i_{DS}(t)$  não sofrem alteração;

- $t_6$  – no início desse intervalo  $v_{GS}(t)$  é igual à tensão  $V_{Plateau}$  e permanece constante até o instante  $t_6$ . A corrente  $i_{DS}(t)$  permanece em regime e igual a  $I_{DS}$ , e  $v_{DS}(t)$  varia do valor correspondente a  $I_{DS}R_{DS}$  até seu valor de bloqueio  $V_0$ ;
- $t_7$  – no intervalo de  $t_6$  a  $t_7$ , a tensão  $v_{GS}(t)$  decai de  $V_{plateau}$  até  $V_{Th}$ . A corrente  $i_{DS}(t)$  varia de  $I_{DS}$  até 0, enquanto  $v_{DS}(t)$  encontra-se no seu valor de regime  $V_0$ ;
- $t_8$  – no início desse intervalo  $v_{GS}(t)$  encontra-se em  $V_{Th}$ , atingindo 0 no instante  $t_8$ . Ressalta-se que  $v_{DS}(t)$  e  $i_{DS}(t)$  se encontram em seus respectivos valores de regime.

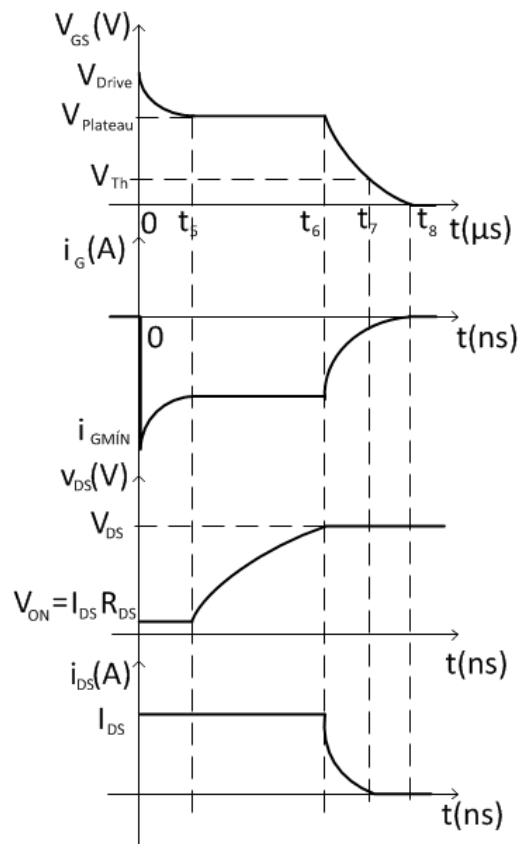


Figura 2.12: Curvas de transiente ao desligar o MOSFET.

### 2.5.1 Cálculo de $t_5$

A análise para desligar o MOSFET é bem similar à análise feita nas secções anteriores para ligá-lo. Isso pode ser visto através das comparações entre a Figura 2.11 e Figura 2.12.

As equações seguintes levarão ao cálculo de  $t_5$  a partir da corrente no *gate*, das capacitâncias  $C_{GD}$  e  $C_{GS}$  e da tensão  $v_{GS}(t)$ . A corrente no *gate* é obtida pela razão entre a tensão  $v_{GS}(t)$  e a resistência “vista” por ele, conforme a equação seguinte:

$$i_G(t) = \frac{0 - v_{GS}(t)}{R_G + R_{Gate}} \quad (2.40)$$

Onde 0 é a tensão da fonte imposta para desligar o MOSFET. Ressalta-se que a corrente de *gate* é negativa, pois como o MOSFET está sendo desligado, as capacitâncias  $C_{GD}$  e  $C_{GS}$  estão se descarregando e a fonte passa a absorver essa corrente. Diante disso, a corrente de *gate* no MOSFET pode ser escrita como a soma das correntes que vêm dos capacitores, conforme a seguinte equação:

$$i_G(t) = C_{GS} \frac{dv_{GS}(t)}{dt} + C_{GD}(v_{DS}) \frac{dv_{GD}(t)}{dt} \quad (2.41)$$

Substituindo  $v_{GD}(t)$  por  $v_{GS}(t) - v_{DS}(t)$ , e sabendo que a derivada de  $v_{DS}(t)$  é nula na equação (2.41), obtém-se:

$$i_G(t) = (C_{GD}(v_{DS}) + C_{GS}) \frac{dv_{GS}(t)}{dt} \quad (2.42)$$

Igualando as equações (2.40) e (2.42),  $v_{GS}(t)$  resulta em:

$$\frac{-v_{GS}(t)}{R_G + R_{Gate}} = (C_{GD} + C_{GS}) \frac{dv_{GS}(t)}{dt} \quad (2.43)$$

$$v_{GS}(t) = V_{Driver} e^{\frac{-t}{\tau}}$$

Onde a constante de tempo  $\tau = (R_G + R_{Gate})(C_{GS} + C_{GD}(v_{DS}))$ . Observe que a amplitude da exponencial é  $V_{Driver}$ , pois no instante 0, essa é a tensão “vista” pelo *gate*, conforme ilustrado na Figura 2.12.

O tempo  $t_5$  é obtido através das condições de contorno, sabendo que  $v_{GS}(t_5) = V_{Plateau}$ , obtém-se:

$$t_5 = \tau \ln \left( \frac{V_{Driver}}{V_{Plateau}} \right) \quad (2.44)$$

Onde  $t_5$  depende de  $\tau$ ,  $V_{Driver}$  e  $V_{Plateau}$ .

## 2.5.2 Cálculo de $t_6$

De  $t_5$  a  $t_6$  a corrente absorvida pela fonte é responsável, principalmente, por descarregar o capacitor  $C_{GD}$  e, assim, facilitar o aumento da tensão  $v_{DS}(t)$  para  $V_0$ . Observa-se na Figura 2.12 que enquanto a tensão  $v_{DS}(t)$  está crescendo, a tensão  $v_{GS}(t)$  permanece constante e igual a tensão  $V_{Plateau}$  [2] [3].

Nesse intervalo a corrente  $i_{DS}(t)$  encontra-se em regime e igual a  $I_{DS}$ ,  $v_{GS}(t)$  é constante e igual a  $V_{plateau}$ , onde  $V_{Plateau}$  é igual a equação (2.28) [2][3].

Com a tensão  $v_{GS}(t)$  constante, a corrente no *gate* também é constante e é obtida através da seguinte equação:

$$I_G = \frac{-V_{Plateau}}{R_G + R_{Gate}} = \frac{-\left( V_{Th} + \frac{I_{DS}}{g_m} \right)}{R_G + R_{Gate}} \quad (2.45)$$

A corrente no *gate* também pode ser vista como a soma das correntes nas capacitâncias parasitas, dada pela equação (2.41). Porém como  $v_{GS}(t)$  é constante, a corrente  $I_G$  é função apenas da capacitância  $C_{GD}$ , conforme a equação seguinte:

$$I_G = C_{GD}(v_{DS}) \frac{dv_{GD}(t)}{dt} = -C_{GD}(v_{DS}) \frac{dv_{DS}(t)}{dt} \quad (2.46)$$

Observa-se que  $v_{GD}(t)$  foi substituído pelo seu equivalente  $v_{GS}(t)-v_{DS}(t)$ , sendo que a derivada de  $v_{GS}(t)$  é nula. Igualando as equações (2.45) e (2.46), obtém-se  $v_{DS}(t)$  igual a:

$$v_{DS}(t) = I_{DS} R_{DS} + \frac{V_{Plateau}}{(R_G + R_{Gate}) C_{GD}(v_{DS}(t))} (t - t_5) \quad (2.47)$$

Onde  $t$  é a variável livre e está compreendido entre  $t_5$  a  $t_6$ .

O cálculo de  $t_6$  é obtido substituindo  $v_{DS}(t)$  por  $V_0$ ,  $t$  por  $t_6$ , no entanto  $C_{GD}$  apresenta variação significativa em função de  $v_{DS}$ . Em [2] e [3], sugere-se usar o seu valor médio, que pode ser obtido facilmente da folha de dados do fabricante.

Entretanto como existem outras formas de se modelar o comportamento de  $C_{GD}$ , a equação que descreve  $t_6$  é descrita com  $C_{GD}$  em função de  $v_{DS}(t)$ , como pode ser visto na equação seguinte.

$$t_6 = t_5 + \frac{V_0 - I_{DS} R_{DS}}{V_{Plateau}} (R_G + R_{Gate}) C_{GD}(v_{DS}(t)) \quad (2.48)$$

### 2.5.3 Cálculo de $t_7$

Em  $t_6$ ,  $v_{GS}(t)$  é igual a tensão  $V_{Plateau}$ , e atinge a tensão de limiar  $V_{Th}$  em  $t_7$ . A corrente  $i_G(t)$  ainda continua decaindo, em módulo, devido à descarga dos capacitores  $C_{GS}$  e  $C_{GD}(v_{DS})$ . Nesse instante  $v_{DS}(t)$  já se encontra na tensão de bloqueio  $V_0$ , e permanece constante nesse intervalo, enquanto que  $i_{DS}(t)$  apresenta decaimento de  $I_{DS}$  para 0. [3]

Para calcular o tempo  $t_7$  é necessário conhecer o tempo em que a corrente varia de  $I_{DS}$  para 0. A relação de  $i_{DS}(t)$  com  $v_{GS}(t)$  é dada pela seguinte equação:

$$i_{DS}(t) = g_m (v_{GS}(t) - V_{Th}) \quad (2.49)$$

Conforme Figura 2.12  $v_{GS}(t)$  decai exponencialmente, com característica similar ao obtido para o primeiro intervalo de tempo, através da equação (2.43). A curva que descreve  $v_{GS}(t)$  é dada pela seguinte equação:

$$v_{GS}(t) = V_{Plateau} e^{-\left(\frac{t-t_6}{\tau}\right)} \quad (2.50)$$

Onde a constante de tempo  $\tau = (R_G + R_{Gate})(C_{GS} + C_{GD}(v_{DS}))$ .

Substituindo  $v_{GS}(t)$ , calculado em (2.50), na equação (2.49) com  $i_{DS}(t_7)$  igual a 0, obtém-se  $t_7$  igual a:

$$t_7 = t_6 + \tau \ln \left( \frac{V_{Plateau}}{V_{Th}} \right) \quad (2.51)$$

## 2.5.4 Cálculo de $t_8$

A tensão  $v_{GS}(t)$  continua decrescendo exponencial com a mesma característica da equação (2.50) e com a mesma constante de tempo, já que  $v_{DS}(t)$  encontra-se estabilizado e igual a  $V_0$ . Reescrevendo a equação (2.51) em função de  $t_7$ , obtém-se:

$$v_{GS}(t) = V_{Th} e^{-\frac{t-t_7}{\tau}} \quad (2.52)$$

Observe que seria impossível calcular  $t_8$  substituindo  $v_{GS}(t)=0$ , pois o tempo tende ao infinito na exponencial da equação (2.52). Uma solução para estimar  $t_8$  é dizer que a tensão  $v_{GS}(t)$  é aproximadamente 0, quando ela atinge 10% de  $V_{Th}$ . O cálculo de  $t_8$ , assim como o de  $t_4$ , não é relevante para o cálculo da perda, pois tanto  $i_{DS}(t)$  quanto  $v_{DS}(t)$  encontram-se em seu regime de bloqueio, o que leva a literatura a não analisar  $t_8$  [2][3][7].

## 2.5.5 Cálculo de $P_{SW(OFF)}$

Conforme descrito pelas equações (2.16), (2.17) e (2.19), a potência média dissipada durante o transiente em que o MOSFET leva para desligar, pode ser calculada através da seguinte equação:

$$P_{SW(OFF)} = \frac{(\tau_{fi} + \tau_{rv})}{2} I_{DS} V_0 f_{SW} \quad (2.53)$$

Onde  $\tau_{fi}$  e  $\tau_{rv}$  são os tempos de decaimento da corrente e de subida da tensão, e  $f_{SW}$  é a frequência de chaveamento com unidade no SI em Hz.

Apesar de a chave levar quatro unidades de tempo para desligar, o tempo que realmente é levado em conta na análise de perda é o tempo de decaimento da corrente ( $\tau_{fi}$ ) e o tempo de subida da tensão ( $\tau_{rv}$ ). Os tempos  $\tau_{fi}$  e  $\tau_{rv}$  são obtidos com ajuda da Figura 2.12, onde é possível observar que:

$$\tau_{rv} = t_6 - t_5 \quad (2.54)$$

$$\tau_{fi} = t_7 - t_6 \quad (2.55)$$

Com  $t_5$ ,  $t_6$  e  $t_7$  dadas pelas respectivas equações (2.44), (2.48) e (2.51). Substituindo (2.54) e (2.55) em (2.53), obtém-se que a potência média dissipada no MOSFET durante o transiente em que ele é desligado é igual a:

$$P_{SW(OFF)} = \frac{(t_7 - t_5)}{2} I_{DS} V_0 f_{SW} \quad (2.56)$$

## 2.6 Cálculo de $P_{SW}$ Baseado no Artigo da Infineon [4]

O artigo da Infineon [4] apresenta uma metodologia para o cálculo de perdas por chaveamento, levando-se em consideração o pior caso. O comportamento do chaveamento descrito nesse artigo é baseado na mesma ideia descrita na seção 2.2, Figura 2.7 (a), onde o circuito indutivo apresenta características de fonte de corrente, e a curva da potência instantânea apresenta formato triangular, assim como mostrado na Figura 2.7 (b).

Assim como descrito ao longo desse capítulo, a perda por chaveamento está associada ao tempo em que a corrente e a tensão sobre o MOSFET transitam para ligado ou desligado. Quando o MOSFET é ligado, o tempo de subida da corrente  $t_{ri}$  adotado por esse artigo, é obtido através da folha de dados do fabricante, conforme mostrado na Figura 2.13.

**Electrical Characteristics**, at  $T_j = 25^\circ\text{C}$ , unless otherwise specified

Parameter	Symbol	Conditions	Values			Unit
			min.	typ.	max.	
<b>Characteristics</b>						
Transconductance	$g_{fs}$	$V_{DS} \geq 2 \cdot I_D \cdot R_{DS(on)max}$ $I_D = 13\text{A}$	-	12	-	S
Input capacitance	$C_{iss}$	$V_{GS} = 0\text{V}$ , $V_{DS} = 25\text{V}$ ,	-	3000	-	pF
Output capacitance	$C_{oss}$	$f = 1\text{MHz}$	-	1170	-	
Reverse transfer capacitance	$C_{rss}$		-	28	-	
Effective output capacitance, <sup>3)</sup> energy related	$C_{o(er)}$	$V_{GS} = 0\text{V}$ , $V_{DS} = 0\text{V to } 480\text{V}$	-	83	-	pF
Effective output capacitance, <sup>4)</sup> time related	$C_{o(tr)}$		-	160	-	
Turn-on delay time	$t_{d(on)}$	$V_{DD} = 350\text{V}$ , $V_{GS} = 0/10\text{V}$ ,	-	120	-	ns
Rise time	$t_r$	$I_D = 20\text{A}$ , $R_G = 5.7\Omega$	-	25	-	
Turn-off delay time	$t_{d(off)}$		-	140	210	
Fall time	$t_f$		-	30	45	

Figura 2.13: Folha de dados do MOSFET SPP20N60S5 [8].

Esse tempo  $t_{ri}$  corresponde ao tempo de subida da corrente e se relaciona ao intervalo de  $t_1$  a  $t_2$  mostrado na Figura 2.11. Para se obter o tempo de decaimento de  $v_{DS}$ , esse artigo sugere que seja calculado através de  $C_{GD}$ (médio), assim como mostrado na equação seguinte:

$$t_{fv} = \frac{(R_G + R_{Gate})(V_0 - I_{DS}R_{DS})}{V_{Driver} - V_{Plateau}} \left( \frac{C_{GD}(mín) + C_{GD}(máx)}{2} \right) \quad (2.57)$$

Essa relação é igual à equação (2.33) que calcula o intervalo de  $t_2$  a  $t_3$ , e segue a mesma ideia sugerida em [2] e [3], com a diferença em que, nesse artigo, os autores sugerem que seja usado  $V_{Plateau}$  fornecido pelo fabricante, ao invés de calculá-lo. Conhecido  $t_{ri}$  e  $t_{fv}$ , a  $P_{SW(ON)}$  é calculada da seguinte forma [4]:

$$P_{SW(ON)} = \frac{t_{ri} + t_{fv}}{2} I_{DS} V_0 f_{SW} \quad (2.58)$$

Para o cálculo da perda de chaveamento ao desligar o MOSFET, é necessário conhecer o tempo de decaimento da corrente  $t_{fi}$ . O artigo [4] sugere que esse tempo seja obtido da folha de dados do fabricante, conforme mostrado na Figura 2.13.

O tempo de subida da tensão de bloqueio é calculado da seguinte forma:



$$t_{rv} = \frac{(R_G + R_{Gate})(V_0 - I_{DS}R_{DS})}{\left(V_{Th} + \frac{I_{DS}}{g_m}\right)} \left( \frac{C_{GD}(mín) + C_{GD}(máx)}{2} \right) \quad (2.59)$$

Essa relação é similar à equação (2.48) que calcula o intervalo de  $t_5$  a  $t_6$ , com a diferença em que nesta equação,  $C_{GD}$  foi assumido como uma variável em função de  $v_{DS}(t)$ . Portanto, conhecidos os intervalos  $t_{fi}$  e  $t_{rv}$ , a  $P_{SW(OFF)}$  é calculada da seguinte forma:

$$P_{SW(OFF)} = \frac{t_{fi} + t_{rv}}{2} I_{DS} V_0 f_{SW} \quad (2.60)$$

## 2.7 Cálculo de $P_{SW}$ Baseado no Artigo de Jess

### Brown [5]

Esse artigo sugere que o cálculo do tempo de atraso no chaveamento e de subida da corrente, durante a comutação em que o MOSFET é ligado, pode ser obtido a partir das equações (2.24) e (2.27). Porém como  $v_{DS}$  decai com o tempo em função de  $C_{GD}(v_{DS}(t))$ , uma curva típica pode ser vista na folha de dados do fabricante ilustrada na Figura 2.14 (b). Para driblar essa dificuldade, Brown sugere que o tempo de queda de  $v_{DS}(t)$  pode ser calculado a partir da seguinte equação:

$$t_3 = t_2 + \frac{Q_{GD}(R_{Gate} + R_G)}{\left(V_{Drive} - V_{Th} - \frac{I_{DS}}{gm}\right)} \quad (2.61)$$

Onde  $t_2$  foi calculado na equação (2.27) e  $Q_{GD}$  é a carga elétrica dada em C no SI, responsável por carregar a capacitância  $C_{GD}$  e está diretamente relacionada ao decaimento de  $v_{DS}(t)$ . Essa carga também pode ser obtida a partir da folha de dados do fabricante.

A potência dissipada durante a comutação em que o MOSFET é ligado, é calculada através da equação (2.39), juntamente, com as equações (2.24), (2.27) e (2.61).

Quando o MOSFET é desligado, o tempo de atraso e o tempo de subida da corrente podem ser obtidos a partir das equações (2.44) e (2.51), porém o cálculo do tempo de subida da tensão sugerido por Brown, pode ser obtido a partir da seguinte equação:

$$t_6 = t_5 + \frac{Q_{GD}(R_{Gate} + R_G)}{\left(V_{Th} + \frac{I_{DS}}{g_m}\right)} \quad (2.62)$$

A perda por comutação quando o MOSFET é desligado pode ser calculada pela equação (2.56), juntamente com as equações (2.44), (2.51) e (2.62).

## 2.8 Capacitâncias Parasitas MOSFET

O cálculo das perdas por chaveamento está diretamente ligado às capacitâncias parasitas do MOSFET, através dos tempos  $t_1$ ,  $t_3$ ,  $t_5$  e  $t_7$ . Essas capacitâncias, que estão presentes no modelo físico do MOSFET, são:  $C_{GS}$ ,  $C_{GD}$  e  $C_{DS}$ , conforme mostrado na Figura 2.8. A seguir será demonstrado como obtê-las a partir da folha de dados do fabricante.

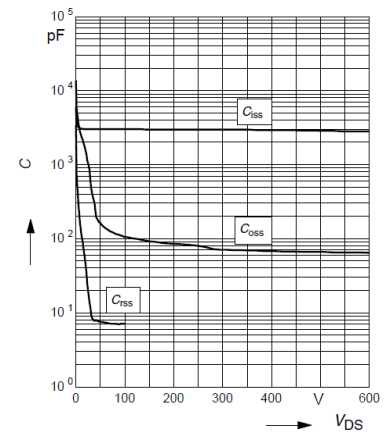
A Figura 2.14 mostra a folha de dados de um MOSFET, onde em (a) é apresentada uma tabela na qual o fabricante fornece as informações da capacitância de entrada ( $C_{iss}$ ), capacitância de saída ( $C_{oss}$ ) e capacitância de transferência reversa ( $C_{rss}$ ), para uma determinada condição de operação com  $V_{GS}=0$ ,  $V_{DS}=25V$  e  $f=1MHz$ . Em (b) são mostradas as curvas das três capacitâncias em função de  $v_{DS}(t)$ .

Electrical Characteristics , at $T_j = 25\text{ }^\circ\text{C}$ , unless otherwise specified						
Parameter	Symbol	Conditions	Values			Unit
			min.	typ.	max.	
<b>Characteristics</b>						
Transconductance	$g_{fs}$	$V_{DS} \geq 2 \cdot V_D \cdot R_{DS(on)max}$ $I_D = 13\text{A}$	-	12	-	S
Input capacitance	$C_{iss}$	$V_{GS} = 0\text{V}$ , $V_{DS} = 25\text{V}$ ,	-	3000	-	pF
Output capacitance	$C_{oss}$	$f = 1\text{MHz}$	-	1170	-	
Reverse transfer capacitance	$C_{rss}$		-	28	-	

(a)

**15 Typ. capacitances**

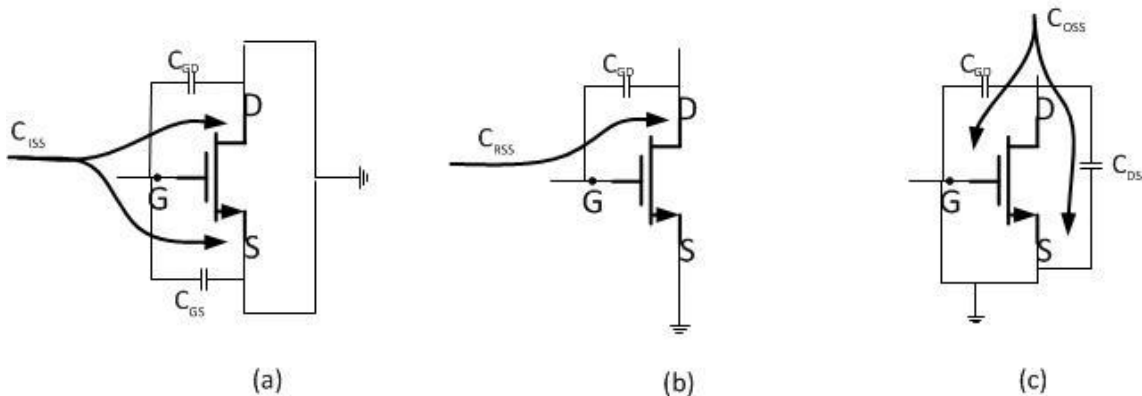
$C = f(V_{DS})$

parameter:  $V_{GS} = 0\text{V}$ ,  $f = 1\text{MHz}$ 

(b)

Figura 2.14: Capacitância Lida do *Datasheet* do Fabricante [8].

A capacitância de entrada é obtida conforme mostrado na Figura 2.15 (a), onde os terminais D e S são aterrados e a capacitância é medida entre os terminais G e D ou G e S. A capacitância de transferência reversa é obtida aterrando o terminal S e medindo a capacitância entre G e D, conforme mostrado na Figura 2.15 (b). A Figura 2.15 (c) mostra que a capacitância de saída é obtida aterrando os terminais G e S e medida através dos terminais D e S ou D e G.

Figura 2.15: Capacitâncias (a) de entrada  $C_{iss}$  (b) transferência reversa  $C_{rss}$  e (c) de saída  $C_{oss}$ .

Portanto a relação entre as capacitâncias  $C_{iss}$ ,  $C_{rss}$ ,  $C_{oss}$  e  $C_{GS}$ ,  $C_{GD}$ ,  $C_{DS}$  podem ser descritas através das seguintes relações [3][15]:

$$\begin{aligned}
C_{iss} &= C_{GS} + C_{GD} \\
C_{rss} &= C_{GD} \\
C_{oss} &= C_{DS} + C_{GD}
\end{aligned}
\tag{2.63}$$

Com as informações contidas na folha de dados do fabricante e da equação (2.63), podem-se obter as capacitâncias parasitas do MOSFET. Chama-se atenção à variação da curva  $C_{GD}$ , mostrada através da curva  $C_{rss}$  na Figura 2.14 (b), em função de  $V_{DS}$ . Essa capacitância influencia significativamente nas perdas por chaveamento, conforme será discutido no capítulo 3.

## 2.9 Cálculo da Transcondutância $g_m$

A transcondutância  $g_m$  relaciona a corrente  $I_D$  com  $v_{GS}$ . Quando o MOSFET encontra-se na região de saturação, a corrente  $I_D$  pode ser obtida através da equação (2.7), e a importância dessa equação para o cálculo das perdas por chaveamento, pode ser vista no cálculo dos instantes de  $t_2$  e  $t_7$  e de  $V_{Plateau}$ .

Apesar de condicionar o MOSFET para trabalhar na região de triodo, durante o chaveamento e especificamente nos intervalos de  $t_1$  a  $t_2$  e  $t_6$  a  $t_7$ , o MOSFET encontra-se operando na região de saturação devido a  $v_{DS}(t)$  ser maior que  $V_{Drive} - V_{Th}$ .

Assim, observa-se que  $g_m$  é um parâmetro importante para o cálculo das perdas por chaveamento, e ele pode ser obtido através da seguinte relação, conforme [6]:

$$g_m = \frac{2 \cdot I_{DS}}{(v_{GS} - V_{Th})}
\tag{2.64}$$

Onde  $I_{DS}$  é a corrente de operação especificada em projeto.

Ou através da curva de  $i_{DS}$  x  $v_{GS}$  contida na folha de dados do fabricante,  $g_m$  é igual a taxa de variação de  $i_{DS}$  em relação a  $v_{GS}$  no ponto de operação  $I_{DS}$ , como pode ser visualizado na Figura 2.16 [2][3][6]:

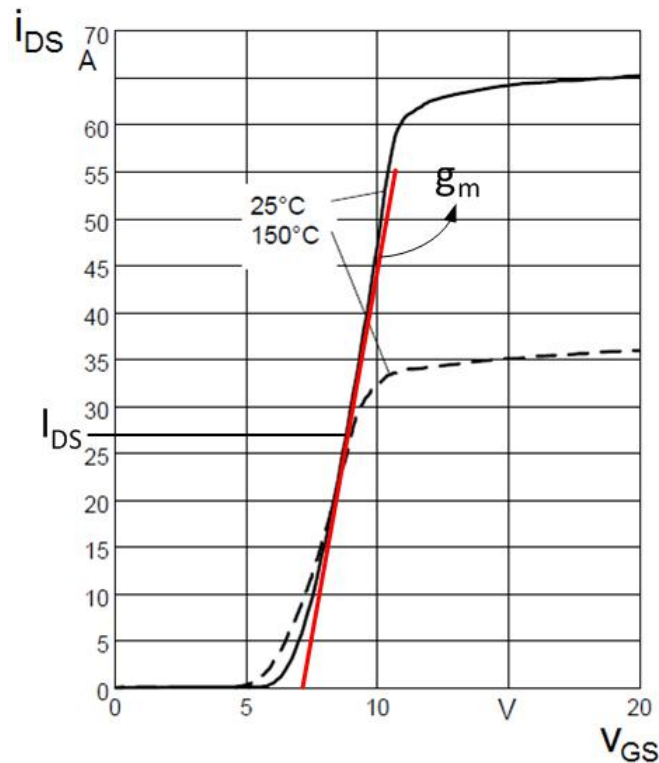


Figura 2.16: Curva  $i_{DS}$  x  $v_{GS}$  e  $g_m$  [8].

## 2.10 Conclusões

Nesse capítulo foram analisadas as metodologias para se calcular as perdas relativas ao MOSFET de potência, que são as perdas por condução e chaveamento. Quando o MOSFET é operado em modo reverso, ou seja, com a corrente fluindo do terminal fonte (S), para o terminal dreno (D), ele se comporta como um diodo, e como tal, existem perdas associadas que serão analisadas no capítulo 3.

Não há divergência na literatura quanto ao cálculo da perda por condução, sendo essa dada pela equação (2.10). Porém diversos autores propuseram diferentes metodologias para o cálculo das perdas por chaveamento, devido à variação brusca e não linear da capacitância  $C_{GD}$ . Essa capacitância é a responsável pela taxa de decaimento ou subida de  $v_{DS}(t)$ , quando o MOSFET é ligado ou desligado, respectivamente.

Quando o MOSFET é ligado ou desligado, para se calcular o tempo de decaimento ou de subida de  $v_{DS}(t)$ , correspondente ao intervalo  $t_2$  a  $t_3$  ou  $t_5$  a  $t_6$ , as referências [2] -[4] sugerem adotar um valor médio para  $C_{GD}$ , porém as referências [5] e

[15] sugerem calcular o tempo de decaimento ou de subida de  $v_{DS}$  através da carga  $Q_{GD}$ . Essa informação pode ser facilmente obtida da folha de dados do fabricante.

Neste capítulo foram vistos três formas de se calcular as perdas devido ao chaveamento. Elas serão levadas em consideração nos capítulos seguintes e seus resultados serão comparados aos resultados gerados pelo programa ORCAD/PSPICE.

### 3. Análise de Perdas através de Simulações no ORCAD/PSPICE

Neste capítulo são consideradas para análise numérica as metodologias do cálculo de perdas por chaveamento abordadas no capítulo 2, onde são comparadas com a simulação de modelos de fabricantes no ORCAD/PSPICE. Devido às variações de  $C_{GD}$  em função de  $v_{DS}$ , uma metodologia para o cálculo do tempo de decaimento dessa tensão em função da curva de  $C_{GD}$ , presente na folha de dados do fabricante, é apresentada e discutida.

Justifica-se a simulação no ORCAD/PSPICE, pois alguns fabricantes disponibilizam o modelo SPICE do seu produto na internet, visto que, nessa modelagem estão presentes as características elétricas do seu MOSFET, sendo o comportamento de bancada reproduzido em simulação.

Na seção 3.1, é apresentado um estudo de caso para cálculo da perda por chaveamento com o MOSFET da fabricante Infineon SPP20N60S5, por meio da metodologia descrita nas seções 2.4 e 2.5. Devido a não linearidade de  $C_{GD}$ , uma proposta para o cálculo do tempo de decaimento de  $v_{DS}$  em 2 tempos é apresentada.

Com a finalidade de comparar as diferentes metodologias apresentadas no capítulo 2 e neste capítulo nas seções 3.2, 3.3 e 3.4 são incluídas para análise das perdas por chaveamento no simulador ORCAD/PSPICE, os MOSFET's STP30N65M5 e FCA20N60F, das fabricantes STMicroelectronics e Farchild, respectivamente, além do já citado SPP20N60S5.

Na seção 3.2 é verificada a relação das perdas por chaveamento em função de  $v_{DS}$ . Nas seções 3.3 e 3.4 são verificadas as relações das perdas por chaveamento, desses 3 MOSFET's, em função da corrente de condução,  $i_{DS}$ , e da frequência de chaveamento,  $f_{sw}$ , respectivamente. Os resultados são obtidos através das simulações no ORCAD/PSPICE e de cálculos feitos através das metodologias tratadas no capítulo 2 e neste capítulo. Destaca-se que uma discussão dos resultados dessas seções é apresentada na seção 3.5.

Na seção 3.6 é apresentado o cálculo das perdas por chaveamento quando o MOSFET está submetido a um chaveamento PWM, para o circuito inversor ponte completa, finalizando com a conclusão deste capítulo na seção 3.7.

### 3.1 Análise Numérica das Perdas

A Figura 3.1 ilustra o circuito usado para análise da potência dissipada no MOSFET SPP20N60S5 da fabricante Infineon [8]. Essa análise consiste em simular o MOSFET com uma fonte CC fixa e igual a 100V e uma fonte de corrente de 10A. A fonte identificada por  $V_{Drive}$  é responsável por controlar a chave, sendo que essa fonte corresponde ao  $V_{pulse}$  no Orcad/PSPICE e foi ajustada para fornecer tensão quadrada periódica com amplitude de 15V, frequência de 500Hz e ciclo de trabalho, D, igual a 50%.

As escolhas dos valores de tensão, corrente, frequência e ciclo de trabalho, para simulação no ORCAD/PSPICE, foram feitos para avaliar o comportamento das perdas por chaveamento e compará-las com as metodologias descritas no capítulo 2. Deve-se observar que esses valores não podem ultrapassar os limites informados na folha de dados do fabricante.

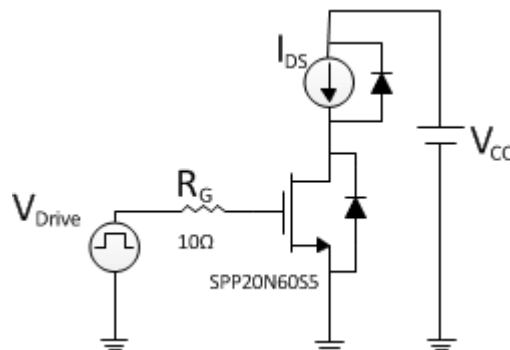


Figura 3.1: Circuito esquematizado no ORCAD/PSPICE para análise de perdas no MOSFET SPP20N60S5.

A Figura 3.2 mostra o resultado da simulação, sendo possível visualizar as correspondentes grandezas:  $v_{DS}$ ,  $i_{DS}$  e  $v_{GS}$ . Quando o MOSFET encontra-se no estado desligado,  $v_{DS}$  é igual a 100V,  $i_{DS}$  e  $v_{GS}$  são iguais a 0, e quando esse vai para o estado ligado,  $v_{DS}$  decai para, aproximadamente, 1,9V (igual ao produto da corrente  $I_{DS}$  e da resistência  $R_{DS}$ , sendo essa obtida a partir da folha de dados do fabricante), enquanto  $i_{DS}$  e  $v_{GS}$  atingem 10A e 15V, respectivamente.



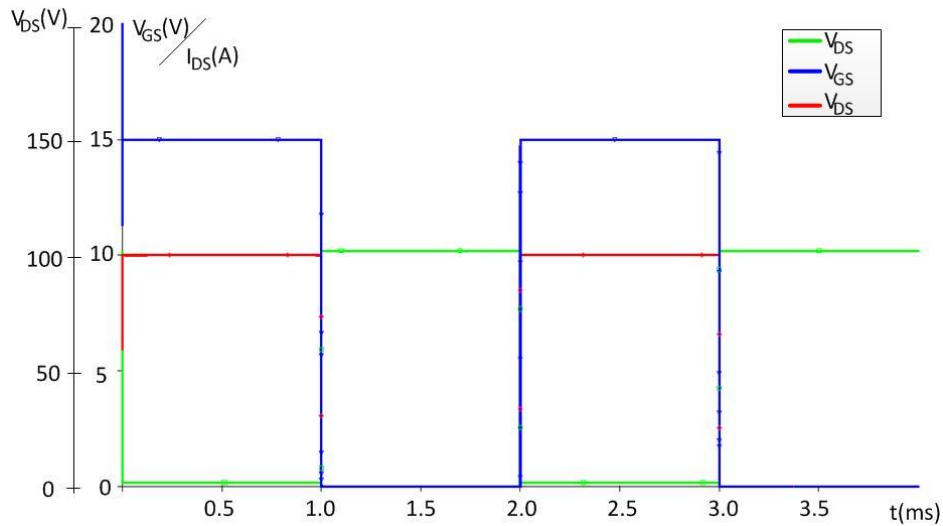


Figura 3.2: Curvas de  $V_{DS}$ ,  $I_{DS}$  e  $V_{GS}$ .

A Tabela 3.1 apresenta os valores de cada componente usados na simulação e das características elétricas da chave. Dos valores apresentados nessa tabela, a tensão  $V_{Th}$  chama a atenção, pois o fabricante fornece três valores, que são: valor mínimo; valor típico e; valor máximo. O valor de  $V_{Th}$  adotado, é o valor máximo, conforme sugerido por Brown [5]. Em seu artigo, ele mostra que o uso de  $V_{Th}$  máximo resulta em uma melhor precisão no cálculo das perdas por chaveamento.

As capacitâncias ( $C_{GS}+C_{GD}$ ) e  $C_{GD}$  apresentam variação em função de  $v_{DS}$ , como pode ser verificado da curva de capacitâncias da referência [8], e o resumo desses valores é apresentado nas duas últimas linhas da Tabela 3.1.

Dados Do Circuito Figura 3.1		
Parâmetro	Valor	Onde encontrar?
$R_G$	10 $\Omega$	Parâmetro do circuito
$R_{Gate}$	12 $\Omega$	Folha de dados [8]
$V_{Th}$	5,5V	Folha de dados [8]
$V_{Drive}$	15V	Parâmetro do circuito
$g_m$	10S	Folha de dados [8]
$R_{DS}$	0,19 $\Omega$	Folha de dados [8]
$D$	0,5	Parâmetro do circuito
$C_{GS}+C_{GD}(V_{DS})$	3000 pF para $v_{DS}>30V$	Folha de dados [8]
	6000 pF para $0<v_{DS}<30V$	
$C_{GD}(V_{DS})$	7pF para $v_{DS}>30V$	Folha de dados [8]
	3500pF para $0<v_{DS}<30V$	

Tabela 3.1: Dados do Circuito simulado no ORCAD/PSPICE.

Assim como foi descrito no capítulo 2, a potência dissipada pelo MOSFET é dividida em  $P_C$ ,  $P_{SW(ON)}$  e  $P_{SW(OFF)}$ . O cálculo da potência  $P_C$  é realizado por intermédio da equação (2.10), e repetida abaixo:

$$P_C = D \cdot R_{DS(ON)} \cdot I_{DS}^2 \quad (2.10)$$

Substituindo os valores contidos na Tabela 3.1 na equação (2.10), obtém-se  $P_C$  igual a:

$$P_C = 9,5W \quad (3.1)$$

### 3.1.1 Cálculo de $P_{SW(ON)}$

Dando continuidade à análise da simulação da seção anterior, a Figura 3.3 mostra as curvas de  $v_{DS}$ ,  $i_{DS}$  e  $v_{GS}$  durante o intervalo de tempo em que a chave é ligada. O instante de 2ms, visto na Figura 3.2, foi definido como instante 0 na Figura 3.3 e assim como foi feito no capítulo 2, o intervalo de comutação foi dividido em quatro partes, que correspondem a:

- O intervalo de 0 a  $t_1$  é conhecido como tempo de atraso, pois nesse intervalo não há mudança em  $v_{DS}$  e  $i_{DS}$ , enquanto  $v_{GS}$  cresce de 0 a  $V_{Th}$ ;
- $t_1$  a  $t_2$  corresponde ao intervalo de tempo em que  $i_{DS}$  transita de 0 a 10A, e  $v_{GS}$  varia de  $V_{Th}$  a  $V_{Plateau}$ ;
- $t_2$  a  $t_3$  é o intervalo de tempo em que a tensão  $v_{DS}$  decai de 100V a, aproximadamente, 1,9V, com  $v_{GS}$  constante e igual a  $V_{Plateau}$ ;
- O instante  $t_{3-1}$  consiste em uma subdivisão do intervalo de decaimento de  $v_{DS}$  que será explicado ainda nessa seção;
- $t_3$  a  $t_4$  é o intervalo em que  $v_{GS}$  leva para atingir seu valor de regime, que é de 15V;

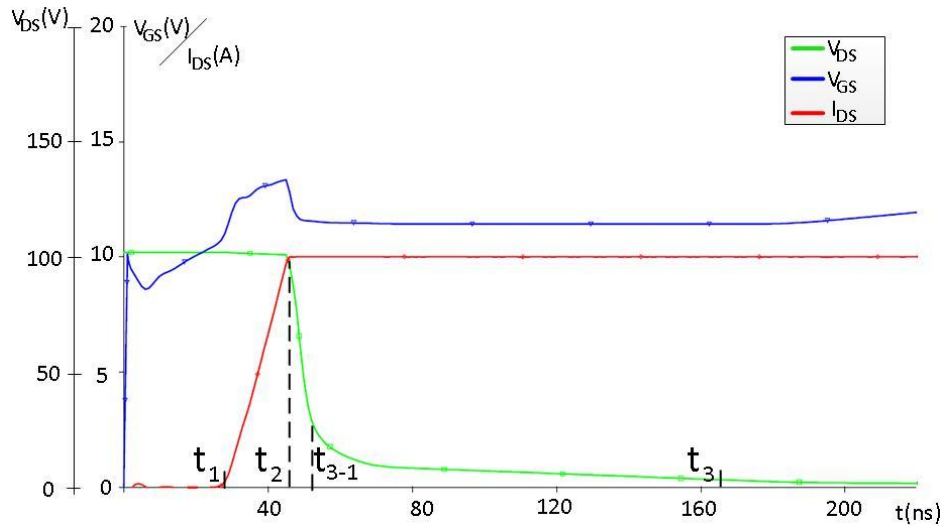


Figura 3.3: Curvas  $V_{DS}$ ,  $V_{GS}$  e  $I_{DS}$  no intervalo de tempo em que a chave é ligada.

Para o cálculo de  $P_{SW(ON)}$  é necessário conhecer o tempo de subida de  $i_{DS}$  e o tempo de decaimento de  $v_{DS}$ , ou conforme mostrado na equação (2.39), conhecer os tempos  $t_1$  e  $t_3$ .

A coluna 1 da Tabela 3.2 mostra o resumo das equações para o cálculo dos tempos  $t_1$ ,  $t_2$  e  $t_3$  obtidos no capítulo 2. Na coluna 2 são apresentados os resultados obtidos através da substituição dos parâmetros contidos na Tabela 3.2. Porém, o cálculo de  $t_3$  será justificado nas páginas seguintes.

Comparando os resultados dos tempos  $t_1$ ,  $t_2$  e  $t_3$  calculados na tabela 2 com a simulação mostrada na Figura 3.3, observa-se que o valor calculado de  $t_1$  apresentou um resultado próximo ao da simulação, enquanto  $t_2$  e  $t_3$  apresentaram diferenças.

Essas diferenças acontecem, pois,  $C_{GD}$  não varia somente em função de  $v_{DS}$ , mas também, em função de  $v_{GS}$  e isso leva a um erro nos resultados. Portanto, para que se tenha uma melhor precisão, é importante que o fabricante forneça a curva de variação de  $C_{GD}$  em função de  $v_{GS}$  e  $v_{DS}$  [17].

Resumo das Equações		
Equação	Resultado	Onde encontrar?
$t_1 = \tau \ln \left( \frac{V_{Driver}}{V_{Driver} - V_{Th}} \right)$	$t_1=30,146\text{ns}$	Equação (2.24)
$t_2 = t_1 + \tau \ln \left( \frac{g_m (V_{Driver} - V_{Th})}{g_m (V_{Driver} - V_{Th}) - I_{DS}} \right)$	$t_2=37,487 \text{ ns}$	Equação (2.27)
$t_3 = t_2 + \frac{(R_G + R_{Gate})C_{GD}(v_{DS})}{V_{Driver} - \left( V_{Th} + \frac{I_{DS}}{g_m} \right)} (V_0 - I_{DS}R_{DS})$	$t_3=166,286\text{ns}$	Equação (2.33)

Tabela 3.2: Resumo das equações para o cálculo do tempo correspondente ao transitório em que o MOSFET é ligado.

Observe na Figura 3.3 que  $i_{DS}$  cresceu de forma uniforme e aproximadamente constante, variando de 0 a 10A. Entretanto,  $v_{DS}$  apresentou 2 decaimentos até o instante em que atinge seu valor de regime, que é de aproximadamente 1,9V. A Figura 3.4 mostra a curva de  $v_{DS}$  em função do tempo, na qual, é possível visualizar esse fato dos 2 decaimentos.

No primeiro intervalo,  $\Delta t_{3-1}$ , a tensão cai de 100V a aproximadamente 30V, e nesse intervalo  $C_{GD}$  é igual a 7pF. No segundo intervalo,  $\Delta t_{3-2}$ ,  $v_{DS}$  cai de 30V a 1,9V com  $C_{GD}$  variando de 7pF a 3500pF, resultando em um tempo de decaimento bem maior do que o primeiro. Essa relação de  $C_{GD} \times v_{DS}$  pode ser consultado em [8].

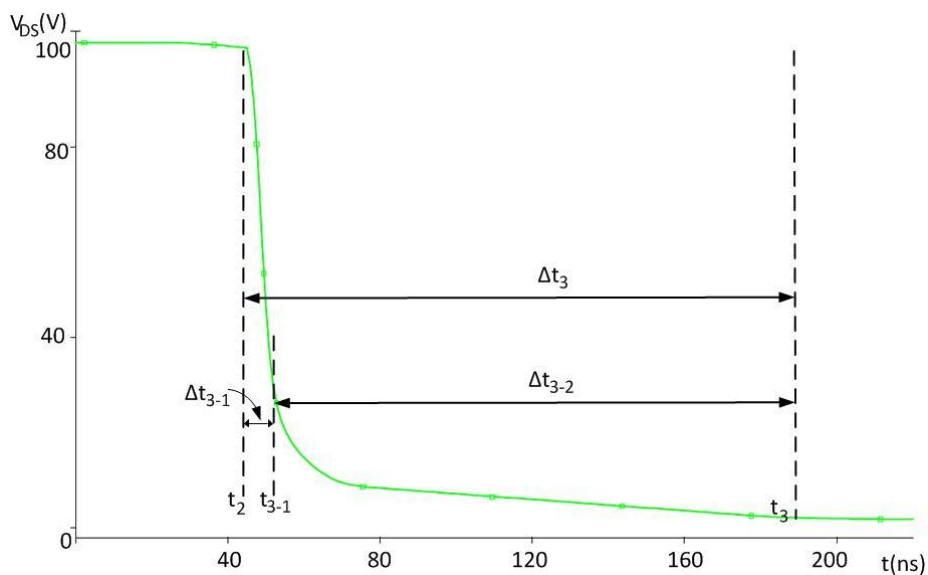


Figura 3.4:  $v_{DS}$  durante a transição de 100V para 1,9V no intervalo de  $t_2$  a  $t_3$ .

Alguns autores, [2] [16], sugerem calcular  $t_3$  através de um valor médio de  $C_{GD}$  para todo o intervalo de  $v_{DS}$ . Porém, como foi observado em [15], caso não seja levado em consideração esse comportamento dos dois estágios do decaimento de  $v_{DS}$  mostrados na Figura 3.4, o cálculo de  $t_3$  e da  $P_{SW(ON)}$  será superestimado.

Uma metodologia para se obter  $t_3$  consiste em identificar para qual faixa de  $v_{DS}$  a capacitância  $C_{GD}$  mantém-se constante, e para qual faixa,  $C_{GD}$  apresenta variação. A curva de  $C_{GD}$  em função de  $v_{DS}$  pode ser consultada na folha de dados do fabricante, conforme mostrado na Figura 2.14 (b).

Para o MOSFET SPP20N60S5  $C_{GD}$  é, aproximadamente, constante e igual a 7pF, com  $v_{DS} > 30V$ . A curva  $C_{GD}$  apresenta variação atingindo pico de 3500pF, para  $v_{DS} = 0V$ , conforme apresentado na Tabela 3.1.

No primeiro estágio em que  $C_{GD}$  é constante, e igual a 7pF, com  $v_{DS}$  variando de 100V a 30V obtém-se  $t_{3-1}$ , através da equação (2.33), igual a:

$$t_{3-1} = 37,487 \cdot 10^{-9} + \frac{22 \cdot 7 \cdot 10^{-12}}{15 - \left(5,5 + \frac{10}{10}\right)} (100 - 30) \quad (3.2)$$

$$t_{3-1} = 38,755ns$$

A única diferença dessa equação para a equação (2.33) é que, ao invés do valor final de  $v_{DS}$  ser 1,9V, ele é 30V.

O segundo intervalo é calculado através da mesma equação (2.33), com os intervalos de  $v_{DS}$  iguais a 30V e 1,9V, e nesse intervalo como há uma variação de  $C_{GD}$ , foi escolhido para análise seu valor médio, que corresponde a 1735.5pF, o que resulta em  $t_3$  igual a:

$$t_3 = 38,755 \cdot 10^{-9} + \frac{22 \cdot 1735,5 \cdot 10^{-12}}{15 - \left(5,5 + \frac{10}{10}\right)} (30 - 1,9) \quad (3.3)$$

$$t_3 = 166,286ns$$

No capítulo 2, especificamente nas seções 2.4 e 2.5, as equações para o cálculo das perdas levaram em consideração o tempo único de decaimento de  $v_{DS}$  representado por um valor médio de  $C_{GD}$ . Nessa seção foi proposta o cálculo do tempo de decaimento

de  $v_{DS}$  dividido em duas partes, onde para o cálculo de  $t_{3-1}$  foi assumido o valor de  $C_{GD}$  constante, intervalo de  $v_{DS}$  em que  $C_{GD}$  apresenta comportamento constante, conforme apresentado na equação (3.2). E na equação (3.3) foi assumido o valor de  $C_{GD}$  médio para representar a variação de  $C_{GD}$  em função de  $v_{DS}$ .

Essa proposta de otimização mostra-se racionalidade no cálculo de estimativa do tempo de decaimento de  $v_{DS}$  pois faz-se uma ponderação da capacitância  $C_{GD}$  em função de  $v_{DS}$ . Nas seções 3.2, 3.3 e 3.4 será avaliado o impacto da escolha de  $C_{GD}$  médio ou máximo na estimativa do cálculo do segundo intervalo de tempo de decaimento de  $v_{DS}$ .

Devido a proposta de divisão do tempo de decaimento de  $v_{DS}$  em dois intervalos, é necessário uma modificação na equação (2.39), relativo ao cálculo da perda  $P_{SW(ON)}$ , pois essa leva em consideração o decaimento de  $v_{DS}$  em um tempo único.

Com a divisão do tempo de decaimento de  $v_{DS}$  em dois intervalos de tempo, a curva instantânea de  $p_{SW(ON)}$  apresenta o formato de dois triângulos, conforme ilustrado na Figura 3.5. Diferentemente de quando se considera apenas um único tempo de decaimento de  $v_{DS}$ , conforme mostrado na Figura 2.7 (b).

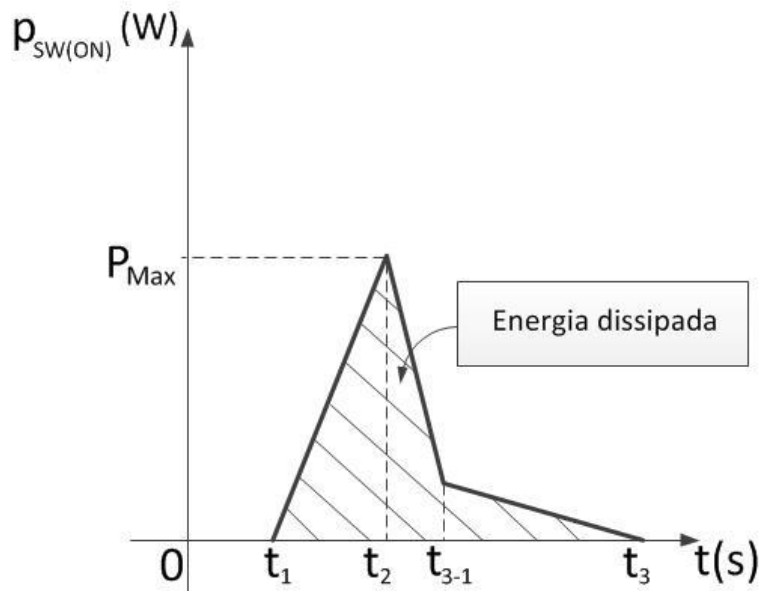


Figura 3.5:  $p_{SW(ON)}$  instantânea durante o chaveamento em que o MOSFET é ligado.

Portanto, a equação (2.39) deve ser modificada a fim de adequar à Figura 3.5, o que resulta na equação de perda por chaveamento média ao ligar o MOSFET, igual a:

$$P_{SW(ON)} = \left( \left( \frac{(t_{3-1} - t_1)}{2} \right) \cdot 10 \cdot 100 + \left( \frac{(t_3 - t_{3-1})}{2} \right) 10 \cdot 30 \right) f_{SW} \quad (3.4)$$

Onde, na equação (3.4), 10 e 100 são os valores da corrente e tensão de pico, respectivamente, do primeiro triângulo da potência instantânea, delimitado pelo intervalo de  $t_1$  a  $t_{3-1}$ . Os valores 10 e 30 correspondem à corrente e tensão de pico, respectivamente, do segundo triângulo delimitado pelo intervalo de  $t_{3-1}$  a  $t_3$  mostrado na Figura 3.5. Substituindo os valores de  $t_1$ ,  $t_{3-1}$  e  $t_3$  na equação (3.4), obtém-se  $P_{SW(ON)}$  igual a:

$$P_{SW(ON)} = 11,717mW \quad (3.5)$$

A curva da potência instantânea de chaveamento obtida por simulação no ORCAD/PSPICE é mostrada na Figura 3.6, e o valor da potência média é igual a:

$$P_{SW(ON)} = (\text{Área}_{hachurada}) \cdot f_{SW} = 11,790mW \quad (3.6)$$

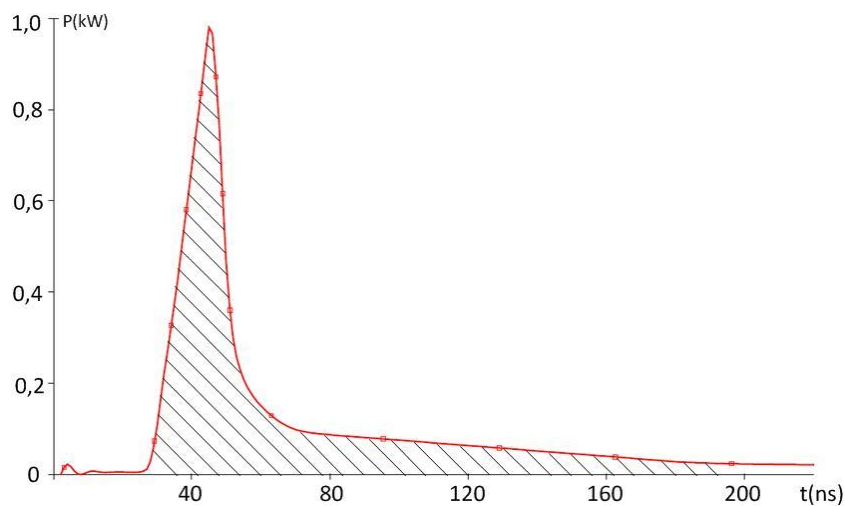


Figura 3.6: Potência  $p_{SW(ON)}$  instantânea.

Onde a área hachurada corresponde à energia dissipada durante o chaveamento.

### 3.1.2 Cálculo de $P_{SW(OFF)}$

A Figura 3.7 mostra as curvas de  $v_{DS}$ ,  $i_{DS}$  e  $v_{GS}$  durante a comutação de ligado para desligado. O instante de 3ms, visto na Figura 3.2, é definido como instante 0 na Figura 3.7. Para análise da perda por chaveamento e como feito no capítulo 2, o intervalo de tempo relacionado ao transiente em que a chave leva para desligar foi dividido em 4 partes, que correspondem a:

- O intervalo de 0 a  $t_5$  é conhecido como tempo de atraso, pois nesse intervalo não há mudança em  $v_{DS}$ ,  $i_{DS}$ , enquanto  $v_{GS}$  decai para a tensão  $V_{Plateau}$ ;
- $t_5$  a  $t_6$  corresponde ao intervalo de tempo em que  $v_{DS}$  varia de, aproximadamente, 1,9V a 100V, com  $v_{GS}$  igual a  $V_{Plateau}$ ;
- O instante  $t_{6-1}$  consiste em uma subdivisão do intervalo do tempo de subida de  $v_{DS}$ , o qual será explicado ainda nessa seção;
- $t_6$  a  $t_7$  é o intervalo de tempo em que  $i_{DS}$  varia de 10A a 0A e  $v_{GS}$  varia de  $V_{Plateau}$  a  $V_{Th}$ ;
- $t_7$  a  $t_8$  é o intervalo em que  $v_{GS}$  varia de  $V_{Th}$  a 0.

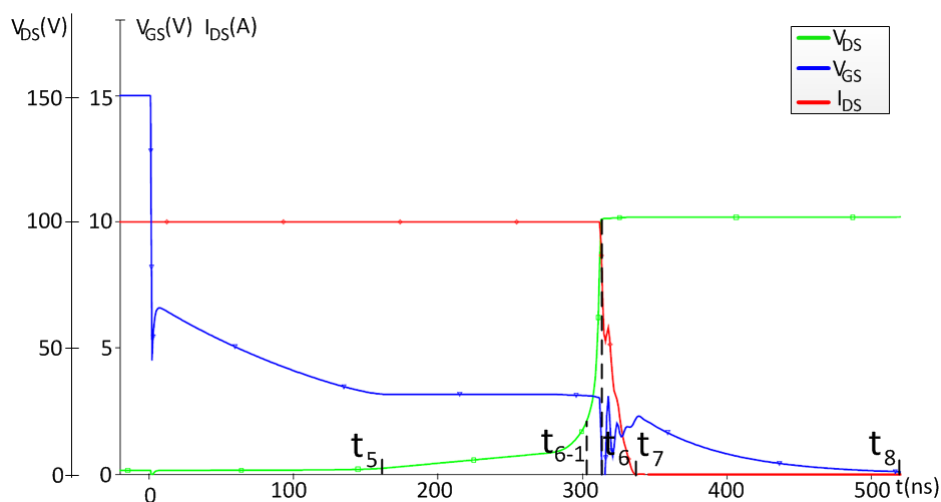


Figura 3.7: Curvas  $V_{DS}$ ,  $V_{GS}$  e  $I_{DS}$  no intervalo de tempo em que a chave é desligada.

Para o cálculo da  $P_{SW(OFF)}$  é necessário ter conhecimento a respeito do tempo de decaimento de  $i_{DS}$  e o tempo de subida de  $v_{DS}$ , ou conforme mostrado na equação (2.56), conhecer os tempos  $t_5$  e  $t_7$ .



A coluna 1 da Tabela 3.3 mostra o resumo das equações para o cálculo dos tempos  $t_5$ ,  $t_6$  e  $t_7$  obtidos no capítulo 2. Na coluna 2 são apresentados os resultados obtidos por meio da substituição dos parâmetros contidos na Tabela 3.1 e, para o cálculo de  $t_6$ , a análise é feita nas páginas seguintes.

Comparando os resultados dos tempos  $t_5$ ,  $t_6$  e  $t_7$  calculados na Tabela 3.3 com a simulação mostrada na Figura 3.7, observa-se que todos os valores apresentaram diferenças.

Nesse caso, fica claro que  $C_{GD}$  sofreu alguma variação com  $v_{GS}$ , pois o tempo de atraso  $t_5$ , apresentou um resultado maior do que o calculado. Assim como foi observado em  $t_2$  e  $t_3$ , houve diferenças também em  $t_6$  e  $t_7$  que podem ser justificados pela variação de  $C_{GD}$  em função de  $v_{DS}$  [17].

Resumo das Equações		
Equação	Resultado	Onde encontrar?
$t_5 = \tau \ln \left( \frac{V_{Driver}}{V_{Plateau}} \right)$	$t_5=110,385\text{ns}$	Equação (2.44)
$t_6 = t_5 + \frac{V_0 - I_{DS} R_{DS}}{V_{Plateau}} (R_G + R_{Gate}) C_{GD}(v_{DS}(t))$	$t_6=278,815\text{ns}$	Equação (2.48)
$t_7 = t_6 + \tau \ln \left( \frac{V_{Plateau}}{V_{Th}} \right)$	$t_7=289,840\text{ns}$	Equação (2.51)

Tabela 3.3: Resumo das equações para o cálculo do tempo correspondente ao transiente em que o MOSFET é desligado.

É possível observar na Figura 3.8 que, similarmente ao caso em que a chave é ligada, onde  $v_{DS}$  apresentou comportamento com 2 intervalos de decaimento, o comportamento de  $v_{DS}$  quando o MOSFET é desligado apresenta 2 intervalos de subida.

Nessa figura é mostrada a curva de  $v_{DS}$  em detalhes, onde no primeiro intervalo  $\Delta t_{6-1}$ , a tensão aumenta de, aproximadamente, 1,9V para 30V e nesse intervalo,  $C_{GD}$  apresenta variação de 3500pF a 7pF. No segundo intervalo,  $\Delta t_{6-2}$ ,  $v_{DS}$  cresce de 30V a 100V com  $C_{GD}$  constante, resultando em um tempo de crescimento menor do que o primeiro.

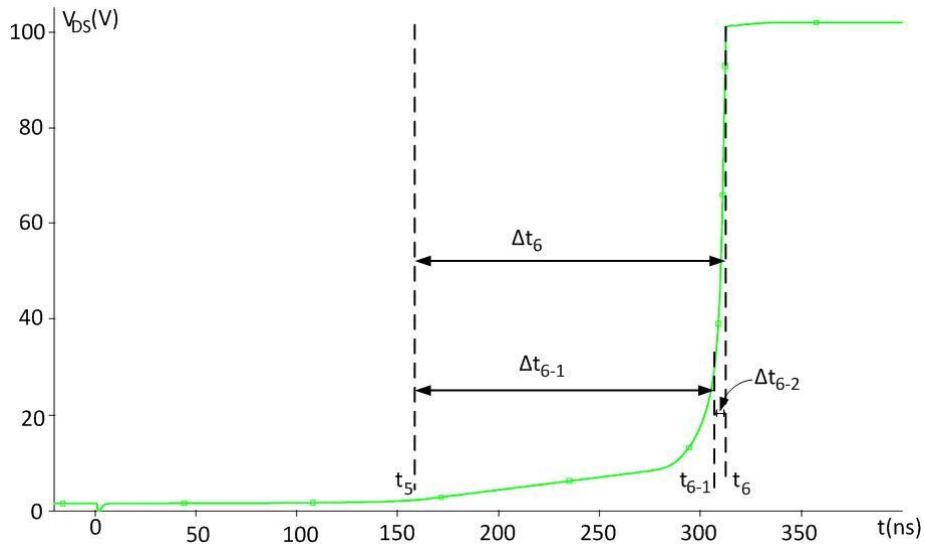


Figura 3.8:  $v_{DS}$  durante a transição de 1.9V para 100V no intervalo de  $t_5$  a  $t_6$ .

Assim como foi feito para  $t_3$ , onde se adotou o valor médio de  $C_{GD}$ , em  $t_{6-1}$  também é adotado esse mesmo valor para  $C_{GD}$ , porém nas seções 3.2, 3.3 e 3.4 será analisado o impacto no cálculo das perdas, com a escolha de  $C_{GD}$  médio ou  $C_{GD}$  máximo. O instante  $t_{6-1}$  é calculado através da equação (2.48), substituindo  $V_0$  por 30V e  $C_{GD}(v_{DS})$  médio por 1753,5pF, o que resulta em:

$$t_{6-1} = 110,385 \cdot 10^{-9} + \frac{22 \cdot 1753,5 \cdot 10^{-12}}{5,5 + \frac{10}{10}} \cdot (30 - 1,9) \quad (3.7)$$

$$t_{6-1} = 277,156ns$$

O instante  $t_6$  é obtido através da mesma equação usada para calcular  $t_{6-1}$ , porém com os valores inicial e final de  $v_{DS}$  iguais a 30V e 100V, respectivamente, e  $C_{GD}(v_{DS})$  constante e igual a 7pF. Substituindo-os na equação (2.48), obtém-se:

$$t_6 = 277,156 \cdot 10^{-9} + \frac{22 \cdot 7 \cdot 10^{-12}}{5,5 + \frac{10}{10}} \cdot (100 - 30) \quad (3.8)$$

$$t_6 = 289,840ns$$

Com os valores dos instantes calculados, pode-se obter a potência média com a modificação da equação (2.56), pois essa equação foi obtida para o cálculo da tensão

com decaimento uniforme e  $C_{GD}$  constante. Nesse ínterim, a potência instantânea teria o formato de um triângulo, conforme mostrado na Figura 2.7 (b). Com a divisão da tensão em 2 intervalos de tempo, a curva instantânea de  $p_{SW(OFF)}$  apresenta o formato de dois triângulos, conforme Figura 3.9.

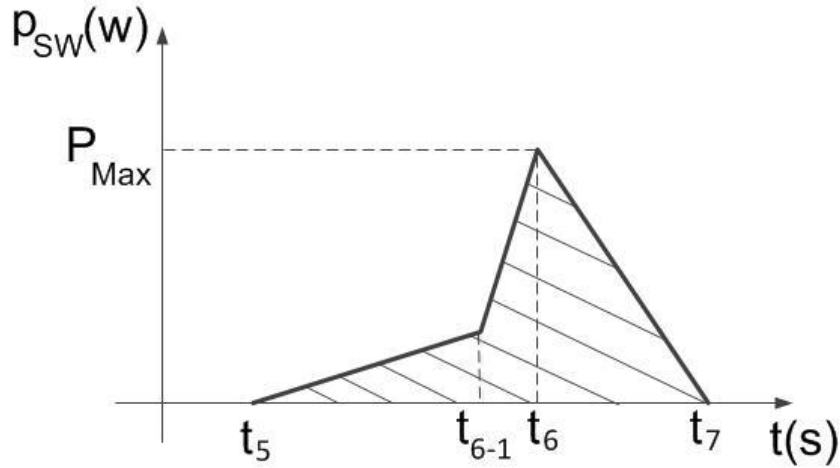


Figura 3.9:  $p_{SW(OFF)}$  instantânea durante o chaveamento em que o MOSFET é desligado.

Destaca-se também, como foi feito para análise de  $P_{SW(ON)}$ , a equação (2.56) deve ser modificada para incluir o efeito dos dois triângulos mostrados na Figura 3.9, o que resulta em:

$$P_{SW(OFF)} = \left( \left( \frac{(t_{6-1} - t_5)}{2} \right) \cdot 10 \cdot 30 + \left( \frac{(t_7 - t_{6-1})}{2} \right) 10 \cdot 100 \right) f_{SW} \quad (3.9)$$

Onde 10 e 30 são os valores da corrente e tensão de pico, respectivamente, correspondentes ao primeiro triângulo da potência instantânea, delimitado pelo intervalo de  $t_5$  a  $t_{6-1}$ . Os valores 10 e 100 correspondem à corrente e tensão de pico, respectivamente, do segundo triângulo delimitado pelo intervalo de  $t_{6-1}$  a  $t_7$  mostrado na Figura 3.9. Substituindo os valores de  $t_5$ ,  $t_{6-1}$  e  $t_7$  na equação (3.9), obtém-se  $P_{SW(OFF)}$  igual a:

$$P_{SW(OFF)} = 15,679mW \quad (3.10)$$

A curva da potência instantânea obtida durante o ligamento do MOSFET no ORCAD/PSPICE é mostrada na Figura 3.10 e o valor da sua potência média é:

$$P_{SW(OFF)} = (\text{Área da Figura}) \cdot f_{SW} = 10,298mW \quad (3.11)$$

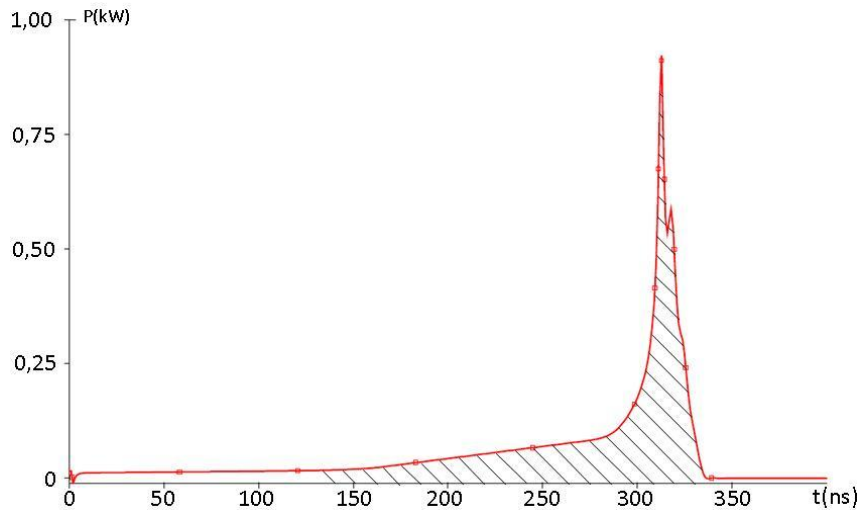


Figura 3.10 Potência  $p_{SW(OFF)}$  instantânea durante o ligamento do MOSFET obtida no ORCAD/PSPICE.

### 3.1.3 Resumo da Proposta de Otimização do Cálculo de $P_{sw}$

Nas seções 3.1.1 e 3.1.2 foram apresentados resultados numéricos para o cálculo das perdas por chaveamento baseados na metodologia apresentadas nas seções 2.4 e 2.5, respectivamente. Nessas seções, ressaltou-se a proposta de otimização dessa metodologia com o cálculo dos dois triângulos de potência, apresentados na Figura 3.5 e Figura 3.9, ao invés de um só triângulo.

Diferentemente do modelo apresentado nas seções 2.4 e 2.5, o cálculo do tempo de decaimento ou de subida de  $v_{DS}$ , quando o MOSFET é ligado ou desligado, respectivamente, leva-se em consideração dois intervalos, sendo que um intervalo corresponde a  $C_{GD}$  de pequeno valor e o outro intervalo, a  $C_{GD}$  de valor muito maior comparado ao primeiro intervalo. Por exemplo, a Tabela 3.1 contém a informação de  $C_{GD}$  que foi obtido da folha de dados do fabricante [8], onde se lê que  $C_{GD}$  é

aproximadamente constante e igual a 7pF para  $v_{DS} > 30V$ , e apresenta uma variação de 7pF para 3500pF, quando  $v_{DS}$  apresenta variação de 30V para, aproximadamente, 0V.

Portanto, foi proposto na seção 3.1.1 que o cálculo do tempo de decaimento de  $v_{DS}$ , que é governado por  $C_{GD}$ , fosse dividido em duas partes, tais que:

- De  $t_2$  a  $t_{3-1}$   $v_{DS}$  apresenta decaimento, com  $C_{GD}$  constante;
- De  $t_{3-1}$  a  $t_3$   $v_{DS}$  apresenta decaimento, com  $C_{GD}$  variando, onde é feita uma escolha de um valor de  $C_{GD}$  que represente essa variação.

Essa divisão pode ser visualizada na Figura 3.4, onde está representado o decaimento do sinal  $v_{DS}$ .

Através do resultado numérico apresentado na equação (3.2), pode-se generalizar o cálculo de  $t_{3-1}$  da seguinte forma:

$$t_{3-1} = t_2 + \frac{(R_G + R_{Gate}) \cdot C_{GD}(const)}{V_{Driver} - \left( V_{Th} + \frac{I_{DS}}{g_m} \right)} (V_{DS} - V_{DS2}) \quad (3.12)$$

Onde  $R_G$  e  $R_{Gate}$  correspondem a resistência externa e interna do *gate*,  $C_{GD}(const)$  corresponde ao valor constante de  $C_{GD}$ , e  $V_{DS2}$  ao valor inferior do intervalo de  $v_{DS}$ , na qual,  $C_{GD}$  não apresenta variação significativa. No caso do MOSFET da Infineon, SPP20N60S5, esse valor corresponde a 30V, conforme apresentado na Tabela 3.1.

O segundo intervalo, corresponde de  $t_{3-1}$  a  $t_3$ , onde nesse intervalo  $C_{GD}$  apresenta variação significativa do seu valor, na seção 3.1.1, foi escolhido o valor médio dessa capacitância para análise numérica, que foi de 1735,5pF. Nas seções 3.2, 3.3 e 3.4 será verificado o impacto no resultado numérico das perdas através da escolha do valor máximo da capacitância  $C_{GD}$ , que é de 3500pF, conforme apresentado na Tabela 3.1.

Através da equação numérica (3.3), pode-se generalizar o cálculo de  $t_3$  como segue:

$$t_3 = t_{3-1} + \frac{(R_G + R_{Gate}) (C_{GD}(m\u00e9dio \text{ - ou - m\u00e1x}))}{V_{Driver} - \left( V_{Th} + \frac{I_{DS}}{g_m} \right)} (V_{DS2} - I_{DS} \cdot R_{DS}) \quad (3.13)$$

O resultado numérico da  $P_{SW(ON)}$  obtido na equação (3.4), pode ser generalizado da seguinte forma:

$$P_{SW(ON)} = \left( \left( \frac{(t_{3-1} - t_1)}{2} \right) \cdot I_{DS} \cdot V_{DS} + \left( \frac{(t_3 - t_{3-1})}{2} \right) I_{DS} \cdot V_{DS2} \right) f_{SW} \quad (3.14)$$

A equação (3.14) representa o valor médio da curva da potência instantânea representada por dois triângulos, conforme ilustrado na Figura 3.5.

Na seção 3.1.2 foi apresentado o resultado numérico para o cálculo da  $P_{SW(OFF)}$ , onde foi destacado o mesmo caso da variação de  $C_{GD}$  em função de  $v_{DS}$ . A Figura 3.8 apresenta a divisão do intervalo de crescimento de  $v_{DS}$  em duas partes, que são:

- De  $t_5$  a  $t_{6-1}$   $v_{DS}$  apresenta crescimento, com  $C_{GD}$  variando, onde faz-se uma escolha de um valor de  $C_{GD}$  que represente essa variação;
- De  $t_{6-1}$  a  $t_6$   $v_{DS}$  apresenta crescimento, com  $C_{GD}$  constante.

Através da equação numérica (3.7), pode-se generalizar o cálculo de  $t_{6-1}$  como segue:

$$t_{6-1} = t_5 + \frac{(R_G + R_{Gate}) \cdot (C_{GD}(\text{médio} - \text{ou} - \text{máx}))}{V_{Th} + \frac{I_{DS}}{g_m}} \cdot (V_{DS2} - I_{DS} R_{DS}) \quad (3.15)$$

O segundo intervalo corresponde de  $t_{6-1}$  a  $t_6$  e nesse intervalo a tensão  $v_{DS}$  encontra-se no patamar em que  $C_{GD}$  é constante. Portanto a equação numérica (3.8) pode ser generalizada conforme seguinte equação:

$$t_6 = t_{6-1} + \frac{R_G \cdot C_{GD}(\text{const})}{V_{Th} + \frac{I_{DS}}{g_m}} \cdot (V_{DS} - V_{DS2}) \quad (3.16)$$

A partir da Figura 3.9 e da análise numérica da equação (3.9), deduz-se a perda por chaveamento média como sendo igual a:

$$P_{SW(OFF)} = \left( \left( \frac{(t_{6-1} - t_5)}{2} \right) \cdot V_{DS2} \cdot I_{DS} + \left( \frac{(t_7 - t_{6-1})}{2} \right) V_{DS} \cdot I_{DS} \right) f_{SW} \quad (3.17)$$

### 3.2 Análise de $P_{SW}$ em Função de $V_{DS}$

Na seção anterior, foram analisadas as perdas por chaveamento tanto para ligar, quanto para desligar o MOSFET SPP20N60S5, com valores fixos de  $V_{CC}$ ,  $I_{DS}$  e  $f_{SW}$ . Nessa seção é analisada a relação da perda por chaveamento variando  $V_{CC}$  de 100 a 550V, levando-se em consideração as diferentes metodologias para o cálculo de  $P_{SW}$ .

Com o objetivo de estender a análise para diferentes fabricantes, foram adicionados nessa análise os MOSFET's STP30N65M5 [13] e FCA20N60F [14], das fabricantes STMicroelectronics e Farchild, respectivamente.

A Figura 3.11 mostra os circuitos esquematizados no ORCAD/PSPICE para análise das perdas dos MOSFET's, onde (a) corresponde ao circuito para análise do MOSFET SPP20N60S5, (b) ao circuito para análise de STP30N65M5 e (c), ao circuito para análise de FCA20N60F.

As respectivas resistências externas ao *gate* estão identificadas na figura por  $R_G$ .  $V_{Drive}$  foi configurado para ser uma onda quadrada com frequência de 500Hz e amplitude de 15V, com D igual a 50%. A corrente  $I_{DS}$  foi ajustada para 10A e a  $P_{SW(ON)}$  e  $P_{SW(OFF)}$  foram analisadas para  $V_{CC}$  variando de 100V a 550V, com intervalos de 50V.

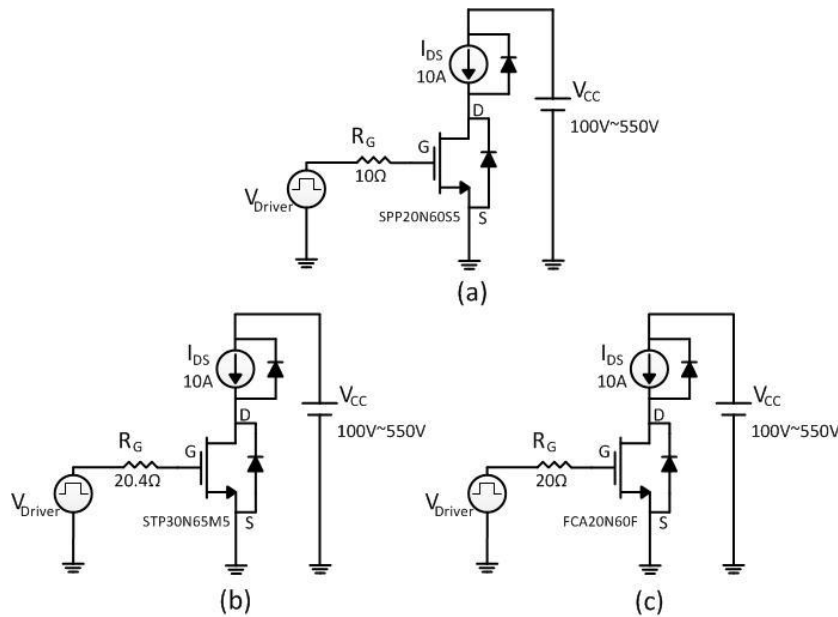


Figura 3.11: Circuito esquematizado no ORCAD/PSPICE para análise da perda nos MOSFET's (a) SPP20N60S5 (b) STP30N65M5 e (c) FCA20N60F.

### 3.2.1 Análise de $P_{SW(ON)} \times V_{DS}$

A Figura 3.12, Figura 3.13 e Figura 3.14 mostram os resultados da  $P_{SW(ON)}$  dos MOSFET's SPP20N60F, STP30N65M5 e FCA20N60F em função de  $V_{DS}$ . As curvas em verde, foram obtidas através de diferentes metodologias para o cálculo de  $P_{SW(ON)}$  e seus respectivos pontos estão destacados por '\*', enquanto as curvas em azul foram obtidas pela simulação no ORCAD/PSPICE com os pontos destacados por 'o'. As curvas em verde correspondem aos resultados das seguintes metodologias:

- Em (a), foi analisada a  $P_{SW(ON)}$  levando-se em consideração a proposta de otimização da metodologia do cálculo de perdas abordada na seção 3.1, onde o cálculo do segundo tempo de decaimento de  $v_{DS}$ ,  $t_3$ , foi obtida substituindo  $C_{GD}$  médio na equação (3.13);
- Em (b), foi analisada a  $P_{SW(ON)}$  adotando-se a mesma metodologia que em (a), porém, nesse caso, foi efetuado o cálculo do segundo tempo de decaimento de  $v_{DS}$ ,  $t_3$ , através da substituição do valor máximo de  $C_{GD}$  na equação (3.13);
- Em (c), a curva de  $P_{SW(ON)}$  foi calculada através da metodologia adotada por Jess Brown, conforme referência [5] e descrita na seção 2.7. Nessa metodologia o cálculo do tempo de decaimento de  $v_{DS}$  é único, o que resulta em uma curva de



potência instantânea de chaveamento, em um formato de um único triângulo, conforme ilustrado na Figura 2.7 (b);

- Em (d), a curva de  $P_{SW(ON)}$  foi obtida através da metodologia adotada pela Infineon, conforme referência [4] e seção 2.6. Nessa metodologia, o cálculo do tempo de decaimento de  $v_{DS}$  difere da metodologia adotada em [5]. Porém é levado em consideração apenas um tempo de decaimento de  $v_{DS}$  resultando em uma curva de potência instantânea com o formato de um único triângulo, conforme ilustrado na Figura 2.7 (b).

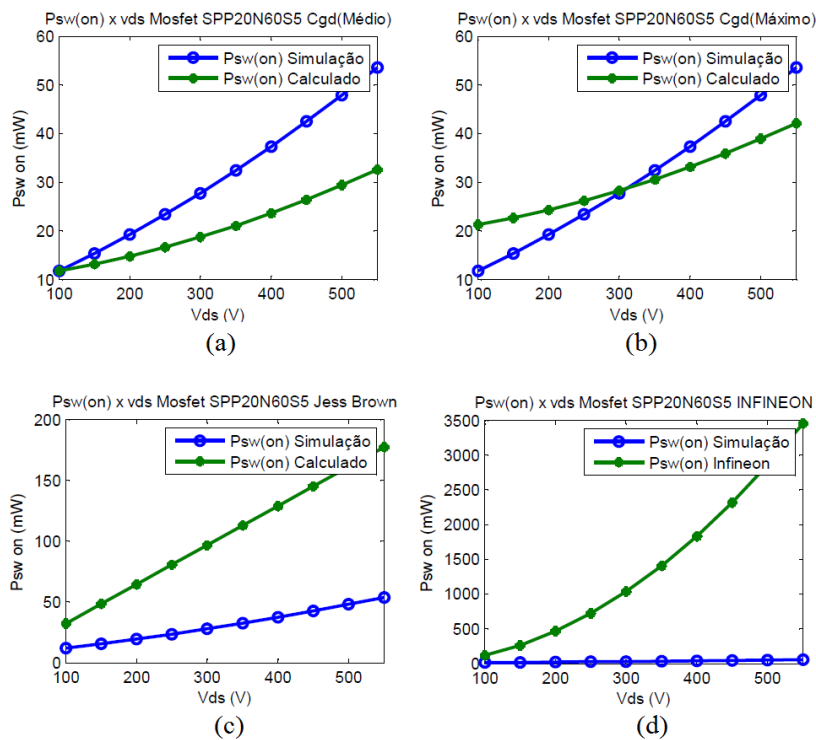


Figura 3.12:  $P_{SW(ON)} \times V_{DS}$  do MOSFET SPP20N60S5. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

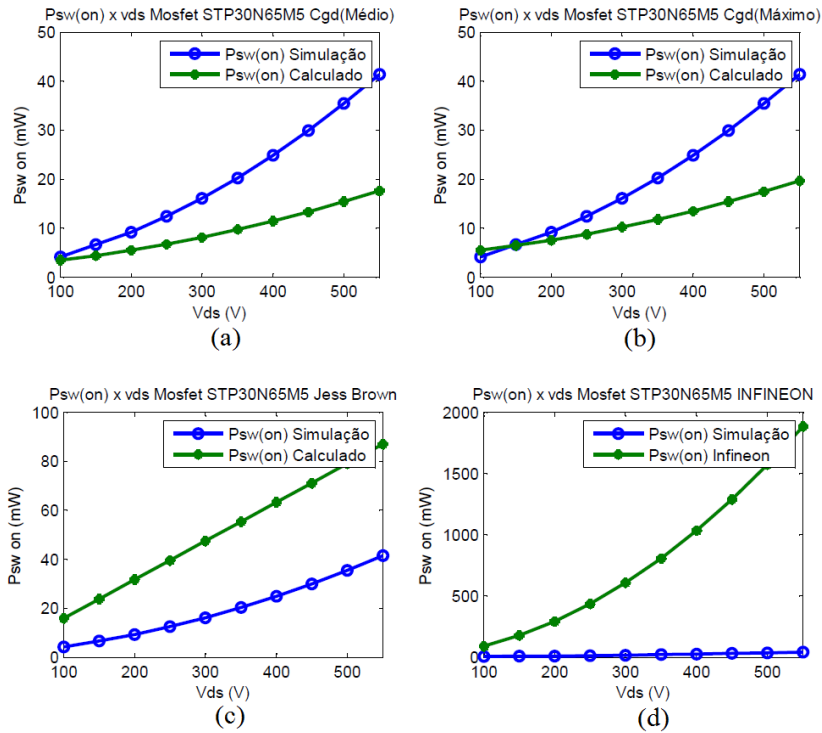


Figura 3.13:  $P_{SW(ON)}$  x  $V_{DS}$  do MOSFET STP30N65M5. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

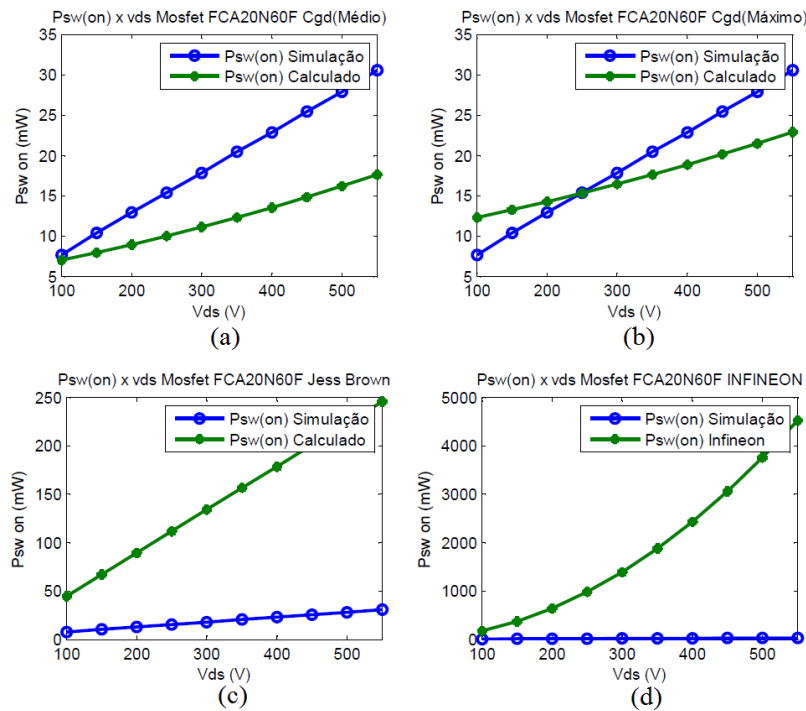


Figura 3.14:  $P_{SW(ON)}$  x  $V_{DS}$  do MOSFET FCA20N60F. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

### 3.2.2 Análise de $P_{SW(OFF)}$ x $V_{DS}$

A Figura 3.15, Figura 3.16 e Figura 3.17 mostram os resultados da  $P_{SW(OFF)}$  dos MOSFET's SPP20N60F, STP30N65M5 e FCA20N60F em função de  $v_{DS}$ . As curvas em verde correspondem aos resultados das seguintes metodologias:

- Em (a), foi analisado a  $P_{SW(OFF)}$  levando-se em consideração a proposta de otimização da metodologia do cálculo de perdas abordada na seção 3.1, onde o cálculo do primeiro tempo de subida de  $v_{DS}$ ,  $t_{6-1}$ , foi obtida substituindo  $C_{GD}$  médio na equação (3.15);
- Em (b), foi analisado a  $P_{SW(OFF)}$  adotando-se a mesma metodologia que em (a), porém, nesse caso, foi efetuado o cálculo do primeiro tempo de subida de  $v_{DS}$ ,  $t_{6-1}$ , através da substituição do valor máximo de  $C_{GD}$  na equação (3.15);
- Em (c), a curva de  $P_{SW(OFF)}$  foi calculada através da metodologia adotada por Jess Brown, conforme referência [5] e descrita na seção 2.7. Nessa metodologia o cálculo do tempo de subida de  $v_{DS}$  é único, o que resulta em uma curva de potência instantânea de chaveamento em um formato de um único triângulo, conforme ilustrado na Figura 2.7 (b);
- Em (d), a curva de  $P_{SW(OFF)}$  foi obtida através da metodologia adotada pela Infineon, conforme referência [4] e seção 2.6. Nessa metodologia, o cálculo do tempo de subida de  $v_{DS}$  difere da metodologia adotada em [5], porém é levado em consideração apenas um tempo de subida de  $v_{DS}$  resultando em uma curva de potência instantânea com o formato de um único triângulo, conforme ilustrado na Figura 2.7 (b).

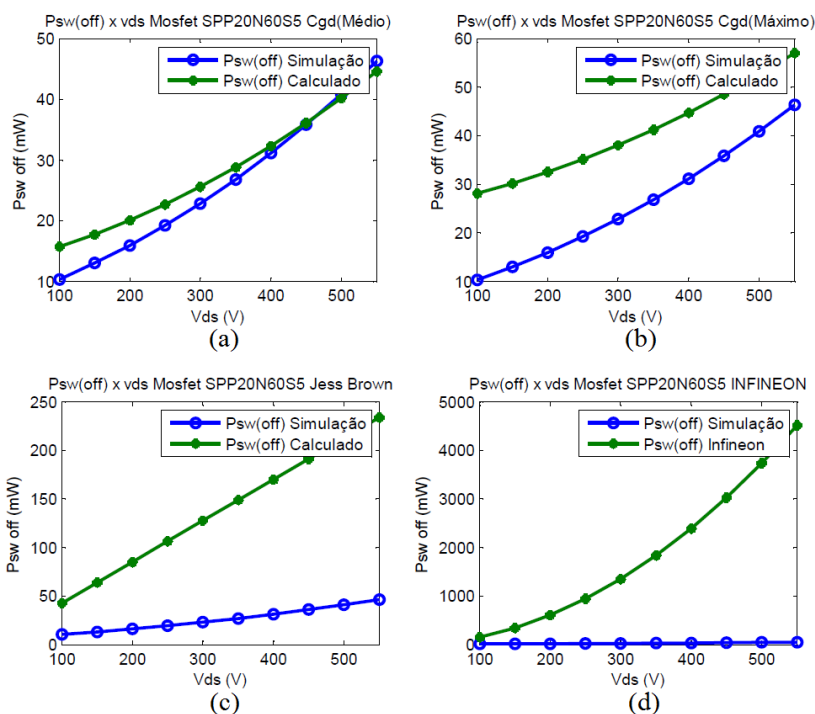


Figura 3.15:  $P_{SW(OFF)} \times V_{DS}$  do MOSFET SPP20N60S5. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

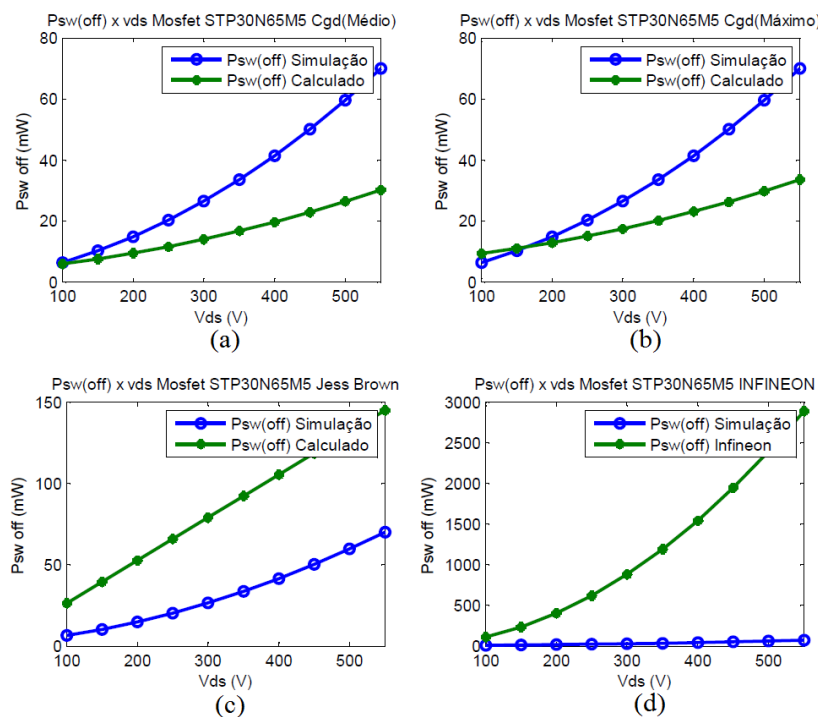


Figura 3.16:  $P_{SW(OFF)} \times V_{DS}$  do MOSFET STP30N65M5. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

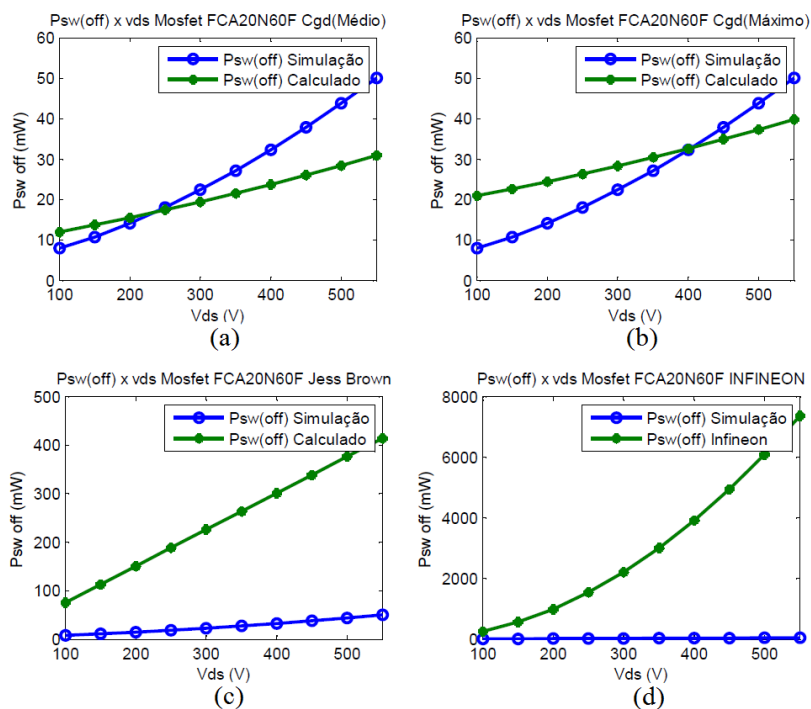


Figura 3.17:  $P_{SW(OFF)}$  X  $V_{DS}$  do MOSFET FCA20N60F. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

### 3.3 Análise de $P_{SW}$ em Função de $I_{DS}$

Nessa seção são analisadas as perdas por chaveamento em função da corrente  $I_{DS}$ , variando-a de 2A a 18A, com intervalos de 2A. A tensão  $V_{CC}$  e a frequência são mantidas constantes e iguais a 100V e 500Hz, respectivamente. Os MOSFET's são os mesmos que foram analisados na seção 3.2. Os circuitos esquematizados para análise são os mesmos da Figura 3.11.

As informações relativas aos gráficos que aparecerão nessa seção e na seção 3.4 foram explicadas na seção 3.2.1 para os gráficos relacionados a  $P_{SW(ON)}$  e na seção 3.2.2, para os gráficos relacionados a  $P_{SW(OFF)}$ .

#### 3.3.1 Análise de $P_{SW(ON)}$ X $I_{DS}$

A Figura 3.18, Figura 3.19, e Figura 3.20 mostram os resultados da  $P_{SW(ON)}$  dos MOSFET's SPP20N60F, STP30N65M5 e FCA20N60F em função de  $I_{DS}$ .

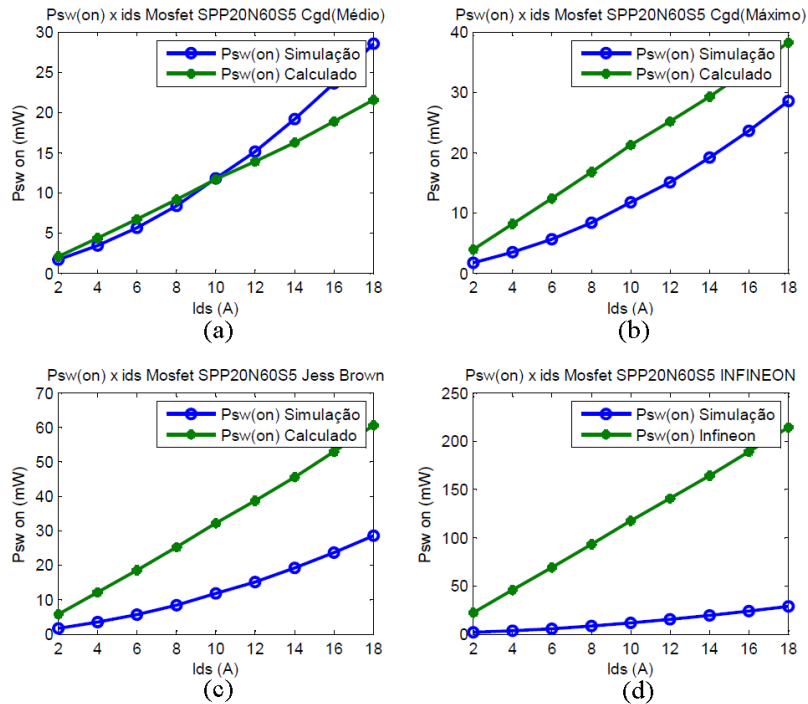


Figura 3.18:  $P_{SW(ON)} \times I_{DS}$  do MOSFET SPP20N60S5. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

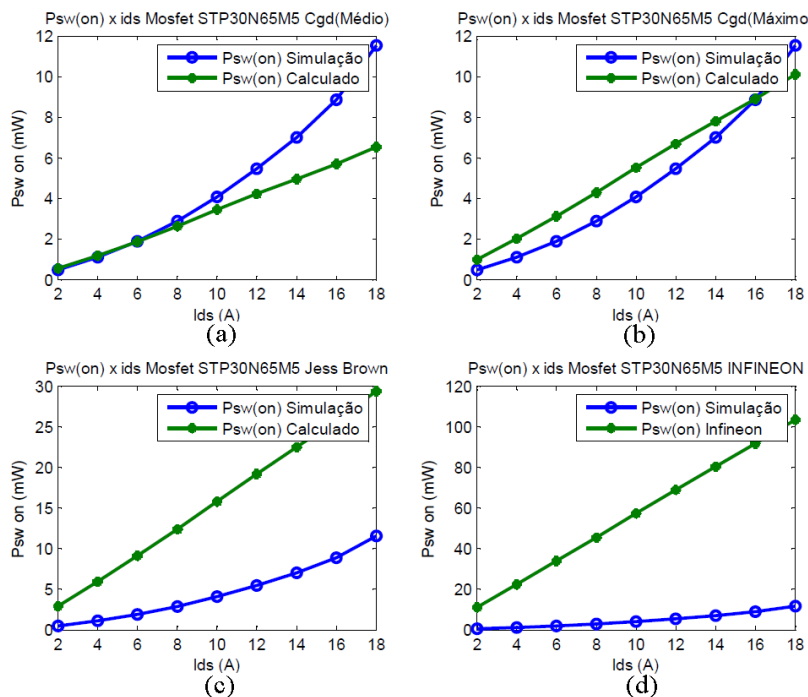


Figura 3.19:  $P_{SW(ON)} \times I_{DS}$  do MOSFET STP30N65M5. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

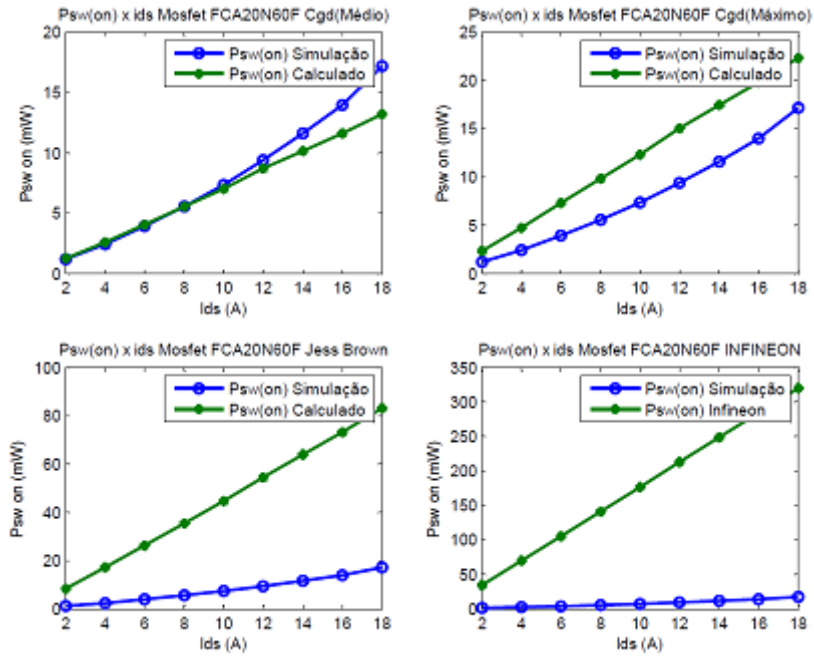


Figura 3.20:  $P_{SW(ON)}$  x  $I_{DS}$  do MOSFET FCA20N60F. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

### 3.3.2 Análise de $P_{SW(OFF)}$ x $I_{DS}$

A Figura 3.21, Figura 3.22, e Figura 3.23 mostram os resultados da  $P_{SW(OFF)}$  dos MOSFET's SPP20N60F, STP30N65M5 e FCA20N60F em função de  $I_{DS}$ .

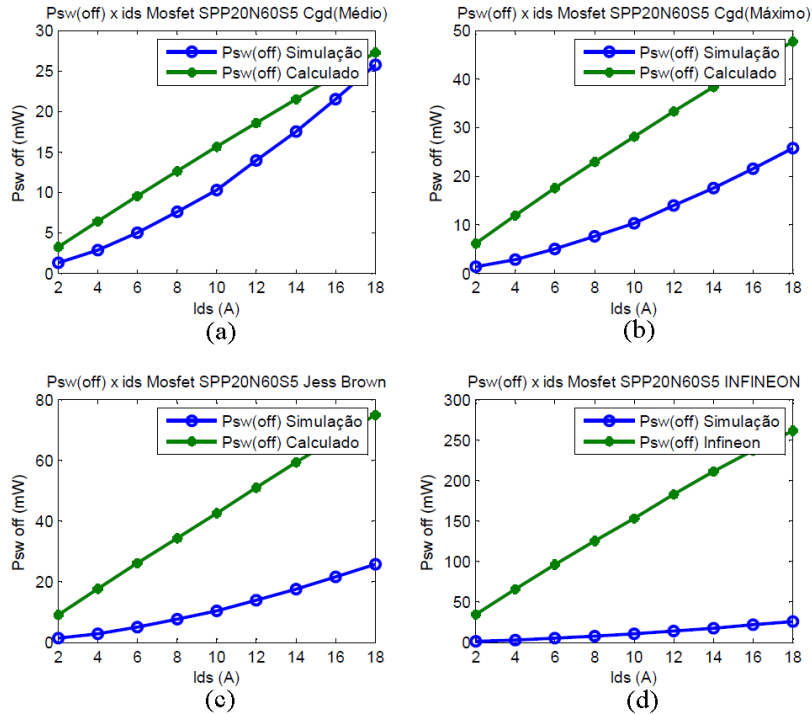


Figura 3.21:  $P_{SW(OFF)} \times I_{DS}$  do MOSFET SPP20N60S5. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

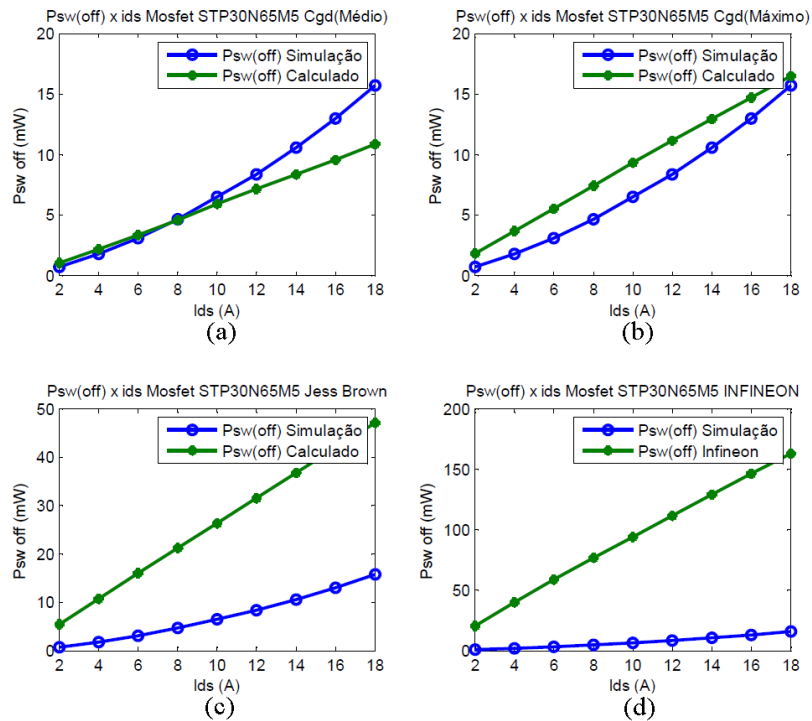


Figura 3.22:  $P_{SW(OFF)} \times I_{DS}$  do MOSFET STP30N65M5. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).



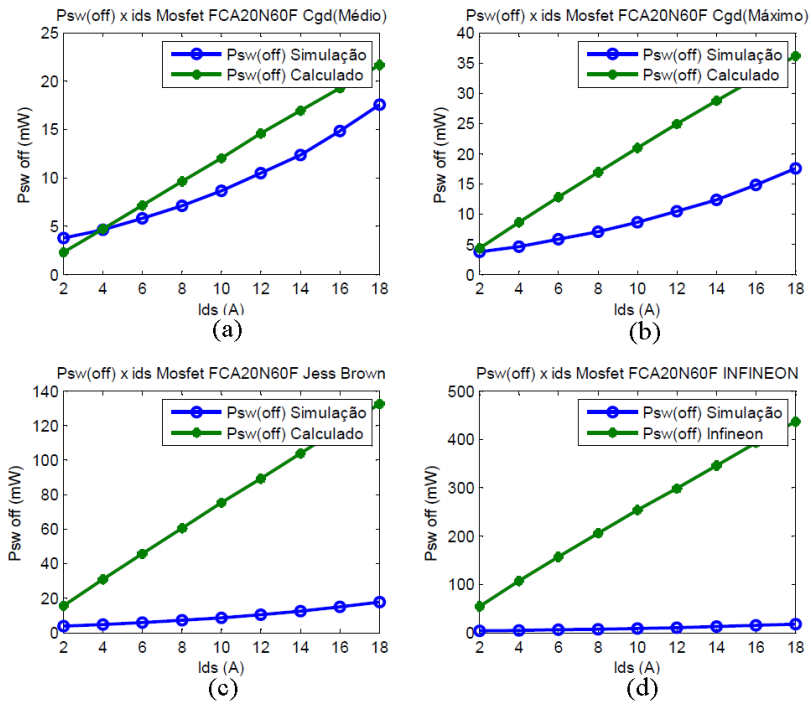


Figura 3.23:  $P_{SW(OFF)}$  x  $I_{DS}$  do MOSFET FCA20N60F. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

### 3.4 Análise de $P_{SW}$ em Função de $f_{SW}$

Nessa seção são analisadas as perdas por chaveamento em função da frequência de chaveamento,  $f_{sw}$ , com  $V_{CC}$  e  $I_{DS}$  mantidos constantes e igual a 100V e 10A respectivamente. Os MOSFET's são os mesmos que foram analisados nas seções 3.2 e 3.3. Destaca-se que o circuito esquematizado para análise é o mesmo da Figura 3.11.

#### 3.4.1 Análise de $P_{SW(ON)}$ x $f_{SW}$

A Figura 3.24, Figura 3.25, e Figura 3.26 mostram os resultados da  $P_{SW(ON)}$  dos MOSFET's SPP20N60F, STP30N65M5 e FCA20N60F em função de  $f_{sw}$ .

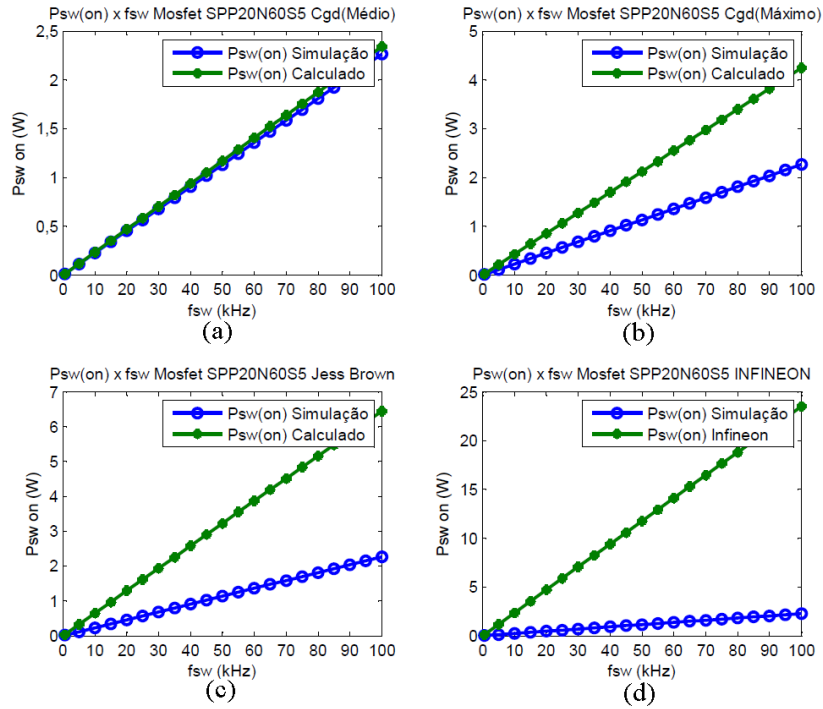


Figura 3.24:  $P_{SW(ON)} \times f_{SW}$  do MOSFET SPP20N60S5. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

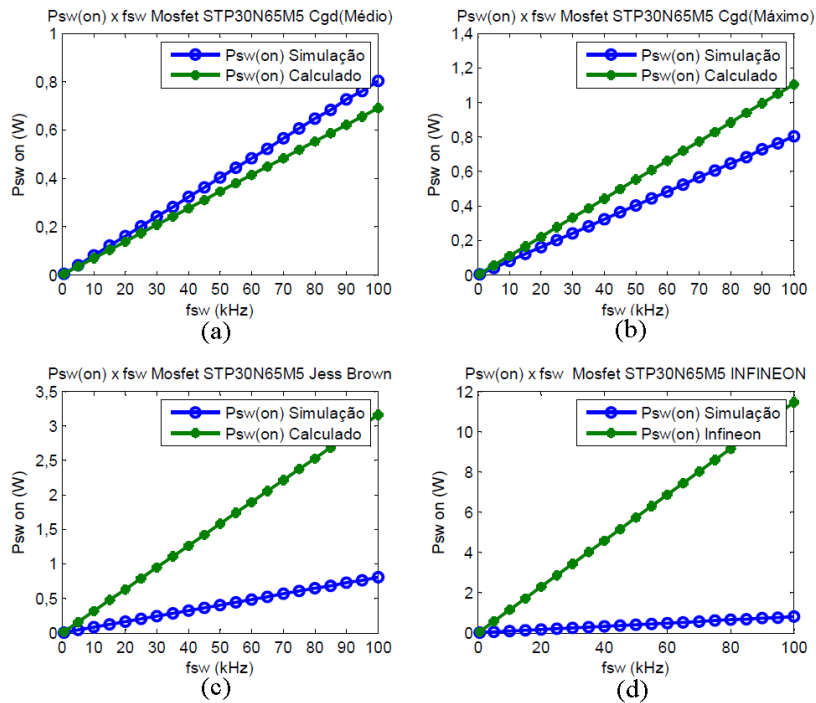


Figura 3.25:  $P_{SW(ON)} \times f_{SW}$  do MOSFET STP30N65M5. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

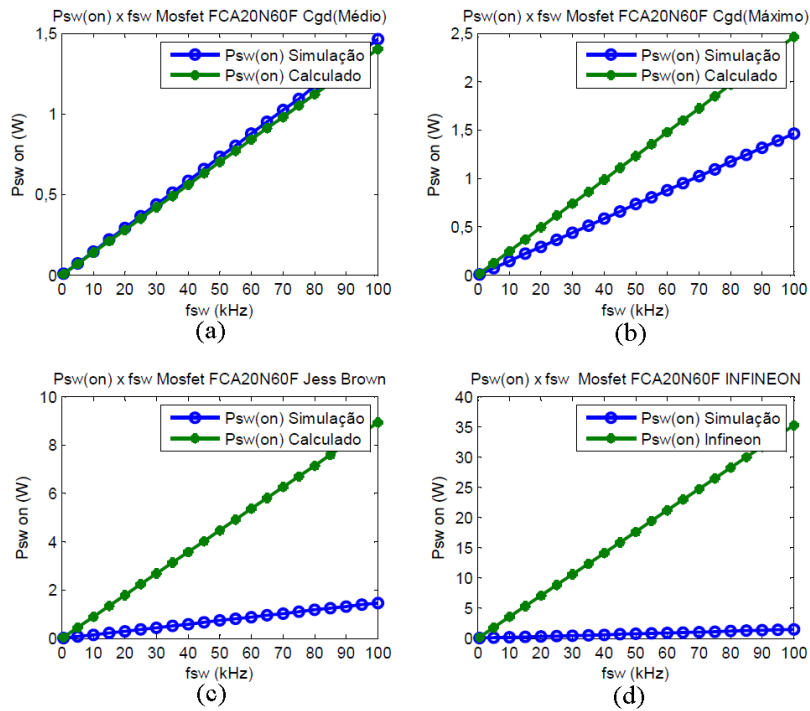


Figura 3.26:  $P_{SW(ON)} \times f_{SW}$  do MOSFET FCA20N60F. Metodologia com  $t_{3-1}$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_3$  com  $C_{GD}$  médio, em (a); cálculo de  $t_3$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

### 3.4.2 Análise de $P_{SW(OFF)} \times f_{SW}$

A Figura 3.27, Figura 3.28 e Figura 3.29 mostram os resultados da  $P_{SW(ON)}$  dos MOSFET's SPP20N60F, STP30N65M5 e FCA20N60F em função de  $f_{SW}$ .

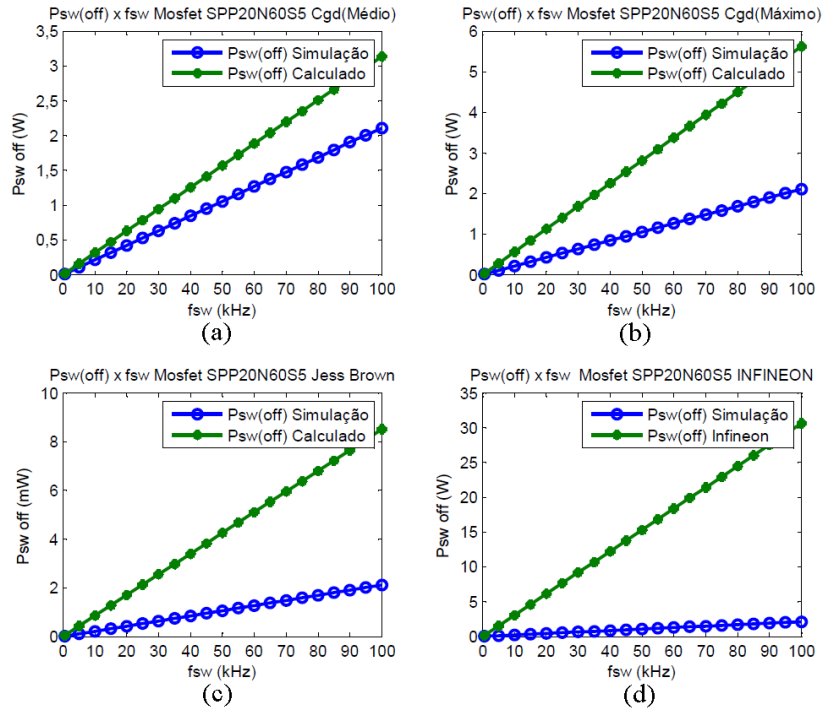


Figura 3.27:  $P_{SW(OFF)} \times f_{SW}$  do MOSFET SPP20N60S5. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

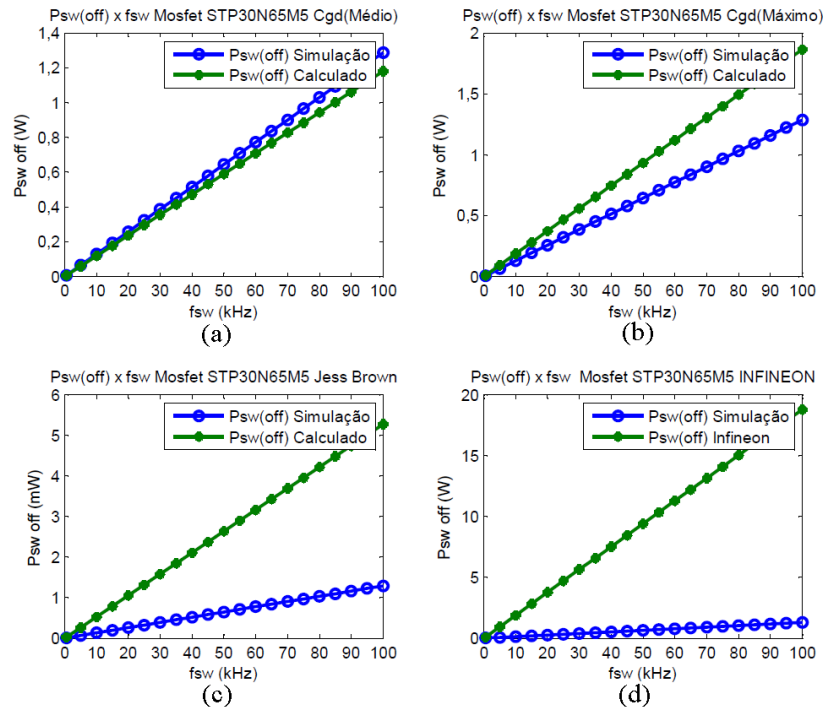


Figura 3.28:  $P_{SW(OFF)} \times f_{SW}$  do MOSFET STP30N65M5. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

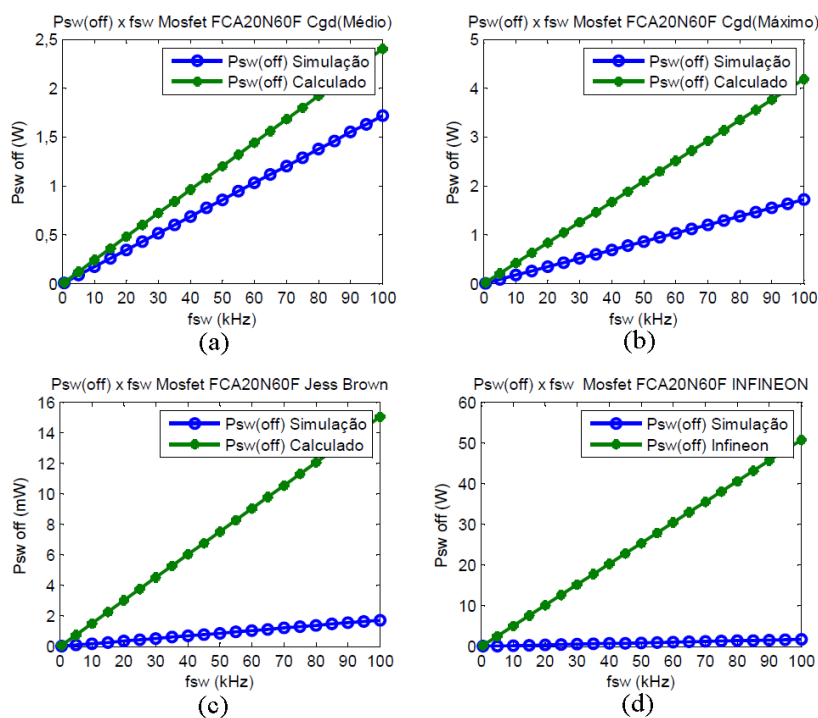


Figura 3.29:  $P_{SW(OFF)} \times f_{SW}$  do MOSFET FCA20N60F. Metodologia com  $t_6$  calculado através de  $C_{GD}$  constante em (a) e (b); cálculo de  $t_{6-1}$  com  $C_{GD}$  médio, em (a); cálculo de  $t_{6-1}$  com  $C_{GD}$  máximo, em (b); metodologia adotada por Jess Brown [5], em (c) e; metodologia adotada pela Infineon [4], em (d).

### 3.5 Interpretação dos Resultados

Nas seções 3.2, 3.3 e 3.4 foram traçadas as curvas das perdas por chaveamento em função de  $V_{DS}$ ,  $I_{DS}$  e  $f_{SW}$ , respectivamente, onde foram aplicadas diferentes metodologias para o cálculo dessas perdas, com o intuito de compará-las aos resultados da simulação no ORCAD/PSPICE.

Nas seções anteriores, as curvas apresentadas na Figura 3.12 à Figura 3.29, foram traçadas através das seguintes metodologias:

- a) Cálculo de  $P_{SW}$  analisado na seção 3.1, levando-se em consideração o valor de  $C_{GD}$  médio;
- b) Cálculo de  $P_{SW}$  analisado na seção 3.1, levando-se em consideração o valor de  $C_{GD}$  máximo;
- c) Cálculo de  $P_{SW}$  adotado por Brown [5];
- d) Cálculo de  $P_{SW}$  adotado pela Infineon [4].

As metodologias descritas em a) e b) correspondem aos itens a) a b) da Figura 3.12 à Figura 3.29, respectivamente. Um meio para se comparar os resultados das curvas traçadas nestas figuras com os da simulação no ORCAD/PSPICE, é através do cálculo do erro, apresentada pela seguinte equação:

$$erro = \frac{P_{SW( Calc)} - P_{SW( Sim)}}{P_{SW( Sim)}} \cdot 100\% \quad (3.18)$$

Onde  $P_{SW( Calc)}$  representa a perda por chaveamento calculada através de uma das quatro metodologias descritas nos itens a) à d) dessa seção.  $P_{SW( Sim)}$  corresponde à perda por chaveamento obtida através da simulação no ORCAD/PSPICE. Assim sendo, calcula-se o erro correspondente ao ponto em que  $v_{DS}$  é igual a 100V na Figura 3.12 a), como sendo igual a:

$$erro = \frac{11,71 - 11,79}{11,79} \cdot 100\% \quad (3.19)$$

$$erro = -0,68\%$$

Onde a  $P_{SW( Calc)}$  é igual a 11,71 mW e a  $P_{SW( Sim)}$  é igual a 11,79 mW, conforme Figura 3.12 a).

O resultado negativo significa que o valor calculado através da metodologia 1 é menor do que o resultado da simulação no ORCAD/PSPICE. O sinal negativo foi deixado de forma proposital a fim de identificar situações em que o valor calculado é menor que o valor simulado.

A Tabela 3.4 e Tabela 3.5 apresentam os dados de erro mínimo e máximo da  $P_{SW( ON)}$  e  $P_{SW( OFF)}$ , respectivamente, dos resultados vistos nos gráficos da Figura 3.12 a Figura 3.29.

Essas tabelas estão organizadas da seguinte forma: três linhas da tabela que identificam a seção em que foi extraído o dado, três linhas referentes à figura e as colunas identificadas por (a), (b), (c) e (d) que identificam o item correspondente de cada figura da respectiva seção.

Por exemplo, o erro mínimo e máximo calculado para o gráfico da Figura 3.12 a) é mostrado na Tabela 3.4 como sendo iguais a, -39,2% e -0,6%, respectivamente.

		erro_sw_on (%)							
		(a)		(b)		(c)		(d)	
Seção	Figura	erro_mín	erro_máx	erro_mín	erro_máx	erro_mín	erro_máx	erro_mín	erro_máx
Seção 3.2	Figura 3.12	-39,2	-0,6	-21,4	80,2	173,5	248,6	897,1	6341,5
	Figura 3.13	-57,5	-16,0	-52,5	34,4	110,0	284,6	2094,9	4446,9
	Figura 3.14	-42,4	-8,2	-25,1	61,3	485,0	703,6	2210,8	14700,9
Seção 3.3	Figura 3.18	-24,5	26,9	34,0	136,8	112,1	250,1	650,8	1220,7
	Figura 3.19	-43,4	15,1	-12,5	102,2	154,5	500,0	797,0	2197,2
	Figura 3.20	-23,1	6,9	30,1	96,9	384,0	611,5	1763,8	2788,5
Seção 3.4	Figura 3.24	-0,6	3,6	80,2	87,8	173,5	185,1	897,1	939,4
	Figura 3.25	-16,0	-13,8	34,4	37,9	284,6	294,5	1292,5	1328,6
	Figura 3.26	-8,2	-3,8	61,3	69,0	485,0	512,7	2210,8	2320,5

Tabela 3.4: Tabela de erro da  $P_{SW(ON)}$  das curvas apresentadas nos gráficos das seções 3.2, 3.3 e 3.4.

		erro_sw_off							
		(a)		(b)		(c)		(d)	
Seção	Figura	erro_mín	erro_máx	erro_mín	erro_máx	erro_mín	erro_máx	erro_mín	erro_máx
Seção 3.2	Figura 3.15	-3,7	52,3	23,2	173,2	313,0	459,2	1386,3	9641,8
	Figura 3.16	-57,0	-7,6	-52,1	46,2	106,9	313,0	1588,2	4021,7
	Figura 3.17	-38,3	50,6	-20,5	162,3	726,2	964,0	3080,7	14600,8
Seção 3.3	Figura 3.21	5,9	146,8	85,2	369,1	191,0	589,8	915,8	2516,5
	Figura 3.22	-31,0	47,4	5,0	158,4	199,5	665,0	937,3	2791,6
	Figura 3.23	-38,4	39,5	15,6	142,0	317,6	770,0	1352,6	2834,2
Seção 3.4	Figura 3.27	48,2	52,3	166,0	173,2	302,0	313,0	1346,9	1386,3
	Figura 3.28	-8,4	-7,6	44,9	46,2	309,2	313,0	1359,0	1372,7
	Figura 3.29	39,3	50,6	142,6	162,3	772,3	843,1	2841,9	3080,7

Tabela 3.5: Tabela de erro da  $P_{SW(OFF)}$  das curvas apresentadas nos gráficos das seções 3.2, 3.3 e 3.4.

Com base nos resultados apresentados na Tabela 3.4 e Tabela 3.5 é possível constatar que a metodologia otimizada para o cálculo das perdas por chaveamento, proposta neste trabalho e identificadas por a) e b), foram as que apresentaram melhores resultado, quando comparados com os da simulação obtidos por meio do ORCAD/PSPICE.

Porém, em algumas situações houve subdimensionamento no cálculo das perdas, com o valor calculado menor do que o resultado da simulação, isso não é desejável em

projeto de conversores, porque acarretaria em uma escolha inadequada do MOSFET levando-o a ter uma vida útil menor do que a desejada.

A metodologia adotada por Brown e identificada pelo item c), apresenta a vantagem de em nenhum momento subdimensionar o cálculo das perdas, porém, chega a apresentar um erro de até 843,1%, conforme apresentado na última linha da Tabela 3.5.

A metodologia para o cálculo das perdas adotada pela Infineon, e identificada pelo item d), foi a que apresentou os piores resultados, onde o erro no cálculo da perda por chaveamento chegou a 14600,8%, conforme apresentado na 3ª linha da Tabela 3.4.

## **3.6 Perdas com Chaveamento PWM**

Nessa seção são analisadas as perdas envolvidas no MOSFET em conversores de potência, quando submetido ao chaveamento PWM. Em 3.6.1 é feita uma breve apresentação do inversor monofásico, o qual é tomado como referência para análise das perdas no MOSFET, assim como a técnica de chaveamento adotada. Em 3.6.2 é apresentado uma dedução da corrente em cada MOSFET do inversor monofásico e a equação da perda por condução. Em 3.6.3 é apresentado a equação da perda por chaveamento. Em 3.6.4 é apresentado a dedução da corrente no diodo em antiparalelo ao MOSFET, bem como o cálculo da perda por condução envolvida nesse diodo. A soma de todas essas perdas se configura como potência total dissipada por cada MOSFET no inversor.

### **3.6.1 Inversor Monofásico**

Nessa seção é analisada a perda em conversor de frequência monofásico, sendo que os MOSFET's estão sob a lógica de chaveamento PWM. Para se dimensionar as perdas nesses conversores é necessário conhecer a corrente sobre o MOSFET e no diodo intrínseco a ele e em configuração em antiparalelo, conforme mostrado na Figura 3.30 [2][3].



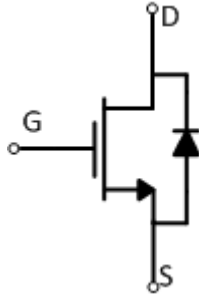


Figura 3.30: Estrutura física do MOSFET com diodo em antiparalelo.

Os MOSFET's de potência, que são constituídos de estrutura vertical, apresentam um diodo em antiparalelo, conectado entre os terminais fonte (S) e dreno (D), o que não é observado nos MOSFET's de estrutura lateral usado em eletrônica de baixa potência [6]. Caso o usuário queira fazer uso de um diodo externo, ao invés do diodo do próprio MOSFET, uma solução consiste em fazê-lo conforme a Figura 3.31, onde o diodo ligado ao terminal D é usado para bloquear o diodo intrínseco ao MOSFET e o diodo externo é anexado em antiparalelo [3].

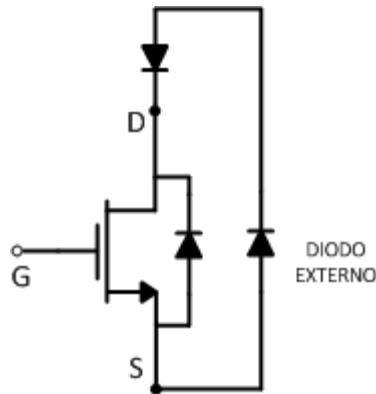


Figura 3.31: MOSFET com um diodo externo.

Para análise das perdas por chaveamento PWM, o inversor monofásico de ponte completa é tomado como referência e está ilustrado na Figura 3.32. Nessa figura está representado o elo CC através das fontes  $V_{CC}$  e a carga é representada pelo resistor e indutor. Cada MOSFET e diodo estão identificados pelos símbolos M e D, respectivamente, e estão diferenciados pela numeração nos símbolos. Os MOSFET's e diodos de numeração ímpar representam a parte superior, e os de numeração par, representam a parte inferior.  $V_1$  representa a tensão fundamental sintetizada na carga.

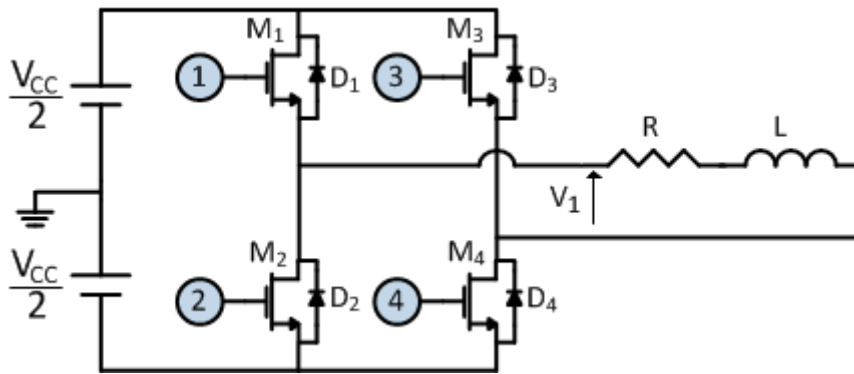


Figura 3.32: Inversor monofásico, ponte completa.

Para o caso do inversor monofásico de ponte completa há duas técnicas de chaveamento PWM que podem ser usadas: PWM unipolar e PWM bipolar. As diferenças entre essas técnicas de chaveamento podem ser consultadas na referência [18].

Para simplificar a análise, a técnica de chaveamento PWM bipolar é adotada nesse trabalho. Ela é obtida a partir de um sinal de controle que é comparado a um sinal triangular, o qual resulta no sinal PWM conforme mostrado na Figura 3.33(b).

Nessa técnica de chaveamento, as chaves  $M_1$  e  $M_4$  são ligadas quando o sinal de controle é maior que a triangular e desligadas para o caso contrário, conforme mostrado na Figura 3.33. As chaves  $M_2$  e  $M_3$  são ligadas de forma complementar, tal que, quando  $M_1$  e  $M_4$  estão ligadas,  $M_2$  e  $M_3$  estão desligadas e vice versa. Isso garante que  $M_1$  e  $M_2$ , ou,  $M_3$  e  $M_4$  nunca serão ligadas simultaneamente, o que de fato não pode ocorrer, pois, acarretaria em curto circuito no elo CC [18].

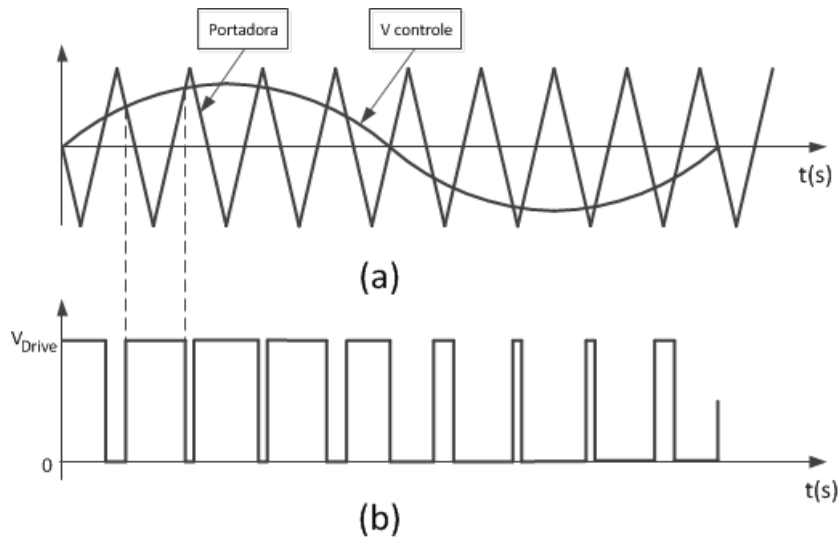


Figura 3.33: Triangular e senoide comparadas em (a) para gerar o sinal de controle PWM em (b).

A Figura 3.34 mostra a tensão e a corrente em função do tempo, sintetizada na carga a partir da lógica de chaveamento PWM. A decomposição espectral dessa forma de onda em série de Fourier resulta em um sinal fundamental, de mesma frequência do sinal de controle, e harmônicos com frequências múltiplas da razão entre a frequência da triangular e do sinal de controle [18].

O indutor da carga, quando submetido à tensão PWM, conforme Figura 3.34, comporta-se como um filtro passa-baixa, o que faz com que os harmônicos da corrente sejam atenuados, resultando em uma corrente senoidal com mesma frequência do sinal de controle sobre a carga.

A amplitude da tensão fundamental sobre a carga do inversor monofásico ponte completa, Figura 3.32, pode ser obtida através da seguinte relação [18]:

$$\frac{\hat{V}_1}{V_{CC}} = \frac{\hat{V}_{Controle}}{\hat{V}_{Triangular}} \quad (3.20)$$

Onde  $\hat{V}_1$ ,  $\hat{V}_{Controle}$ ,  $\hat{V}_{Triangular}$  são as amplitudes da tensão fundamental sintetizada na carga RL, do sinal de controle, e da triangular, respectivamente. E  $V_{CC}$  é a tensão do elo CC.

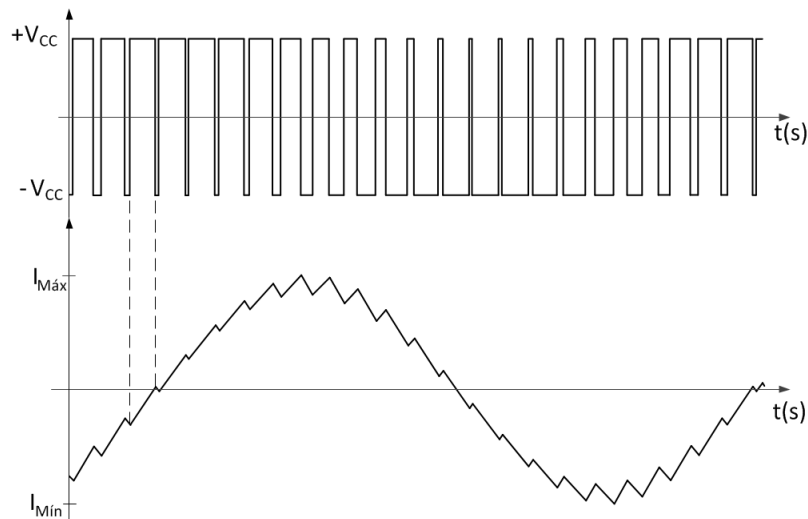


Figura 3.34: Tensão e corrente na carga em função do tempo.

A Figura 3.35 apresenta a curva da corrente na carga e sua condução pelas chaves no semiciclo positivo. Quando as chaves  $M_1$  e  $M_4$  estão ligadas, a condução acontece por elas e quando essas chaves estão desligadas, a condução acontece pelos diodos  $D_2$  e  $D_3$ . No semiciclo negativo de  $I_{Carga}$ , quando as chaves  $M_2$  e  $M_3$  estão ligadas, a corrente passa por essas chaves, no entanto, quando elas estão desligadas, a condução acontece por  $D_1$  e  $D_4$ .

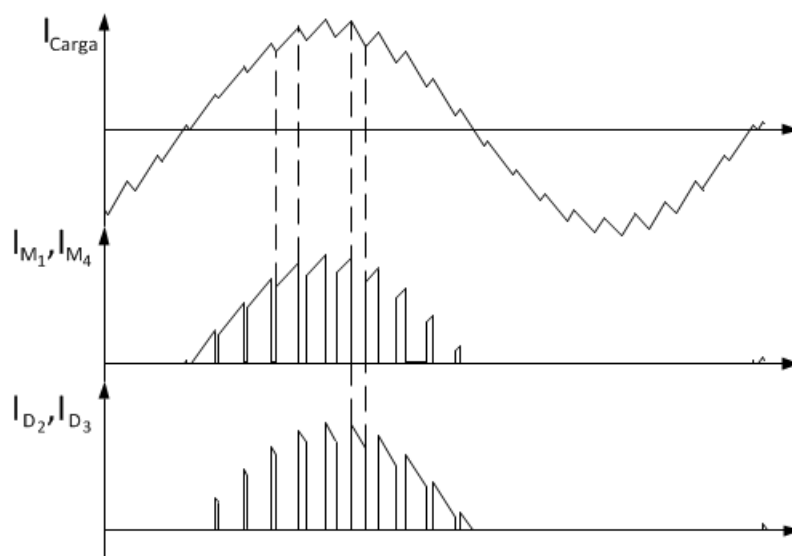


Figura 3.35: Corrente na carga,  $M_1$  e  $M_4$ ,  $D_2$  e  $D_3$ .

### 3.6.2 Perda por Condução no MOSFET

Nessa seção é feita a análise da perda por condução no MOSFET M1 da Figura 3.32, onde se pode generalizar o resultado para todas as outras chaves presentes nesse conversor.

A perda por condução é calculada através do produto do quadrado da corrente, em rms, que passa por M1 pela sua resistência  $R_{DS}$ , conforme apresentado na equação seguinte:

$$P_{cond,M1} = I_{M1(rms)}^2 R_{DS} \quad (3.21)$$

Onde  $I_{M1}$  corresponde à corrente que passa pelo MOSFET M1. No capítulo 2 foi mencionado que a perda por condução é função do ciclo de trabalho D. Porém, na equação (3.21) esse termo está implícito em  $I_{M1(rms)}$ , como será demonstrado nessa seção.

A corrente sintetizada na carga é do tipo senoidal e pode ser generalizada da seguinte forma:

$$I_{Carga} = I \text{sen}(\omega t - \phi) \quad (3.22)$$

Onde  $\omega$  é a frequência angular da fundamental,  $\phi$  é o ângulo de atraso da corrente em relação à tensão  $V_1$ , e I é a amplitude dessa corrente.

A relação entre a corrente que circula por M1 e a corrente de carga é igual a [19]:

$$I_{M1(rms)} = \sqrt{\frac{1}{2\pi} \int_{\phi}^{\pi+\phi} D \cdot I^2 \text{sen}^2(\omega t - \phi) d(\omega t)} \quad (3.23)$$

Essa equação mostra que, a parcela de  $I_{Carga}$  que circula por M1 corresponde ao seu valor no semiciclo positivo, por isso os limites de integração são de  $\phi$  a  $\pi+\phi$ , multiplicado por D.

Diferentemente dos conversores CC-CC, o ciclo de trabalho no inversor de frequência apresenta variação temporal, e é proporcional ao sinal de controle mostrado na Figura 3.33.

Esse sinal de controle, tem um formato do tipo  $M\text{sen}(\omega t)$ , onde  $M$  representa o índice de modulação. Adotando a amplitude da triangular igual a 1,  $M$  está compreendido entre  $0 < M < 1$ .

O que significa que  $M$  nunca deve ser maior que a amplitude da triangular, de forma a garantir que não haja distorção no sinal de corrente sintetizado na carga.

Portanto, a equação do ciclo de trabalho,  $D$ , pode ser obtida através da equação (3.24) [19]:

$$D = \frac{1}{2}(1 + M\text{sen}(\omega t)) \quad (3.24)$$

Dessa equação é possível observar que: para  $M$  compreendido entre 0 e 1,  $D$  nunca pode ser negativo e nem maior que 1, por isso soma-se 1 ao sinal de controle e divide-se o resultado por 2 garantido que  $D$  estará compreendido entre 0 e 1.

Substituindo a equação (3.24) na equação (3.23) e solucionando a integral, obtém  $I_{M1(rms)}$  igual a:

$$I_{M1(rms)} = I \sqrt{\frac{1}{8} + \frac{1}{3\pi} M \cos(\phi)} \quad (3.25)$$

Substituindo (3.25) em (3.21), resulta em [19][20]:

$$P_{cond,M1} = I^2 R_{DS} \left( \frac{1}{8} + \frac{1}{3\pi} M \cos(\phi) \right) \quad (3.26)$$

Apesar de o cálculo de  $P_{cond}$  ter sido feito apenas para  $M_1$ , é possível generalizá-lo como sendo a perda por condução em cada MOSFET contido no conversor, já que eles dissipam a mesma potência em um período da fundamental da corrente [19].

### 3.6.3 $P_{SW}$ no MOSFET quando Submetido ao Chaveamento PWM

Os cálculos das perdas por chaveamento foram discutidos no capítulo 2, onde nas seções 2.4 e 2.5 foi apresentado como são calculados as perdas por chaveamento  $P_{SW(ON)}$  e  $P_{SW(OFF)}$ , baseado nas referências [2] e [3], e nas seções 2.6 e 2.7 foram apresentados outras metodologias para o cálculo das perdas por chaveamento baseado nas referências [4] e [5].

Na seção 3.1, do capítulo 3, foi apresentado como se calcula as perdas por chaveamento baseado nas interpretações das seções 2.4 e 2.5 do capítulo 2, e foi sugerido uma mudança no cálculo do tempo de transição de  $V_{DS}$  baseado na curva de  $C_{GD}$  fornecida pela folha de dados do fabricante.

Todas as metodologias para o cálculo das perdas por chaveamento, apresentadas neste trabalho, podem ser adotadas para estimativa da dissipação de potência quando o MOSFET estiver submetido ao chaveamento PWM, onde a equação (3.25) deve ser adotada para o cálculo da corrente rms sobre a chave.

O projetista deve atentar-se para o erro gerado na estimativa da dissipação de potência, quando se faz a escolha de alguma das metodologias apresentadas nesse trabalho. As observações apresentadas na seção 3.5 se aplicam ao MOSFET submetidos ao chaveamento PWM, pois o fator crítico que afeta o erro da estimativa da perda por chaveamento está no cálculo do tempo, tanto de decaimento, quanto de subida de  $V_{DS}$ .

### 3.6.4 Perda por Condução no Diodo

Nessa seção é apresentado o procedimento para o cálculo da perda por condução no diodo da topologia da Figura 3.32, através do cálculo das perdas em  $D_2$ . A perda por condução em  $D_2$  pode ser obtida através da seguinte relação [19]:

$$P_{cond,D_2} = I_{D2(médio)} \cdot V_{SD} + I_{D2(rms)}^2 R_{DS} \quad (3.27)$$

O modelo do diodo tomado como referência na bibliografia é o modelo de uma fonte de tensão em série a uma resistência, como pode ser deduzido da equação (3.27).

O parâmetro dessa fonte de tensão,  $V_{SD}$ , pode ser obtido a partir de dados contidos na folha de dados do fabricante, e a resistência de condução do diodo corresponde ao mesmo valor de  $R_{DS}$  do MOSFET.

A corrente que circula por  $D_2$  corresponde à corrente no semiciclo positivo da carga e seu ciclo de trabalho é igual a  $1-D$ . Portanto,  $I_{D2(rms)}$  pode ser obtido da mesma forma que a equação (3.23):

$$I_{D2(rms)} = \sqrt{\frac{1}{2\pi} \int_{\phi}^{\pi+\phi} (1-D) \cdot I^2 \text{sen}(\omega t - \phi) d(\omega t)} \quad (3.28)$$

Onde  $D$  foi obtido através da equação (3.24). Substituindo-a na equação (3.28) resulta em  $I_{D2(rms)}$  igual a:

$$I_{D2(rms)} = I \sqrt{\frac{1}{8} - \frac{1}{3\pi} M \cos(\phi)} \quad (3.29)$$

A corrente em  $D_2$ , que acontece somente no ciclo positivo da corrente na carga, possui valor médio diferente de zero, o qual pode ser calculado da seguinte forma:

$$I_{D2(médio)} = \frac{1}{2\pi} \int_{\phi}^{\pi+\phi} I \text{sen}(\omega t - \phi) \frac{1}{2} (1 - M \text{sen}(\omega t)) d(\omega t) \quad (3.30)$$

A integral é limitada de  $\phi$  a  $\pi+\phi$ , pois corresponde ao intervalo em que  $D_2$  apresenta condução, e o termo  $\frac{1}{2}(1 - M \text{sen}(\omega t))$  corresponde ao ciclo de trabalho de  $D_2$ . Resolvendo a integral da equação (3.30), resulta em  $I_{D2(médio)}$  igual a:

$$I_{D2(médio)} = I \left( \frac{1}{2\pi} - \frac{M \cos \phi}{8} \right) \quad (3.31)$$

Substituindo (3.29) e (3.31) em (3.27), a perda por condução em  $D_2$  resulta em [19][21]:



$$P_{cond,D_2} = I \cdot V_{SD} \left( \frac{1}{2\pi} - \frac{M \cos \phi}{8} \right) + I^2 R_{DS} \left( \frac{1}{8} - \frac{1}{3\pi} M \cos(\phi) \right) \quad (3.32)$$

### 3.7 Conclusões

Neste capítulo foram apresentadas as metodologias de cálculo das perdas no MOSFET, com ênfase nas perdas por chaveamento, que se mostram difíceis de serem estimadas devido à natureza não linear do semiconductor.

A importância do cálculo preciso das perdas leva à escolha do MOSFET adequado para o projeto de conversores, bem como do seu dissipador de calor, quando necessário.

É de suma importância que o projetista nunca subdimensione o cálculo das perdas, pois isso acarretaria em uma escolha do MOSFET com menor capacidade de dissipação de energia reduzindo sua vida útil. Quando os cálculos são superdimensionados, leva-se à escolha de um MOSFET de custo bem mais elevado que o necessário.

Na seção 3.1 foi visto que os parâmetros importantes no cálculo das perdas por chaveamento quando a chave é ligada, são: o tempo de subida da corrente e o tempo de decaimento da tensão. E quando a chave é desligada: o tempo de decaimento da corrente e o tempo de subida da tensão.

Para o caso de  $v_{DS}$ , tanto o seu tempo de decaimento quanto seu tempo de subida, são funções da curva de capacitância  $C_{GD}$  e essa por sua vez é função de  $v_{DS}$ . Para o caso em que a chave foi ligada, observou-se na Figura 3.4 que, num primeiro intervalo  $v_{DS}$  apresentou um decaimento rápido até 30 V e no segundo intervalo, correspondente a  $1,9V < v_{DS} < 30$ ,  $v_{DS}$  apresentou um decaimento mais lento.

Para o caso em que a chave foi desligada,  $v_{DS}$  apresentou um tempo de subida lento, entre 1,9V e 30V, e no segundo intervalo um tempo de subida mais rápido, com  $v_{DS}$  maior que 30V.

Observada essas características da relação dos tempos de decaimento e subida de  $v_{DS}$  com  $C_{GD}$ , foi proposta nessa seção, uma modificação do cálculo das perdas por chaveamento levando-se em consideração o comportamento de  $C_{GD}$  em relação a  $v_{DS}$ .

Foi visto também que, o tempo de atraso calculado quando a chave é ligada, coincidiu com o resultado da simulação no ORCAD/PSPICE. Porém quando a chave é

desligada, o tempo de atraso que foi calculado não coincidiu com o resultado da simulação, o que sugere que  $C_{GD}$  também apresenta uma variação em função de  $v_{GS}$ , como foi observado em [17]. Assim sendo, é importante que os fabricantes apresentem em suas folhas de dados, não só relação de  $C_{GD}$  em função de  $v_{DS}$ , mas também de  $v_{GS}$ .

Nas seções 3.2, 3.3 e 3.4 foram comparados os resultados das perdas por chaveamento de diferentes metodologias e MOSFET's com os resultados da simulação no ORCAD/PSPICE, variando  $v_{DS}$ ,  $i_{DS}$  e  $f_{SW}$ , respectivamente. Nessas seções foram analisados os resultados das seguintes metodologias:

1. Cálculo de  $P_{SW}$  analisada na seção 3.1, levando-se em consideração o valor de  $C_{GD}$  médio;
2. Cálculo de  $P_{SW}$  analisada na seção 3.1, levando-se em consideração o valor de  $C_{GD}$  máximo;
3. Cálculo de  $P_{SW}$  adotada por Brown [5];
4. Cálculo de  $P_{SW}$  adotada pela Infineon [4].

As metodologias 1 e 2 foram as que produziram resultados com menor erro, quando comparado com os resultados da simulação no ORCAD/PSPICE. No entanto, há momentos em que essas metodologias geram resultados menores do que os de simulação, e isso não é desejável quando se está projetando conversores, pois acarretaria numa escolha inadequada do MOSFET, bem como, seus dissipadores de calor.

Caso o projetista opte por alguma dessas metodologias, faz-se necessário a multiplicação dos resultados por uma constante, garantindo que os valores calculados não serão subdimensionados em relação ao valor real da potência dissipada pela chave.

A metodologia 3, adotada por Brown [5], apresentou resultados tais que seus valores foram maiores que os resultados de simulação, chegando a apresentar um erro de até 9,64 vezes maior. Caso o projetista opte por essa metodologia, conclui-se que não há necessidade do uso de um fator de multiplicação nos resultados para garantir que o valor calculado seja superior ao que realmente esteja dissipando.

A metodologia 4, adotada pela Infineon, não se mostrou uma boa metodologia para o cálculo das perdas, pois suas estimativas foram muito superiores aos resultados obtidos em simulação, o que resultaria no dimensionamento de um MOSFET de maior custo, já que esse estaria a dissipar uma potência bem menor do que ao que foi calculado.

Existem fatores externos que podem influenciar nas perdas, como uma indutância alta vista pelo terminal *gate* do MOSFET, o qual é responsável por aumentar o tempo de chaveamento. Caso o projetista adote a metodologia 3 ou 4 para estimar as perdas em seu projeto de conversor e esse constata por meio de medidas em bancada que suas estimativas não estão com resultados discrepantes em relação aos valores medidos, ele dificilmente perceberá que, em seu projeto há um erro no dimensionamento do circuito que faz a interface entre *driver* e o *gate* do MOSFET. Essa é a vantagem das metodologias 1 e 2 em relação a 3 e 4, já que elas apresentam erros menores, conforme apresentado na seção 3.5.

Na seção 3.6 foram apresentadas as perdas envolvidas no MOSFET de um inversor de frequência, quando ele está operando com chaveamento PWM bipolar. Essas perdas podem ser classificadas como perdas por condução e chaveamento do MOSFET e a perda por condução no diodo, localizado em antiparalelo. Foi apresentado, ainda, a equação para o cálculo da corrente que circula pela chave e pelo diodo.

## **4. Implementação da Modelagem de Perdas no PSCAD**

O objetivo deste capítulo é apresentar ao leitor a viabilidade da utilização da ferramenta de análise de perdas em simuladores de passo fixo, para fins de apoio técnico em projetos de conversores de potência.

Com intuito de ampliar as análises de perdas apresentadas até o presente momento, neste capítulo foi considerada a avaliação de perdas em um conversor monofásico CC-CA. Posteriormente, foi realizada uma comparação entre as perdas obtidas em simulações de duas topologias de conversores monofásico-trifásico.

Assim, na seção 4.1 foi simulado um conversor CC-CA utilizando-se o modelo do MOSFET STP30N65M5 [13], no simulador ORCAD/PSPICE, com o intuito de contabilizar as perdas desse conversor e comparar os resultados obtidos a partir da simulação no PSCAD, conforme seção 4.2.

A seção 4.3 apresenta um estudo de caso de duas topologias de conversor monofásico para trifásico, onde foi demonstrada a importância da análise de perdas para escolha da topologia e da chave adequada para o projeto. Por fim, esse capítulo é finalizado com uma conclusão apresentada na seção 4.4.

### **4.1 Simulação de um Inversor no ORCAD/PSPICE**

A Figura 4.1 mostra o conversor que foi simulado nos programas ORCAD/PSPICE e PSCAD. Esse conversor sintetiza corrente senoidal a partir de uma fonte de tensão contínua. A técnica de chaveamento adotada foi a PWM bipolar, que consiste em acionar M<sub>1</sub> e M<sub>4</sub>, e de forma complementar, M<sub>2</sub> e M<sub>3</sub>, como foi descrito na seção 3.6.

O elo CC foi ajustado para 100V e a carga é composta de um indutor em série a um resistor, com valores de 14mH e 6Ω, respectivamente. Essa carga, caracteriza-se por apresentar um fp=0,75 em uma rede de 60Hz. O MOSFET escolhido para esse estudo

de caso foi o STP30N65M5, da fabricante STMicroelectronics, e sua folha de dados pode ser consultada na referência [13].

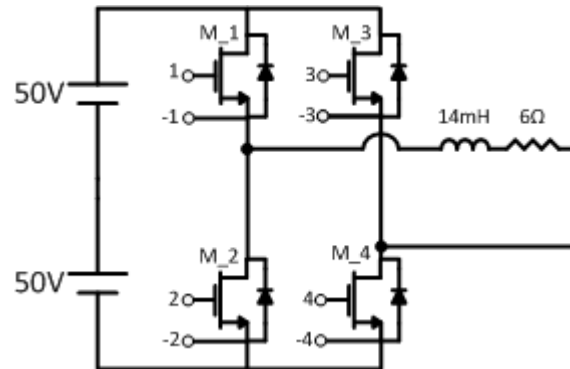


Figura 4.1: Conversor CC-CA simulado no ORCAD/PSPICE e PSCAD.

A Figura 4.2 mostra o controle que foi implementado no ORCAD/PSPICE para gerar o sinal PWM de disparo das chaves. Ela foi dividida em três partes: sinal PWM, circuito para gerar o tempo morto e circuito de disparo das chaves. Essas três partes foram interconectadas, conforme a sequência lógica, de cima para baixo, da esquerda para a direita.

Pode ser verificado nessa figura a inclusão de alguns resistores de  $1\text{ M}\Omega$  conectados em alguns nós e ligados ao ponto de terra, identificado através do nó 0, eles não apresentam função no circuito, foram usados apenas para contornar os problemas de convergência numérica presentes no simulador ORCAD/PSPICE. Há de se ressaltar que a influência desses resistores no circuito é insignificante, em razão da sua magnitude.

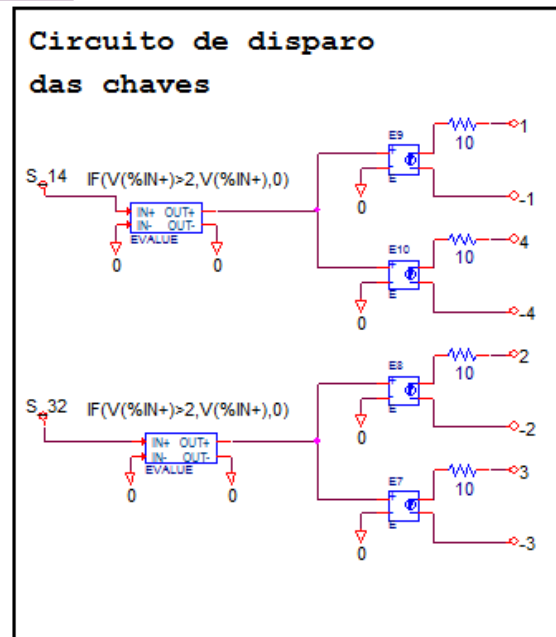
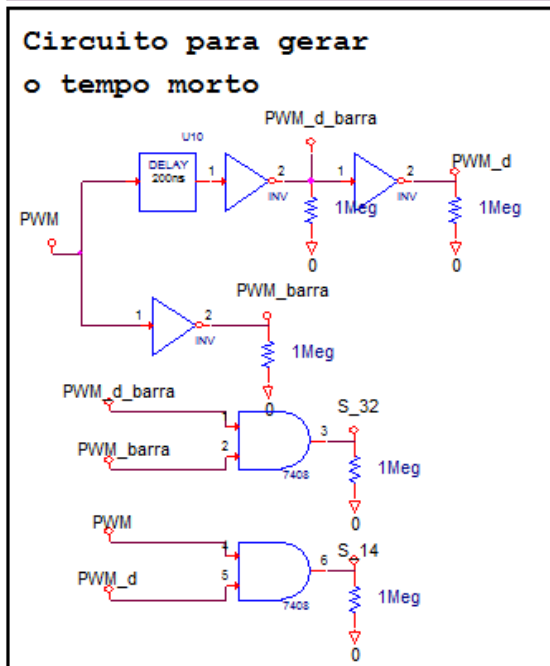
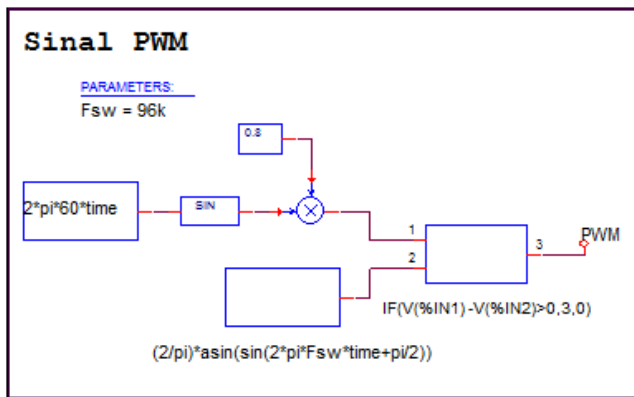


Figura 4.2: Circuito de Controle PWM do Conversor implementado no ORCAD/PSPICE.

Ainda na Figura 4.2, a lógica responsável por gerar o sinal PWM, o qual é obtido através da comparação entre o sinal senoidal e a triangular, foi implementado no ORCAD/PSPICE através dos blocos contidos na biblioteca ABM. O sinal senoidal foi ajustado para uma frequência de 60Hz e amplitude de 0,8. Enquanto o sinal triangular foi ajustado para uma frequência de 96kHz e amplitude entre -1 e 1. O sinal PWM resultante apresenta amplitude de 3 e 0, como pode ser visto na Figura 4.3.

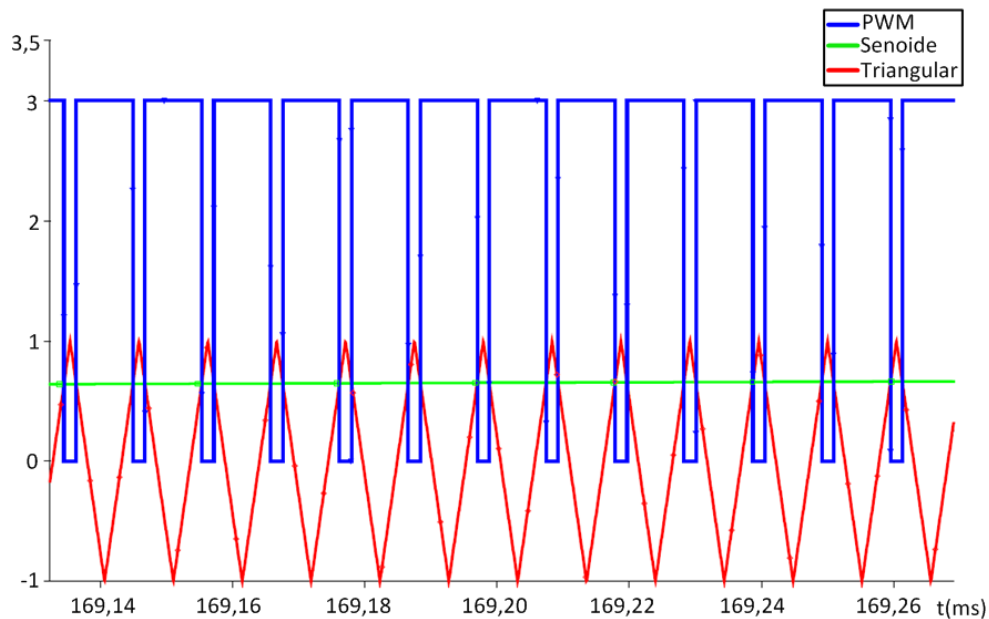


Figura 4.3: Sinais PWM, Senoidal e Triangular.

Apesar de não se levar em consideração a implementação do tempo morto em simuladores como o PSCAD, onde a chave é acionada por um nível lógico, no ORCAD/PSPICE, assim como em um protótipo de bancada, é necessário que ao ligar um conversor como o da Figura 4.1, esse tempo morto seja programado. Não se deve ligar M\_1 sem garantir que M\_2 esteja desligado, e vice-versa. O mesmo caso se aplica a M\_3 e M\_4. Caso contrário haveria um curto-circuito no elo CC, em um curto intervalo de tempo, acarretando num aumento significativo das perdas por chaveamento.

Para evitar contingência no elo CC foi modelado um circuito dedicado a gerar o tempo morto com portas AND, INV, e um bloco de *Delay Time*. Os sinais gerados por esse circuito estão mostrados na Figura 4.4, e ele opera da seguinte maneira:

- O sinal de entrada é o PWM e os sinais de saída são S\_14 e S\_32, os quais são responsáveis pelos disparos dos MOSFET's;
- Os sinais S\_14 e S\_32 são complementares;
- O sinal S\_14 tem a mesma polaridade que o sinal PWM, porém com atraso quando passa para nível lógico alto;
- S\_32 também apresenta atraso quando vai para nível lógico alto.

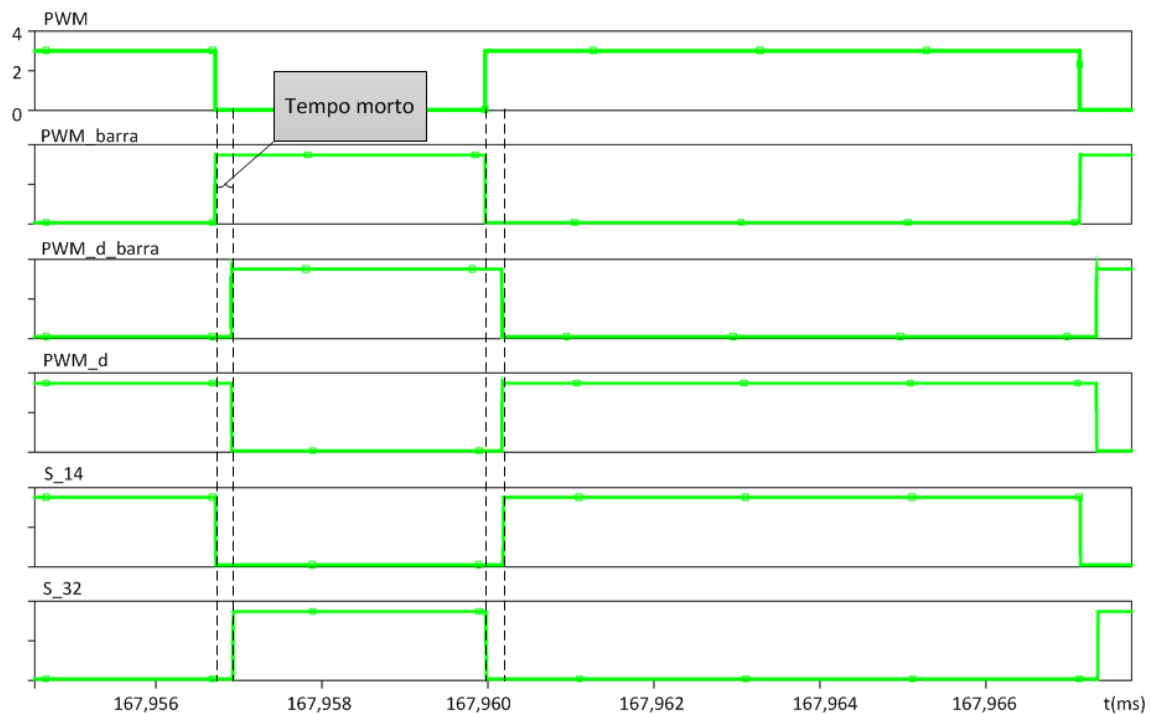


Figura 4.4: Sinais gerados pelo circuito do tempo morto.

Por fim, o circuito de disparo é responsável por prover a tensão adequada ao *gate* do MOSFET, tendo sido ajustada para uma amplitude de 15V. O sinal S\_14 é responsável por acionar os MOSFET's M\_1 e M\_4 e S\_32 é responsável por acionar M\_3 e M\_2. Esses sinais apresentam amplitudes de 3,5V e 0V, gerados pela porta AND. Portanto, para que se disponibilize uma tensão de 15V ao *gate* do MOSFET, é necessário que se ajuste o ganho do bloco E em 4,285.

A corrente sintetizada na carga é apresentada na Figura 4.5, onde se observa que esta apresenta uma frequência de 60Hz e pico de 9,5A, drenando uma potência de 270,75W.

Nessa simulação foi observado que a perda total, por MOSFET, é igual a:

$$\begin{aligned}
 P_{Total} &= P_{cond\_m} + P_{cond\_d} + P_{SW(ON)} + P_{SW(OFF)} \\
 P_{Total} &= 4,396W
 \end{aligned}
 \tag{4.1}$$

Onde  $P_{total}$  é a perda média calculada para um ciclo de 60Hz,  $P_{cond\_m}$  e  $P_{cond\_d}$  são as perdas por condução no MOSFET e no diodo, respectivamente.  $P_{SW(ON)}$  e  $P_{SW(OFF)}$  correspondem as perdas por chaveamento do MOSFET para ligar e desligar, respectivamente.



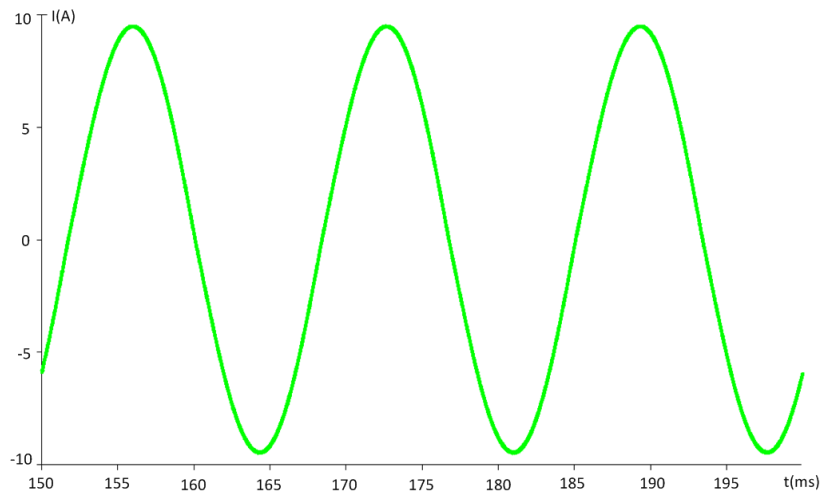


Figura 4.5: Corrente sintetizada na carga através da simulação no ORCAD/PSPICE.

## 4.2 Implementação das Equações de Perdas no PSCAD

O simulador ORCAD/PSPICE possibilita analisar dissipação de potência em MOSFET através de modelos disponibilizados pelos fabricantes, porém existem algumas dificuldades em trabalhar com esse simulador que são listadas abaixo:

- Problemas em convergência numérica;
- Nem todos os fabricantes disponibilizam seus modelos na linguagem SPICE, o que exigiria do projetista um esforço para inclusão do modelo do MOSFET nesse simulador;
- Dificuldades na implementação da lógica de controle para projeto de conversores;
- Devido à complexidade dos modelos matemáticos presentes nos MOSFET, esse simulador apresenta maior tempo de simulação.

Para contornar essas dificuldades e prover aos usuários de simulador de passo fixo, como o PSCAD, um meio de estimar as perdas neste simulador foram

implementadas as equações de perdas apresentadas nos capítulos 2 e 3 nesse simulador. Onde os resultados são obtidos com maior rapidez, porém com menor precisão.

Como foram discutidas nesses capítulos, as perdas associadas ao MOSFET consistem de perdas por condução, chaveamento e perdas no diodo. As equações das perdas foram modeladas no PSCAD em linguagem C com interface para o usuário por intermédio dos parâmetros específicos de entrada e saída, como pode ser verificado na Figura 4.6 e Figura 4.7. O código descrito encontra-se em Anexo .

A Figura 4.6 apresenta a interface para o cálculo das perdas por condução, tanto no MOSFET, como no diodo, implementada no PSCAD. O código desse programa se encontra no Anexo A.1. Os parâmetros de entrada que consistem de informações obtidas através da simulação no PSCAD, são:

- O instante da simulação (tempo);
- A frequência fundamental da rede que alimenta a carga ( $f_{rede}$ );
- A corrente que circula pelo MOSFET ( $I_m$ );
- A corrente que circula pelo diodo ( $I_d$ ) e;
- A tensão sobre os terminais do MOSFET ( $V_{ds}$ ).

Os parâmetros obtidos através da folha de dados do fabricante são:

- A resistência de condução do MOSFET ( $R_{ds}$ ) e;
- A queda de tensão sobre o diodo em antiparalelo, quando em condução, ( $V_{sd}$ ).

As variáveis de saída são  $P_{cond\_m}$  e  $P_{cond\_d}$ . Onde  $P_{cond\_m}$  representa a perda por condução no MOSFET e  $P_{cond\_d}$  representa a perda por condução no diodo.

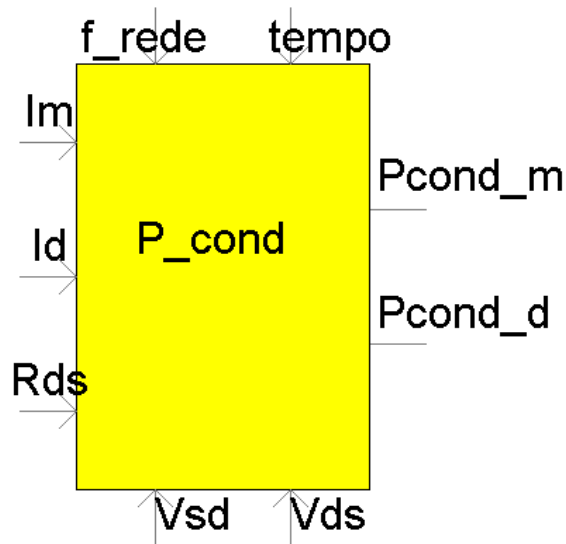


Figura 4.6: Interface para o cálculo da perda por condução no MOSFET e no Diodo implementado no PSCAD. O código desse bloco se encontra no Anexo A.1.

A Figura 4.7 apresenta a interface que foi implementada no PSCAD para o cálculo das perdas por chaveamento,  $P_{sw\_on}$  e  $P_{sw\_off}$ , do MOSFET, onde seu código pode ser consultado no Anexo A.2. Os parâmetros de entrada que consistem de informações obtidas através da simulação, são:

- A tensão imposta ao *gate* do MOSFET ( $V_{driver}$ );
- A tensão do elo CC ( $V_{ds}$ );
- A corrente que circula pelo MOSFET ( $I_{ds}$ );
- O sinal lógico que aciona o *gate* (*gate*) e;
- A frequência de chaveamento ( $f_{sw}$ ).

As características da chave que podem ser consultadas por meio da folha de dados do fabricante, são:

- Carga elétrica entre *gate* e dreno ( $Q_{gd}$ );
- Capacitância mínima ( $C_{gd\_min}$ ) e capacitância máxima ( $C_{gd\_max}$ ) entre *gate* e dreno;
- Capacitância de entrada ( $C_{iss}$ ) e capacitância máxima de entrada ( $C_{iss\_max}$ );
- Tensão de limiar, ou *threshold* ( $V_{th}$ );
- Tensão em que  $C_{gd}$  transita de mínimo para o máximo ( $V_{ds\_2}$ );

- Tempo de subida ( $t_{ri}$ ) e decaimento ( $t_{fi}$ ) da corrente quando a chave é ligada ou desligada, respectivamente;
- Resistência de gate ( $R_{es\_gate}$ );
- Transcondutância ( $g_m$ ) e;
- Resistência de condução ( $R_{ds}$ ).

A variável  $sel$  seleciona uma das quatro metodologias para o cálculo de perdas por chaveamento que foram discutidas no capítulo 3. Para  $sel$  igual a 1 ou 2, é selecionado o modelo de análise de perdas discutido nas seções 3.1.1 e 3.1.2, onde em 1 faz-se o uso de  $C_{GD}$  médio para a estimativa de  $t_3$  e  $t_{6-1}$ , e em 2 o valor de  $C_{GD}$  máximo, para a estimativa de  $t_3$  e  $t_{6-1}$ , que correspondem ao segundo tempo de decaimento e primeiro tempo de subida de  $V_{DS}$ , quando a chave está sendo ligada ou desligada, respectivamente.

Caso a escolha seja o modelo adotado por Brown [5], ou pela Infineon [4], a variável  $sel$  deve ser ajustada para 3 ou 4, respectivamente.

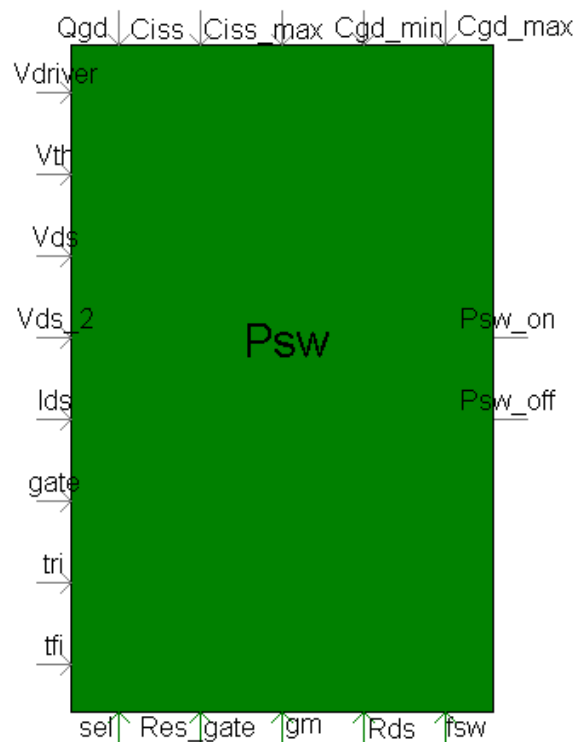


Figura 4.7: Interface para o cálculo da perda por chaveamento,  $P_{sw\_on}$  e  $P_{sw\_off}$ , no MOSFET implementado no PSCAD. O código desse bloco se encontra no Anexo A.2.

Essas interfaces operam junto com a simulação do conversor que foi implementado no PSCAD, sem influenciar nos resultados da simulação, pois o cálculo é feito de forma independente.

Com intuito de comparar os resultados gerados pelo programa ORCAD/PSPICE, foi simulado no PSCAD o mesmo circuito da Figura 4.1, onde o MOSFET escolhido para análise foi o STP30N65M5 [13], e a frequência da triangular foi ajustada para 96kHz, com amplitude entre -1 e 1. O sinal de referência, que consiste de um sinal senoidal que será comparado com a triangular, foi ajustado para uma frequência de 60Hz e amplitude de 0,8, em relação a amplitude da triangular. A corrente sintetizada na carga está apresentada na Figura 4.8.

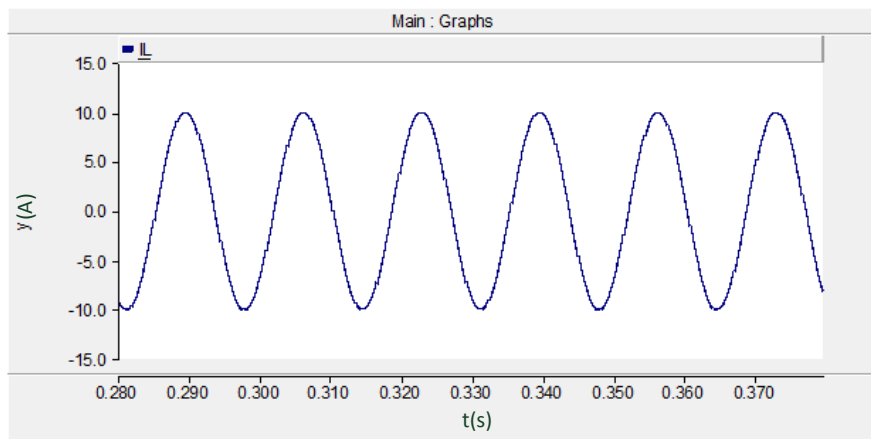


Figura 4.8: Corrente sintetizada na carga através da simulação no PSCAD.

A Tabela 4.1 apresenta o resultado das perdas que foram obtidas através da simulação no PSCAD. A linha da tabela identificada por Sel corresponde à metodologia selecionada para o cálculo das perdas por chaveamento, como foi descrito na explicação da Figura 4.7.

PERDAS NO CONVERSOR Figura 4.1 (W)				
sel	1	2	3	4
$P_{cond\_m}+P_{cond\_d}$	4,745	4,745	4,745	4,745
$P_{SW(ON)}+P_{SW(OFF)}$	0,289	0,467	1,371	5,143
$P_{total}$	5,034	5,212	6,116	9,888

Tabela 4.1: Perdas do Conversor CC-CA calculadas obtidas por simulação no PSCAD.

## 4.3 Análise de Perdas em Conversores

### Monofásico-Trifásico

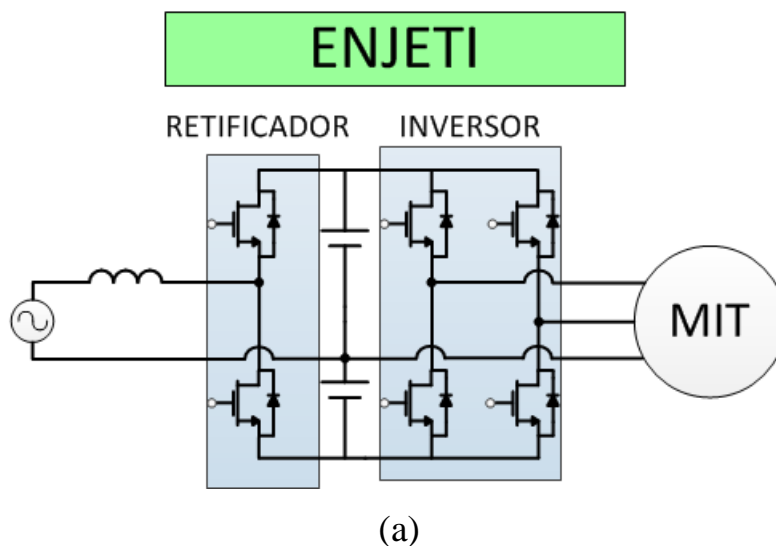
A fim de demonstrar a importância do cálculo das perdas em projetos de conversores, nessa seção são analisadas duas topologias bastante discutidas em trabalhos científicos de conversores monofásico-trifásico [22][23].

Na Figura 4.9 é apresentada a topologia Enjeti em (a), e a topologia Convencional, em (b), ambas são constituídas de um retificador e um inversor.

A topologia Enjeti consiste de um retificador meia ponte, um elo CC dobrador e um inversor com 2 ramos. Nessa topologia, o inversor sintetiza apenas duas fases, enquanto a terceira fase é obtida através do neutro da rede monofásica [29].

A topologia convencional é composta de um retificador ponte completa, um elo CC, um indutor e um inversor de frequência. Esse conversor é responsável por fornecer a alimentação adequada ao motor de indução trifásico (MIT).

A desvantagem da topologia convencional, em relação a topologia Enjeti, é que ela faz o uso de um número maior de chaves, no entanto, apresenta o elo CC com uma tensão igual à metade da tensão do elo CC da topologia Enjeti [22].



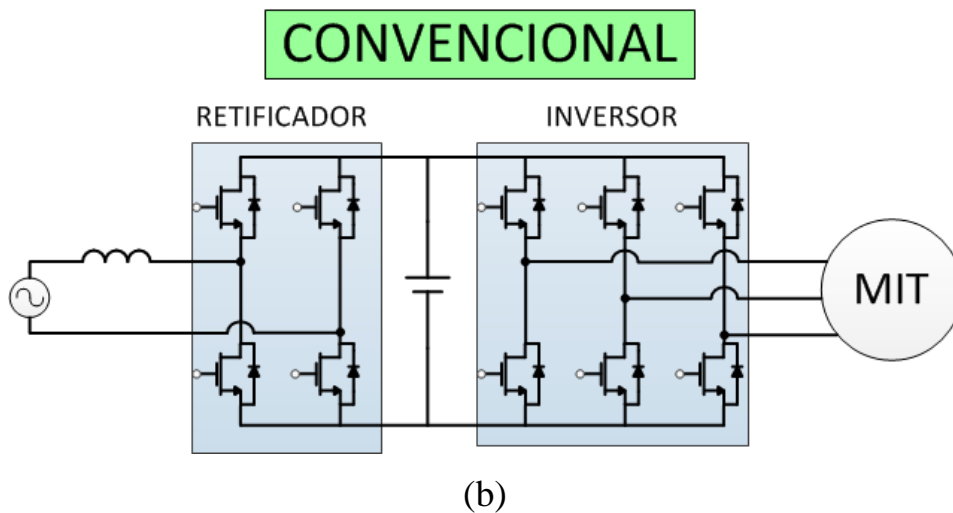


Figura 4.9: Conversor Monofásico para Trifásico, (a) topologia convencional e (b) topologia Enjeti.

O controle do retificador adotado para ambas as topologias deve garantir que o fator de potência ( $fp$ ) esteja acima de 0,92 e a taxa de distorção harmônica (TDH) seja menor que 10%, conforme as normas do procedimento de distribuição da ANEEL [24]. A lógica de funcionamento e a técnica de controle adotado para esse retificador podem ser consultadas nas seguintes referências [22] e [23], respectivamente. Enquanto que a técnica de controle adotada para o inversor foi adaptada da referência [23].

Nas seções seguintes, são apresentados os resultados da potência dissipada pelos MOSFET's considerando as equações implementadas no PSCAD, e com essa informação pode-se determinar as perdas propiciando um indicativo da topologia que apresenta a maior eficiência, bem como a chave mais adequada para cada topologia.

### 4.3.1 Cálculo das Perdas na Topologia Enjeti

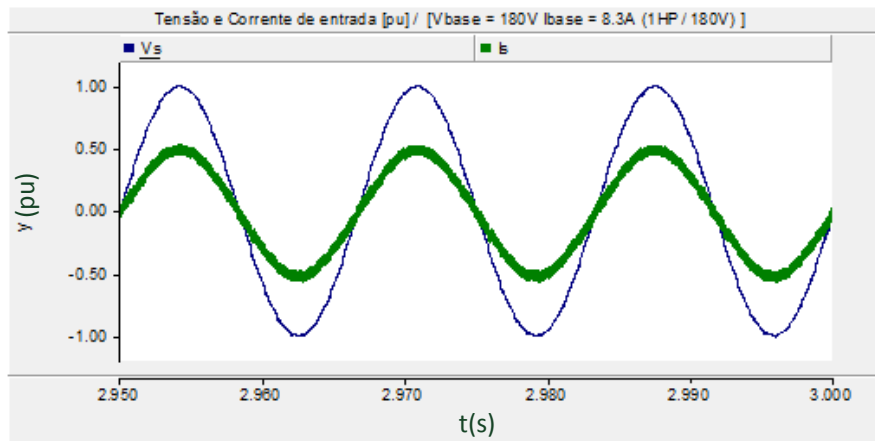
O teste consistiu em simular os conversores, apresentados na Figura 4.9, alimentando um motor de 2 pólos, 220V/0,5hp. O retificador e o inversor foram programados para operar com lógica de chaveamento PWM, onde a portadora foi ajustada com frequência de 20kHz. A carga simulada apresenta o mesmo comportamento de um sistema de bombeamento, onde seu torque é proporcional ao quadrado da velocidade. Na simulação com a topologia Enjeti, esse motor apresentou velocidade de 91,6% da velocidade nominal e torque de 83,9% do torque nominal.

O controle adotado no retificador da topologia Enjeti possibilitou drenar a corrente da rede com  $fp$  unitário, como pode ser visualizado na Figura 4.10 (a). A corrente fornecida ao motor pode ser visualizada na Figura 4.10 (b), onde se observa que elas se encontram com um leve desequilíbrio, porém, com defasagem angular de  $120^\circ$ . Os resultados foram escalonados em pu (por unidade) para facilitar a visualização, e os valores base adotados estão resumidos na Tabela 4.2.

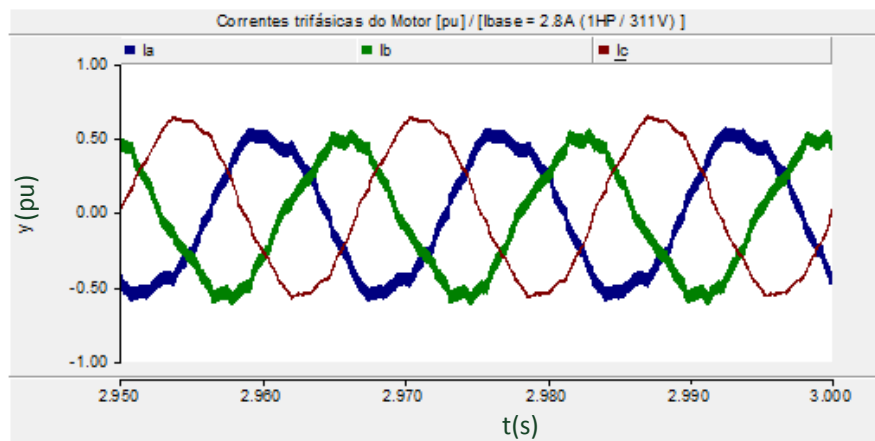
Valores Base PU	
Tensão da rede	179,61V (pico)
Potência	746W
Corrente rede	8,31A (pico)
Tensão do elo CC	650V
Tensão no Motor	311,13V (pico)
Corrente no Motor	2,769 A (pico)

Tabela 4.2: Valores Base em PU adotados na simulação do conversor Enjeti.





(a)



(b)

Figura 4.10: (a) Corrente e tensão na rede monofásica e (b) Corrente nas três fases do motor.

Para analisar a potência dissipada por MOSFET, na topologia Enjeti foram usado os blocos de cálculo de perdas apresentados na seção 4.2, onde foram selecionados para análise 3 MOSFET's de diferentes fabricantes, que são: IXFB44N100Q3 [25]; CMF20120D [26] e; APT37M100B2 [27].

A Tabela 4.3 apresenta os resultados das perdas por MOSFET, no retificador da topologia Enjeti. A coluna referente a P\_cond corresponde à soma da potência dissipada por condução no MOSFET e no Diodo. A linha referente a Sel, numerada de 1 a 4, refere-se à metodologia do cálculo da potência de dissipação por chaveamento (P\_sw), conforme relatado na seção 4.2.

A coluna  $P_{sw}$  corresponde à soma da potência dissipada durante o chaveamento, e  $P_{total}$  corresponde à soma de  $P_{sw}$  e  $P_{cond}$ .

POTÊNCIA DISSIPADA NO RETIFICADOR									
sel	Potência de chaveamento ( $P_{sw}$ ) e Potência total ( $P_{total}$ ) (W)								$P_{cond}$ (W)
	$P_{sw}$	$P_{total}$	$P_{sw}$	$P_{total}$	$P_{sw}$	$P_{total}$	$P_{sw}$	$P_{total}$	
	1		2		3		4		
IXFB44N100Q3	3,49	5,67	3,49	5,67	6,78	9,06	139,63	141,81	2,18
CMF20120D	0,65	4,03	0,71	4,09	2,95	6,41	27,31	30,77	3,38
APT37M100B2	2,28	4,61	3,27	5,6	9,70	12,03	173,51	175,84	2,33

Tabela 4.3: Potência dissipada, por MOSFET, no Retificador.

Os resultados da Tabela 4.3 foram calculados para um único MOSFET do retificador da topologia Enjeti. Como essa topologia apresenta 2 MOSFET's no retificador, sua potência total consumida é obtida multiplicando os resultados dessa tabela por 2.

O resultado da potência dissipada por chaveamento, calculada por intermédio da metodologia adotada pela Infineon, está mostrada na coluna referente à sel igual a 4. Observe que o erro de cálculo é tão grande que os MOSFET's IXFB44N100Q3 e APT37M100B2 estariam dissipando mais de  $\frac{1}{4}$  da potência do motor de 0,5hp. Essa metodologia não deve ser levada em consideração para projetos de conversores, caso contrário, o projetista superdimensionará os dissipadores de potência, tornando o conversor maior e mais pesado do que o necessário.

A Tabela 4.4 apresenta o resumo de algumas características elétricas extraídas das folhas de dados dos respectivos fabricantes dos MOSFET's, onde  $R_{ds}$  representa a resistência de condução,  $V_{sd}$  é a queda de tensão no diodo intrínseco ao MOSFET,  $C_{iss\_mín}$  e  $C_{iss\_máx}$  são as capacitâncias de entrada mínima e máxima, respectivamente, e  $C_{gd\_mín}$  e  $C_{gd\_máx}$  são as capacitâncias entre o *gate* e dreno mínimo e máximo, respectivamente.

Salienta-se que  $P_{cond}$  corresponde à soma das perdas por condução no MOSFET e diodo, sendo proporcional a  $R_{ds}$  e  $V_{sd}$ , respectivamente. Pode ser observado que a chave CMF20120D apresenta  $V_{sd}$  de 3,5V, o que justifica a perda  $P_{cond}$  maior do que os outros MOSFET's, apesar deste apresentar baixo valor de  $R_{ds}$ , o diodo é o maior responsável pelo  $P_{cond}$  alto neste caso.

A perda por chaveamento é proporcional às capacitâncias parasitas, Ciss e Cgd, sendo possível verificar que a chave CMF20120D apresenta menor perda por chaveamento, pois, suas capacitâncias parasitas são bem menores do que aos outros dois MOSFET's. É possível verificar por meio de parâmetros extraídos das folhas de dados dos fabricantes e resumidos na Tabela 4.4 que, como CMF20120D apresenta valores de capacitâncias parasitas menores, comparados aos outros dois MOSFET's, suas respectivas perdas por chaveamento também serão menores.

Os parâmetros Rds e Vsd estão relacionados às perdas por condução no MOSFET e no diodo, respectivamente. Apesar do MOSFET CMF20120D apresentar Rds baixo, o seu Vsd é alto, quando comparado com as outras duas chaves apresentadas na Tabela 4.4. Isso esclarece o motivo da chave CMF20120D apresentar uma perda por condução maior, conforme visto na Tabela 4.3.

Características Elétricas						
	Rds (mΩ)	Vsd (V)	Ciss_mín (nF)	Ciss_máx (nF)	Cgd_mín (nF)	Cgd_máx (nF)
IXFB44N100Q3	220	1,4	13,6	19	0,086	7
CMF20120D	80	3,5	1,915	2,9	0,013	1,2
APT37M100B2	330	1	9,835	14	0,03	8

Tabela 4.4: Resumo das características elétricas dos MOSFET's.

A Tabela 4.5 apresenta o resultado da potência dissipada por cada MOSFET no inversor. Como o inversor da topologia Enjeti apresenta quatro chaves, a potência total consumida pode ser obtida pela multiplicação dos resultados dessa tabela por 4.

Dessa tabela é possível observar que o inversor apresenta perda inferior ao retificador, já que a corrente que passa por esses MOSFET's, é menor.

POTÊNCIA DISSIPADA NO INVERSOR									
	Potência de chaveamento (P_sw) e Potência total (P_total) (W)								P_cond (W)
	P_sw	P_total	P_sw	P_total	P_sw	P_total	P_sw	P_total	
sel	1		2		3		4		
IXFB44N100Q3	1,03	1,26	1,04	1,27	2,04	2,27	42,5	42,73	0,23
CMF20120D	0,19	0,47	0,21	0,49	0,89	1,17	8,27	8,55	0,28
APT37M100B2	0,68	0,95	0,99	1,26	2,95	3,22	53,13	53,4	0,27

Tabela 4.5: Potência dissipada, por MOSFET, no Inversor.

A Tabela 4.6 apresenta a perda total estimada no conversor Enjeti. As colunas referenciadas por Ret, Inv e Total mostram a potência total consumida pelo Retificador, Inversor e a soma da potência do Retificador e Inversor, levando-se em consideração as diferentes metodologias de cálculo de perdas por chaveamento.

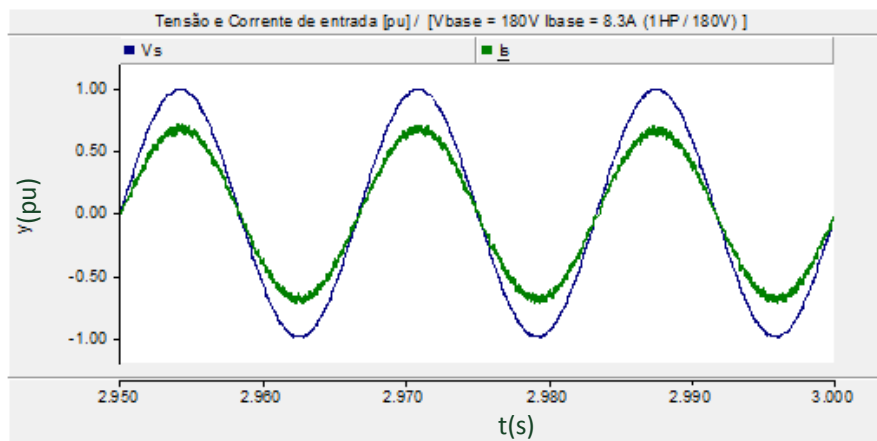
POTÊNCIA TOTAL DISSIPADA PELO CONVERSOR (W)												
	Ret	Inv	Total	Ret	Inv	Total	Ret	Inv	Total	Ret	Inv	Total
sel	1			2			3			4		
IXFB44N100Q3	11,7	5,04	16,38	12,1	5,08	17,18	18,12	9,08	27,2	292,5	170,92	463,42
CMF20120D	8,26	1,88	10,14	8,38	1,96	10,34	12,82	4,68	17,5	61,54	34,2	95,74
APT37M100B2	9,22	3,8	13,02	11,4	5,04	16,44	24,36	12,88	37,24	364,4	213,6	578

Tabela 4.6: Potência total dissipada pelo conversor monofásico para trifásico Enjeti.

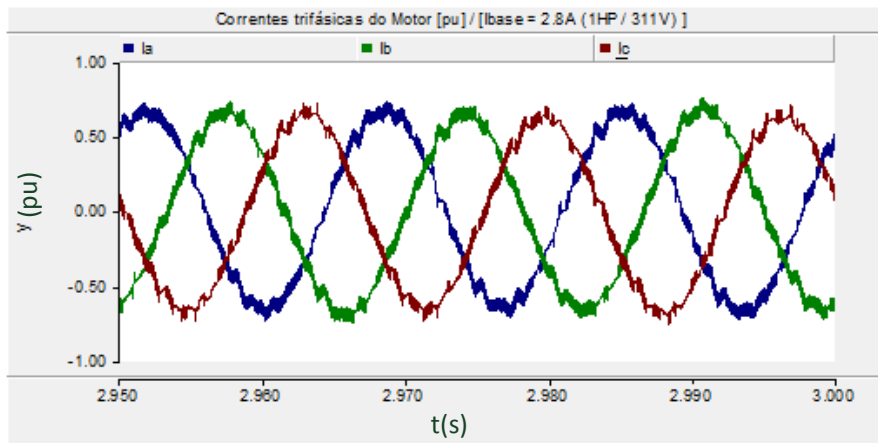
É possível concluir dessas tabelas que o MOSFET CMF20120D foi o que apresentou melhor rendimento.

### 4.3.2 Cálculo das Perdas na Topologia Convencional

Nessa seção são apresentados os resultados de simulação e das perdas da topologia convencional, Figura 4.9 (b). O controle do retificador e inversor implementado para essa topologia é o mesmo que foi usado na topologia Enjeti, e, observa-se por meio da Figura 4.11 (a) que a corrente drenada na rede apresenta fp unitário. Na Figura 4.11 (b) são apresentadas as curvas da corrente nas três fases do motor.



(a)



(b)

Figura 4.11: (a) Corrente e tensão na rede monofásica e (b) Corrente nas três fases do motor.

A Tabela 4.7 apresenta os resultados da potência dissipada por cada MOSFET na estrutura do retificador da topologia convencional. Comparando os resultados dessa tabela com a da topologia Enjeti, Tabela 4.3, observa-se que essa topologia apresenta  $P_{cond}$  maior, porém compensa em  $P_{sw}$  que se mostra bem menor, já que a tensão em seu elo CC é 2 vezes menor.

Sel	POTÊNCIA DISSIPADA NO RETIFICADOR								$P_{cond}$ (W)
	Potência de chaveamento ( $P_{sw}$ ) e Potência total ( $P_{total}$ ) (W)								
	$P_{sw}$	$P_{total}$	$P_{sw}$	$P_{total}$	$P_{sw}$	$P_{total}$	$P_{sw}$	$P_{total}$	
	1		2		3		4		
IXFB44N100Q3	1,69	4,42	1,7	4,43	4,65	7,38	66,58	69,31	2,73
CMF20120D	0,35	4,34	0,41	4,4	1,97	5,96	12,71	16,7	3,99
APT37M100B2	1,59	4,59	2,57	5,57	6,65	9,65	82,7	85,7	3

Tabela 4.7: Potência dissipada, por MOSFET, no Retificador.

A Tabela 4.8 apresenta os resultados da potência dissipada pelo inversor da topologia convencional. Comparando os resultados dessa tabela com as perdas do inversor da topologia Enjeti, Tabela 4.5, observa-se que  $P_{cond}$  mostrou-se maior nessa tabela, porém compensou por apresentar perda  $P_{sw}$  menor. Sua perda  $P_{sw}$  é menor devido ao elo CC da topologia convencional ser duas vezes menor que na topologia Enjeti.

POTÊNCIA DISSIPADA NO INVERSOR									
	Potência de chaveamento ( $P_{sw}$ ) e Potência total ( $P_{total}$ ) (W)								
	$P_{sw}$	$P_{total}$	$P_{sw}$	$P_{total}$	$P_{sw}$	$P_{total}$	$P_{sw}$	$P_{total}$	
Sel	1		2		3		4		$P_{cond}$ (W)
IXFB44N100Q3	0,59	0,99	0,6	1	1,67	2,07	24,21	24,61	0,4
CMF20120D	0,12	0,7	0,14	0,72	0,73	1,31	4,74	5,32	0,58
APT37M100B2	0,57	1,01	0,94	1,38	2,42	2,86	30,24	30,68	0,44

Tabela 4.8: Potência dissipada, por MOSFET, no Inversor.

A Tabela 4.9 resume as perdas totais na topologia convencional. Como o retificador apresenta quatro chaves em sua estrutura, a perda total nesse retificador é contabilizada multiplicando por 4 os resultados contidos nas colunas  $P_{total}$  da Tabela 4.7.

Devido à estrutura do inversor da topologia convencional apresentar seis chaves, as perdas totais são contabilizadas multiplicando por 6 os resultados contidos nas colunas  $P_{total}$  da Tabela 4.8.

POTÊNCIA TOTAL DISSIPADA PELO CONVERSOR (W)												
Sel	Ret	Inv	Total	Ret	Inv	Total	Ret	Inv	Total	Ret	Inv	Total
	1			2			3			4		
IXFB44N100Q3	17,68	5,94	23,62	17,72	6	23,72	29,52	12,42	41,94	277,24	147,66	424,9
CMF20120D	17,36	4,2	21,56	17,6	4,32	21,92	23,84	7,86	31,7	66,8	31,92	98,72
APT37M100B2	18,36	6,06	24,42	22,28	8,28	30,56	38,6	17,16	55,76	342,8	184,08	526,88

Tabela 4.9: Potência total dissipada pelo conversor monofásico para trifásico Convencional.

## 4.4 Conclusões

Com o intuito de validar os resultados das perdas em simulações de conversores no PSCAD, foi simulado o conversor CC-CA, apresentado na Figura 4.1, onde os resultados foram comparados com os da simulação no ORCAD/PSPICE, e o MOSFET escolhido para esse estudo de caso foi o STP30N65M5.

Na seção 4.1 foi visto que o resultado da perda total média em um ciclo de 60 Hz, em cada MOSFET, obtido pela simulação no ORCAD/PSPICE foi de 4,396W. Enquanto na seção 4.2 foi visto que, somente a soma das perdas por condução no

MOSFET e no diodo, resultou em 4,745 W, o qual é 7,94% maior do que as perdas totais obtidas pelo simulador ORCAD/PSPICE.

Isso acontece, porque na folha de dados do fabricante é especificado o valor máximo de  $R_{DS}$ , sendo difícil prever seu valor real, o qual é função de  $v_{DS}$ ,  $v_{GS}$  e  $i_{DS}$ , como pode ser verificado através da curva de  $i_{DS} \times v_{DS} \times v_{GS}$  do MOSFET ilustrada na Figura 2.9.

Ainda na seção 4.2 foi visto que, adotando-se as metodologias das perdas por chaveamento, identificadas por sel igual 1, 2 e 3, resultaram em uma perda total de 5,034W, 5,212W e 6,116W, respectivamente. No capítulo 3 a metodologia adotada por Brown [5], mostrou maior confiabilidade para o cálculo das perdas por chaveamento, apesar de nesse caso, todas as metodologias apresentaram resultados superiores as perdas totais obtidas pela simulação no ORCAD/PSPICE, devido a perda por condução ter sido superdimensionada.

Para o projetista de conversores de potência é interessante que seja considerada uma folga no cálculo das perdas, sendo assim possível garantir uma margem de segurança para que o MOSFET não venha a danificar por excesso de calor.

No entanto, o resultado obtido com o uso da metodologia adotada pela Infineon [4], foi de 9,888W que é 124,9% maior do que o resultado obtido pela simulação no ORCAD/PSPICE. Isso implicaria em uma seleção de um MOSFET de custo mais elevado além do dimensionamento de dissipadores de calor exagerado, o que tornaria o conversor mais pesado e de volume excessivo.

Na seção 4.3 foi apresentado um estudo de caso de duas topologias do conversor monofásico para trifásico, com intuito de mostrar ao leitor a importância de se conhecer as perdas em projeto de conversores. Nessa seção foi possível identificar que o MOSFET que apresentou menor perda foi o CMF20120D [26], como pode ser verificado por meio dos resultados apresentados em todas as tabelas dessa seção, exceto a Tabela 4.4.

Na Tabela 4.3 e Tabela 4.5 a Tabela 4.9, as perdas resultantes da metodologia Infineon [4], identificadas pela coluna referente a sel igual a 4, apresentaram resultados bem inferior para o MOSFET CMF20120D, quando comparado aos outros MOSFET's. Na seção 2.6 foi visto que a base para o cálculo de perdas da metodologia adotada pela Infineon é por meio da média da capacitância parasita  $C_{GD}$ , e da Tabela 4.4, verifica-se que o MOSFET CMF20120D apresenta  $C_{GD}$  muito menor do que os outros dois

MOSFET's. Esse fato justifica o resultado dessas perdas, em CMF20120D, serem menores.

Comparando a Tabela 4.6 e Tabela 4.9, conclui-se que a topologia Enjeti é mais eficiente que a topologia convencional, pois essa apresenta menor número de chaves. Porém, na topologia convencional, as perdas em cada MOSFET apresentaram-se menores, como pode ser visto comparando os resultados da Tabela 4.3 e Tabela 4.7, para o caso do retificador, e da Tabela 4.5 e Tabela 4.8, para o caso do Inversor.

O MOSFET adotado na topologia Enjeti, apresenta maior custo, pois ele deve suportar uma potência mais elevada e, além disso, deve ser especificado para suportar uma tensão duas vezes maior que o da topologia convencional.



# 5. Conclusões e Trabalhos Futuros

## 5.1 Conclusões

Esse trabalho apresentou a análise das principais metodologias de perdas no MOSFET, bem como os desdobramentos relativos à adaptação desses modelos em simuladores de passo fixo, objetivando obter estimativas de perdas em conversores eletrônicos que fazem uso dessas chaves, de forma rápida e confiável.

Identificou-se na literatura uma falta de consenso para o cálculo das perdas por chaveamento, devido às naturezas não lineares presentes nos semicondutores, tais como, as capacitâncias parasitas. Além disso, é necessário fazer a interpretação correta das informações contidas nas folhas de dados dos fabricantes de MOSFET, e isso nem sempre é uma tarefa fácil, devido à falta de clareza das informações ali presentes. Portanto existe uma necessidade de um tutorial explicativo a respeito dessas informações.

Nesse trabalho podem ser identificadas as seguintes contribuições para análise de perdas em MOSFET, que são:

- Comparação de diferentes metodologias com os resultados das simulações no ORCAD/PSPICE;
- Proposta da análise de perdas por chaveamento através da escolha de 2 pontos da curva da capacitância parasita  $C_{GD}$ ;
- Implementação das equações de perdas em um simulador de passo fixo;
- Facilidade em obter os resultados das perdas por chaveamento, através de informações obtidas a partir da folha de dados do fabricante, sem a necessidade de se fazer testes em bancada.

Na seção 3.1 foi visto que, caso fosse adotado  $C_{GD}$  médio para o cálculo das perdas por chaveamento, levaria a um erro excessivo, portanto foi sugerido que o cálculo do tempo de decaimento de  $v_{DS}$  fosse feito para 2 intervalos, o que proporciona um erro menor.

Também foi possível visualizar que, na seção 3.1.1, quando se calculou o tempo de atraso, onde  $v_{GS}$  era menor que 4V, verificou-se que esse tempo coincidiu com a

simulação no ORCAD/PSPICE. Porém na seção 3.1.2, o cálculo do tempo morto para o caso em que a chave estava sendo desligada, não coincidiu com o da simulação no ORCAD/PSPICE, porque a soma das capacitâncias parasitas  $C_{GS}$  e  $C_{GD}$ , obtida através da folha de dados do fabricante, não é função apenas de  $v_{DS}$  mas também de  $v_{GS}$ . Essa informação é importante para o cálculo das perdas por chaveamento de forma mais precisa, o que indica que os fabricantes deveriam fornecer essas informações em sua folha de dados dos respectivos MOSFET's.

Nas seções 3.2, 3.3 e 3.4, foram simulados 3 MOSFET's de diferentes fabricantes no ORCAD/PSPICE para análise da perda por chaveamento em função de  $v_{DS}$ ,  $i_{DS}$  e  $f_{SW}$ , respectivamente. Os resultados gerados no ORCAD/PSPICE foram comparados com os calculados por diferentes metodologias que são:

1. Cálculo de  $P_{SW}$  analisada na seção 3.1, levando-se em consideração o valor de  $C_{GD}$  médio;
2. Cálculo de  $P_{SW}$  analisada na seção 3.1, levando-se em consideração o valor de  $C_{GD}$  máximo;
3. Cálculo de  $P_{SW}$  adotada por Brown [5];
4. Cálculo de  $P_{SW}$  adotada pela Infineon [4].

Das quatro metodologias analisadas para o cálculo da perda por chaveamento, as metodologias 1 e 2 propostas na seção 3.1 foram as que resultaram em menor erro. Porém, para atenuar esse erro torna-se necessário incluir a curva de  $C_{GD}$ , tanto em função de  $v_{DS}$  quanto em função de  $v_{GS}$ , nas equações de  $P_{SW}$ , o que a tornaria mais complexa, já que não há uma função trivial de forma a generalizar a relação funcional de  $C_{GD}$  com  $v_{DS}$  e  $v_{GS}$  de todos os MOSFET's e de diferentes fabricantes.

Essas metodologias não se mostraram confiáveis para projetos, pois, houve certos intervalos em que a perda calculada se mostrou menor do que o valor simulado, como pode ser visto, por exemplo, em (a) e (b) da Figura 3.16. Caso essas metodologias sejam adotadas pelo projetista, ele deve multiplicar os resultados de  $P_{SW(ON)}$  e  $P_{SW(OFF)}$  por um ganho de forma a garantir que esses valores nunca estejam subdimensionados e não venham a danificar o MOSFET por calor.

A metodologia 3, adotada por Brown, apresenta a vantagem em um primeiro protótipo de compensar possíveis influências externas na estimativa do das perdas no MOSFET. As influências externas podem ser diversas, como uma indutância alta vista

pelo terminal *gate* do MOSFET, o fato do conversor está operando em um ambiente com elevada temperatura, entre outras. Porém com as metodologias 1 e 2 é possível detectar a contribuição dessas influências externas e verificar a possibilidade de possíveis melhorias.

A metodologia 4, adotada pela Infineon, foi a que se mostrou mais inadequada para levantamento das perdas, pois, levaria ao dimensionamento de uma chave de custo elevado, bem como, dissipador de calor de maior peso e volume.

As equações para o cálculo das perdas implementadas no PSCAD, tanto por condução no MOSFET e no diodo, quanto por chaveamento do MOSFET, propiciaram um indicativo da chave adequada para aplicações em conversores de potência, bem como da topologia mais adequada em termos de perdas, conforme resultados apresentados no capítulo 4.

## 5.2 Trabalhos Futuros

Algumas sugestões são destacadas como contribuições para trabalhos futuros:

- Incluir o efeito das indutâncias parasitas nas equações de perdas do MOSFET;
- Melhorar a modelagem da capacitância  $C_{GD}$  para o cálculo das perdas;
- Estender o modelo de análise das equações de perdas para frequências acima de 100kHz;
- Verificar a influência da temperatura na modelagem de perdas do MOSFET;
- Estender o modelo de análise de perdas para chaves IGBT;
- Fazer teste de bancada, considerando as premissas técnicas necessárias, tais como: Indutância entre o *driver* e *gate* mínima e; controle de temperatura a fim de comparar com os resultados obtidos nesse trabalho.

## 6.Referências Bibliográficas

- [1] EPE, “Plano Nacional de Energia 2030,” Brasília, 2007.
- [2] B. J. Baliga, *Fundamentals of Power Semiconductor Device*, USA: Springer Science + Business Media, LLC, 2008.
- [3] M. H. Rashid, *Power Electronics Handbook*, USA: Elsevier, 2007.
- [4] INFINEON, “Mosfet Power Losses Calculation Using the Data-Sheet Parameters,” 2006.
- [5] J. Brown, “Modeling the Switching Performance of a MOSFET in the High Side of a Non Isolated Buck Converter,” *IEEE Transaction on Power Electronics*, vol. 21, n. 1, pp. 3-10, 2006.
- [6] A. S. Sedra e K. C. Smith, *Microeletrônica*, São Paulo: Pearson Education do Brasil, 2005.
- [7] A. D. Grant e J. Gowar, *Power Mosfet Theory and Applications*, USA: John Wiley & Sons, Inc., 1989.
- [8] Infineon, “SPP20N60S5,” [Online]. Available: [www.infineon.com/dgdl/SPP20N60S5\\_Rev.2.7.pdf?folderId=db3a304412b407950112b408e8c90004&fileId=db3a304412b407950112b42c84794717](http://www.infineon.com/dgdl/SPP20N60S5_Rev.2.7.pdf?folderId=db3a304412b407950112b408e8c90004&fileId=db3a304412b407950112b42c84794717). [Acesso em 08 Janeiro 2013].
- [9] Z. Chen, *Characterization and Modeling of High-Switching-Speed Behavior of SiC Active Devices*, Virginia, USA: Virginia Polytechnic Institute and State University, 2009.
- [10] W. Eberle, *Mosfet Current Source Gate Drives, Switching Loss Modeling and Frequency Dithering Control for MHz Switching Frequency DC/DC Converters*, kingston, Ontario: Queen's University, 2008.
- [11] Z. Zhang, *MOSFET Current Source Gate Drivers and Topologies for High Efficiency and High Frequency Voltage Regulator Modules*, Ph.D., Kingston, Ontario: Queen's University, 2009.
- [12] Y. Ren, M. Xu, J. Zhou e F. C. Lee, “Analytical Loss Model of Power MOSFET,” *IEEE Transaction on Power Electronics*, vol. 24, n. 2, pp. 525-531,

2009.

- [13] STMicroelectronics, “STP30N65M5,” [Online]. Available: [www.st.com/internet/com/TECHNICAL\\_RESOURCES/TECHNICAL\\_LITERATURE/DATASHEET/CD00223067.pdf](http://www.st.com/internet/com/TECHNICAL_RESOURCES/TECHNICAL_LITERATURE/DATASHEET/CD00223067.pdf). [Acesso em 20 Agosto 2012].
- [14] Fairchild, “FCA20N60F,” [Online]. Available: [www.fairchildsemi.com/ds/FC/FCA20N60F.pdf](http://www.fairchildsemi.com/ds/FC/FCA20N60F.pdf). [Acesso em 2012 Agosto 20].
- [15] Y. Xiong, S. Sun, H. Jia, P. Shea e Z. J. Chen, “New Physical Insights on Power MOSFET Switching Losses,” *IEEE Transactions on Power Electronics*, vol. 24, n. 2, pp. 525-531, 2009.
- [16] L. Balog, “Texas Instruments,” [Online]. Available: <http://www.ti.com/lit/ml/slup169/slup169.pdf>. [Acesso em 08 Janeiro 2013].
- [17] A. KARVONEN, *MOSFET Modeling Aimed at Minimizing EMI in Switched DC/DC Converters Using Active Gate Control*, Phd, Goteborg: CHALMERS UNIVERSITY OF TECHNOLOGY, 2009.
- [18] N. Mohan, T. M. Undeland e W. P. Robbins, *Power Electronics*, USA: John Wiley & Sons, 2003.
- [19] B. Ozpineci, L. M. Tolbert, S. K. Islam e M. Hasanuzzaman, “Effects of Silicon Carbide (SiC) Power Devices on HEV PWM Inverter Losses,” *IEEE 27th Annual Conference of the IEEE Industrial Electronics Society*, vol. 2, pp. 1061-1066, 2001.
- [20] J. W. Kolar, H. Ertl e F. C. Zach, “How to Include the Dependency of the RDS(ON) of Power MOSFET’s on the Instantaneous Value of Drain Current into the Calculation of the Conduction Losses of High-Frequency Three-Phase PWM Inverters,” *IEEE Transaction on Industrial Electronics*, vol. 45, n. 3, pp. 369-375, 1998.
- [21] J. W. Kola, H. Ertl e F. C. Zach, “Influence of the Modulation Method on the Conduction and Switching Losses of a PWM Converter System,” *IEEE Transaction on Industrial Electronics*, vol. 27, n. 6, pp. 1063-1075, 1991.
- [22] D. C. Lee e Y. S. Kim, “Control of single-phase to three-phase AC/DC/AC PWM converters for induction motor drives,” *IEEE Transaction on Industrial Electronics*, vol. 54, n. 2, pp. 797-804, April 2007.
- [23] U. Miranda, *Análise e Implementação de Conversores Monofásico-Trifásico*, Rio

de Janeiro: UFRJ, 2007.

- [24] Aneel, “PRODIST,” Aneel, [Online]. Available: [http://www.aneel.gov.br/arquivos/PDF/M%C3%B3dulo8\\_Revis%C3%A3o\\_4.pdf](http://www.aneel.gov.br/arquivos/PDF/M%C3%B3dulo8_Revis%C3%A3o_4.pdf). [Acesso em 07 Abril 2013].
- [25] IXYS, “IXFB44N100Q3,” IXYS, [Online]. Available: [http://ixapps.ixys.com/DataSheet/DS100307\(IXFB44N100Q3\).pdf](http://ixapps.ixys.com/DataSheet/DS100307(IXFB44N100Q3).pdf). [Acesso em 06 Abril 2013].
- [26] CREE, “CMF20120D,” CREE, [Online]. Available: <http://www.cree.com/~media/Files/Cree/Power/Data%20Sheets/CMF20120D.pdf>. [Acesso em 06 Abril 2013].
- [27] Microsemi, “APT37M100B2,” Microsemi, [Online]. Available: <http://www.microsemi.com/existing-parts/parts/60378#docs-specs>. [Acesso em 06 Abril 2013].
- [28] Karvonem, *Power Loss Calculation With Common Source Inductance Consideration for Synchronous Buck Converters*, Göteborg: Chalmers University of Technology, 2011.

# A. Anexo

## A.1 Código em C para Calcular a Perda por Condução

O código abaixo, escrito em C, foi usado para o cálculo da perda por condução em conversores do tipo CC-CA e CA-CC no programa PSCAD. Nesse simulador os resultados de potência são multiplicados por  $10^6$  para se visualizar os resultados e W.

```
/*=====
Cálculo da Perda por Conducao
*/=====

#include <stdio.h>
#include <string.h>
#include <math.h>
#include <stdlib.h>

/* =====
Unidades dos dados de entrada e saída
=====

    Pot: em W;
    Pot_sw: em W;
    Resistência: em Ohm;
    Capacitância: em F;
    Indutância: em H;
    Carga: em C;
*/

/* =====
FUNÇÃO PARA CÁLCULO DAS PERDAS POR CONDUÇÃO INSTANTÂNEA
=====
```

```

*/
void perdas_conducao__(double *f_rede, double *tempo, double *Im, double *Id,
double *Rds, double *Vsd, double *Vds, double *Pcond_m, double *Pcond_d)
{

    static double Ts, Irms_m, Irms_d, Imedia_m, Imedia_d;
    static int N=0,i;

    Ts=1.0/(f_rede);
    if ((*tempo)<Ts)
    {
        if (N==0)
        {
            Irms_m=0; //Irms MOSFET
            Imedia_m=0;
            Irms_d=0; // Irms Diodo
            Imedia_d=0;
            i=0;
        }
        N=N+1;
    }

    // ===== Cálculo de Irms, Imedia Pcond_m e Pcon_d =====

    if (i<N)
    {
        Irms_m+=(*Im)*(*Im);
        Imedia_m+=(*Im);
        Irms_d+=(*Id)*(*Id);
        Imedia_d+=(*Id);
        i++;
    }
    else
    {

```



```

// ===== Atualização dos valores Irms e Imedia =====
Irms_m=sqrt(Irms_m/N);
Imedia_m=(Imedia_m)/N;
Irms_d=sqrt(Irms_d/N);
Imedia_d = (Imedia_d)/N;

//===== Perda por condução MOSFET =====
*Pcond_m=(Irms_m)*(Irms_m)*(*Rds)*1e6;
// ===== Perda por condução Diodo =====
*Pcond_d=((Imedia_d)*(*Vsd)+(Irms_d)*(Irms_d)*(*Rds))*1e6;
// ===== Inicialização dos valores Irms e Imedia =====
Irms_m=0;
Imedia_m=0;
Irms_d=0;
Imedia_d=0;
i=0;
}
}

```

## A.2 Código em C para Calcular a Perda por Chaveamento

O código abaixo, escrito em C, foi usado para o cálculo da perda por chaveamento em conversores do tipo CC-CA e CA-CC no programa PSCAD. Foram implementados nesse código as 4 metodologias para perda por chaveamento, o qual, cada metodologia pode ser selecionado pela variável sel, onde:

Para sel=1,

Cálculo de  $P_{SW}$  analisada na seção 3.1, levando-se em consideração o valor de  $C_{GD}$  médio;

Para sel=2,

Cálculo de  $P_{SW}$  analisada na seção 3.1, levando-se em consideração o valor de  $C_{GD}$  máximo;

Para sel=3,

Cálculo de  $P_{SW}$  adotada por Brown [5];

Para sel=4,

Cálculo de  $P_{SW}$  adotada pela Infineon [4].

Nesse simulador os resultados de potência são multiplicados por  $10^6$  para se visualizar os resultados e W.

```
/* =====  
FUNÇÃO PARA CÁLCULO DAS PERDAS POR CHAVEAMENTO MÉDIA  
===== */  
  
void perdas_sw_1__(double *Qgd, double *Ciss, double *Ciss_max, double *Cgd_min,  
double *Cgd_max, int *sel, double *Res_gate, double *gm, double *Rds, double *fsw,  
double *Vdriver, double *Vth, double *Vds, double *Vds_2, double *Ids, double *gate,  
double *tri, double *tfi, double *Psw_on, double *Psw_off)  
{  
  
    //===== Variáveis globais =====  
    static double tau_1, t1, t2, t3_1, t3, Cgd_medio, var_psw_on=0,  
var_psw_off=0, vact=0, vant=0, aux=0, ir;  
    static double tfu1, tfu2, tfu, tru1, tru2, tru, tau_2, t5, t6_1, t6, t7;  
  
    switch ((*sel))  
    {  
        // ===== Metodologia 1 =====  
        case 1:
```

```

/* =====
Cálculo de perda por chaveamento baseado na metodologia
da curva de Cgd médio.
=====
*/

vact>(*Ids); //variável auxiliar da corrente atual
ir=(vact-vant)/vact;
if (((*gate)>0.5)|| (ir>0.01)) // detecta quando a chave é ligada
{
    if (vact>vant)
        aux=vact;// aux é variável auxiliar de Ids no inst anterior para calc
de Psw
}

if(ir<-0.01)
{
/* =====
Cálculo de Psw_on
=====
*/

    tau_1>(*Res_gate)*(*Ciss); //Constante de tempo 1
    t1=tau_1*log((*Vdriver)/((*Vdriver)-(*Vth))); //Tempo de atraso
    t2=t1+tau_1*log(((Vdriver)-(*Vth))/((Vdriver)-(*Vth)-(aux)/(*gm)));
// Tempo de subida da corrente

/* =====

    Observe a curva de Capacitância Crss(=Cgd)xVds no datasheet do
fabricante que ela é aproximadamente constante para uma faixa de
valores e apresenta uma variação significativa para Vds próximo
de 0.

=====
*/

```

```

//===== *****t3_1 é calculado para Cgd constante***** =====
t3_1=t2+(((Res_gate)*(Cgd_min))/((Vdriver)-(Vth)-
(aux)/(gm)))*((Vds)-(Vds_2)); //Primeiro tempo de queda da tensão

// ===== *****Cálculo de t3 através de Cgd_medio***** =====
Cgd_medio=((Cgd_min)+(Cgd_max))/2; // Cgd médio
t3=t3_1+(((Res_gate)*Cgd_medio)/((Vdriver)-(Vth)-
(aux)/(gm)))*((Vds_2)-(aux)*(Rds)); //Segundo tempo de queda da tensão

// ===== ***** Variável de Psw_on ***** =====
var_psw_on=(((t3_1-t1)/2)*(aux)*(Vds))+((t3-
t3_1)/2)*(aux)*(Vds_2))*(fsw);

/*
=====
Cálculo de Psw_off
=====
*/

tau_2=(Res_gate)*(Ciss_max); // Constante de tempo 2
t5=tau_2*log((Vdriver)/((Vth)+aux/(gm))); // Tempo de atraso

// ===== *****Cálculo de t6_1 através de Cgd_medio ***** =====
t6_1=t5+(((Res_gate)*Cgd_medio)/((Vth)+aux/(gm)))*((Vds_2)-
aux*(Rds)); // Primeiro tempo de subida da tensão

// ===== ***** t6 é calculado para Cgd constante ***** =====
t6=t6_1+(((Res_gate)*(Cgd_min))/((Vth)+aux/(gm)))*((Vds)-
(Vds_2)); //Segundo tempo de subida da tensão
t7=t6+tau_1*log(((Vth)+aux/(gm))/(Vth)); //Tempo de decaimento da
corrente

//===== ***** Variável de Psw_off ***** =====

```

```

        var_psw_off=((t6_1-t5)/2)*aux*(Vds_2)+((t7-
t6_1)/2)*aux*(Vds))*fsw);
    }

    vant=vact; // variável auxiliar da corrente no instante anterior
    *Psw_on=var_psw_on*1e6; //Atualização da saída de Psw_on
    *Psw_off=var_psw_off*1e6; //Atualização da saída de Psw_off

    /** Fim do Cálculo da Psw pela metodologia da modelagem de Cgd
considerando Cgd_máximo **/
    break;

    // ===== Metodologia 2 =====
    case 2:
/*
=====
Cálculo de perda por chaveamento baseado na metodologia
da curva de Cgd máximo.
=====
*/

    vact>(*Ids); //variável auxiliar da corrente atual
    ir=(vact-vant)/vact;
    if (((*gate)>0.5)||ir>0.01) //detecta quando a chave é ligada

    {
        if (vact>vant)
            aux=vact; // aux é variável da corrente do instante anterior que
será usado no cálculo das Psw
    }

    if(ir<-0.01)
    {
/*
=====

```

## Cálculo de Psw\_on

```
=====
*/

tau_1>(*Res_gate)*(*Ciss); //Constante de tempo
t1=tau_1*log((*Vdriver)/((*Vdriver)-(*Vth))); //Tempo de atraso
t2=t1+tau_1*log(((Vdriver)-(*Vth))/((Vdriver)-(*Vth)-(aux)/(*gm)));
//Tempo de subida da corrente

/*
=====

Observe a curva de Capacitância Crss(=Cgd)xVds no datasheet do
fabricante que ela é aproximadamente constante para uma faixa de
valores e apresenta uma variação significativa para Vds próximo
de 0.

=====
*/

// ===== ***** t3_1 é calculado para Cgd constante ***** =====
t3_1=t2+(((Res_gate)*(*Cgd_min))/((Vdriver)-(*Vth)-
(aux)/(*gm)))*((Vds)-(*Vds_2)); //Primeiro tempo de queda da tensão

// ===== ***** Cálculo de t3 através de Cgd_maximo ***** =====
Cgd_medio>(*Cgd_max); // Cgd médio = Cgd máximo
t3=t3_1+(((Res_gate)*Cgd_medio)/((Vdriver)-(*Vth)-
(aux)/(*gm)))*((Vds_2)-(aux)*(*Rds)); //Segundo tempo de queda da tensão

//===== ***** Variável de Psw_on ***** =====
var_psw_on=(((t3_1-t1)/2)*(*aux)*(*Vds))+((t3-
t3_1)/2)*(*aux)*(*Vds_2))*(*fsw);

/*
=====

Cálculo de Psw_off
```

```

=====
*/
    tau_2=(*Res_gate)*(*Ciss_max); //Constante de tempo 2
    t5=tau_2*log((*Vdriver)/((*Vth)+aux/(*gm))); //Tempo de atraso

    // ===== ***** Cálculo de t6_1 através de Cgd_máximo***** =====
    t6_1=t5+(((Res_gate)*Cgd_medio)/((Vth)+aux/(gm)))*((Vds_2)-
aux*(Rds)); //Primeiro tempo de subida da tensão

    // ===== ***** t6 é calculado para Cgd constante ***** =====
    t6=t6_1+(((Res_gate)*Cgd_min)/((Vth)+aux/(gm)))*((Vds)-
(*Vds_2)); //Segundo tempo de subida da tensão

    t7=t6+tau_1*log(((Vth)+aux/(gm))/(Vth)); //Tempo de queda da
corrente

    // ===== ***** Variável de Psw_off ***** =====
    var_psw_off=(((t6_1-t5)/2)*aux*(Vds_2)+((t7-t6_1)/2)*aux*(Vds))*fsw;
}

vant=vact; // variável auxiliar da corrente no instante anterior
*Psw_on=var_psw_on*1e6; //Atualização da saída de Psw_on
*Psw_off=var_psw_off*1e6; //Atualização da saída de Psw_off

//***** Fim do Cálculo da Psw pela metodologia da modelagem de
Cgd considerando Cgd_máximo *****//
break;

// ===== Metodologia 3 =====
case 3:

/*
=====
Cálculo de perda por chaveamento baseado na metodologia
adotada por Jess Brown.

```

Artigo: "Modeling the Switching Performance of a MOSFET  
in the High Side of a Non Isolated Buck Converter"

```

=====
*/

vact>(*Ids); //variável auxiliar da corrente atual
ir=(vact-vant)/vact;
if (((*gate)>0.5)|| (ir>0.01)) //detecta quando a chave é ligada
{
    if (vact>vant)
        aux=vact; // aux é variável da corrente do instante anterior que
será usado no cálculo das Psw
}
if(ir<-0.01)
{
/*
=====
Cálculo de Psw_on
=====
*/

tau_1>(*Res_gate)*(*Ciss); //Constante de tempo
t1=tau_1*log((*Vdriver)/((*Vdriver)-(*Vth))); //Tempo de atraso
t2=t1+tau_1*log(((Vdriver)-(*Vth))/((Vdriver)-(*Vth)-(aux)/(*gm)));
//Tempo de subida da corrente

/*
=====
Cálculo do tempo de queda de Vds, t3, baseado em Qgd
=====
*/

t3=t2+(*Qgd)*((Res_gate)/((Vdriver)-(*Vth)-(aux)/(*gm)))*1e-3;
//Tempo de queda da tensão

// =====***** Variável de Psw_on *****=====

```



```

var_psw_on=((t3-t1)/2)*(aux)*(Vds)*(fsw)

/* =====
Cálculo de Psw_off
=====
*/

tau_2=(Res_gate)*(Ciss_max); //Constante de tempo 2
t5=tau_2*log(Vdriver/((Vth)+aux/(gm))); //Tempo de atraso
t6=t5+(Qgd)*(((Res_gate))/((Vth)+aux/(gm)))*1e-3; //Tempo de
subida da tensão
t7=t6+tau_1*log(((Vth)+aux/(gm))/(Vth)); //Tempo de queda da
corrente

// ===== ***** Cálculo de Psw_off ***** =====
var_psw_off=((t7-t5)/2)*aux*(Vds)*(fsw);
}

vant=vact; // variável auxiliar da corrente no instante anterior
*Psw_on=var_psw_on*1e6; //Atualização da saída de Psw_on
*Psw_off=var_psw_off*1e6; //Atualização da saída de Psw_off

//***** Fim do Cálculo da Psw pela metodologia adotada por Jess Brown *****/
break;

// ===== Metodologia 4 =====
case 4:

/* =====
Cálculo de perda por chaveamento baseado na metodologia
adotada pela Infineon.
Artigo: "Mosfet Power Losses Calculation using the Data-
Sheet Parameters"
=====
*/

```

```

vact>(*Ids); //variável auxiliar da corrente atual
ir=(vact-vant)/vact;
if (((*gate)>0.5)|| (ir>0.01)) //detecta quando a chave é ligada
{
    if (vact>vant)
        aux=vact; // aux é variável da corrente do instante anterior que
será usado no cálculo das Psw
    }
    if(ir<-0.01)
    {
/*
=====
Cálculo de Psw_on
=====
*/

        tfu1=(((Cgd_min)*Res_gate)/((Vdriver)-(Vth)-
(aux)/(gm)))*(Vds)-(Rds)*aux); //Tempo de queda da tensão por Cgd_min
        tfu2=(((Cgd_max)*Res_gate)/((Vdriver)-(Vth)-
aux/(gm)))*(Vds)-(Rds)*aux); //Tempo de queda da tensão por Cgd_máx

        tfu=(tfu1+tfu2)/2; //Média do tempo de queda da tensão

        /** O tempo de subida da tensão, tri, é obtido através do datasheet **\

        // =====*****Variável de Psw_on*****=====
        var_psw_on=(((tri)+tfu)/2)*(aux)*(Vds)*(fsw);

/*
=====
Cálculo de Psw_off
=====
*/

```

```

        tru1=(((Cgd_min)*Res_gate)/((Vth)+aux/(gm)))*(Vds)-
(*Rds)*aux); //Tempo de subida da tensão por Cgd_min
        tru2=(((Cgd_max)*Res_gate)/((Vth)+aux/(gm)))*(Vds)-
(*Rds)*aux); //Tempo de subida da tensão por Cgd_máx
        tru=(tru1+tru2)/2; //Média do tempo de subida da tensão

        // =====***** Variável de Psw_off *****=====
        var_psw_off=(((tfi)+tru)/2)*aux*(Vds)*(fsw);
    }

    vant=vact; // variável auxiliar da corrente no instante anterior
    *Psw_on=var_psw_on*1e6; //Atualização da saída de Psw_on
    *Psw_off=var_psw_off*1e6; //Atualização da saída de Psw_off

    //***** Fim do Cálculo da Psw pela metodologia adotada pela Infineon *****//
    break;
}
}

```